

В. Н. Вениаминов
О. Н. Лебедев
А. И. Мирошниченко

Микросхемы и их применение

Издательство «Радио и связь»



Основана в 1947 году
Выпуск 1143

В. Н. Вениаминов
О. Н. Лебедев
А. И. Мирошниченко

Микросхемы и их применение

СПРАВОЧНОЕ ПОСОБИЕ

3-е издание,
переработанное и дополненное



Москва
«Радио и связь» 1989

ББК 32.844
В 29
УДК 621.3.049.77

РЕЦЕНЗЕНТ В. А. ХАНОВ

Вениаминов В. Н., Лебедев О. Н., Мирошниченко А. И.
В 29 Микросхемы и их применение: Справ. пособие.— 3-е изд., перераб. и доп.— М.: Радио и связь, 1989. 240 с.: ил.— (Массовая радиобиблиотека; Вып. 1143).
ISBN 5-256-00352-6.

Приведены справочные данные об микросхемах, рекомендации по их выбору для применения в практических разработках. Даны примеры построения микроэлектронных устройств для решения различных задач радиолюбительской практики. Первое издание вышло в 1978 г., второе — в 1983 г. В настоящем издании значительно обновлен и расширен материал по вопросам практического применения микросхем повышенного уровня интеграции, в том числе больших интегральных схем памяти, микросхем аналого-цифровых и цифро-аналоговых преобразователей сигналов.
Для подготовленных радиолюбителей.

В $\frac{2302020000-131}{046(01)-89}$ 77-89 **ББК 32.844**

ISBN 5-256-00352-6

ПРЕДИСЛОВИЕ К ТРЕТЬЕМУ ИЗДАНИЮ

Ускорение научно-технического прогресса во всех областях народного хозяйства требует интенсивного развития таких направлений науки и техники, как автоматизация, роботизация, микроэлектроника, вычислительная техника, освоения прогрессивных технологий и новых материалов.

Больших успехов достигла отечественная микроэлектроника. Разрабатываются и выпускаются все более сложные большие интегральные схемы (БИС), степень интеграции которых характеризуется сотнями тысяч транзисторов в полупроводниковом кристалле: микропроцессоры, контроллеры, микросхемы памяти, однокристалльные микроЭВМ. Освоены новые технологические методы, значительно повышающие быстродействие микросхем и снижающие уровень их энергопотребления. Находят все более широкое применение технологии программируемых структур, базовых матричных кристаллов, которые позволяют внедрять в практику систему заказов микросхем требуемого функционального назначения при приемлемом уровне их стоимости и небольших сроках разработки. Существенно расширена номенклатура цифровых, аналоговых и аналого-цифровых микросхем. Заметна тенденция совмещения в одной микросхеме аналоговых и цифровых функциональных узлов, а также узлов, реализующих аналоговые функции цифровыми методами.

Успехи микроэлектроники сделали возможным широкое применение в аппаратуре нового поколения микросхем повышенного уровня интеграции. Многие задачи по созданию новой аппаратуры решаются на базе микропроцессоров, микроЭВМ, БИС памяти с повышенной информационной емкостью, БИС аналого-цифровой обработки сигналов с встроенными микропроцессорными системами. Принимая во внимание пожелания читателей о переиздании книги и дополнении ее новым материалом, а также необходимость освещения новых вопросов применения микросхем, соответствующих современному уровню развития микроэлектроники, авторский коллектив подготовил третье издание книги «Микросхемы и их применение». Первое издание этой книги вышло в 1978 г., второе — в 1983 г. В издании 1978 г. были описаны характеристики и примеры применения микросхем малого уровня интеграции [1]. Во втором издании 1983 г. материал всех глав был существенно обновлен, введены новые главы, посвященные микросхемам повышенного уровня интеграции: микропроцессорам, памяти, аналого-цифрового и цифро-аналогового преобразования [2].

Оставляя структуру книги неизменной, поскольку она одобрена читателями и удобна для практического использования изложенного материала, авторы значительно обновили материал третьего издания, расширили вопросы практи-

ческого применения микросхем, большее внимание уделили микросхемам среднего и большого уровня интеграции, их практическому освоению. При изложении материала авторы стремились к детализации, настоятельно требуемой радиолюбителями. Вместе с тем, хотелось бы обратить внимание читателей на то, что данная книга представляет собой справочное пособие и не может заменить справочника. По замыслу авторов книга рассчитана прежде всего на радиолюбителей, которые хотели бы получить обобщенное, но достаточно ясное и предметное представление о современной микроэлектронной элементной базе, познакомиться с возможностями аналоговых, цифровых и аналого-цифровых микросхем, с режимами их работы и способами управления этими режимами, а также с основами применения микросхем при разработке своих устройств. Указанным замыслом определен и характер изложения материала: рассмотрение характеристик и режимов микросхем того или иного функционального назначения сопровождается практическими рекомендациями и примерами их применения.

С учетом предложений читателей аналоговые и цифровые микросхемы рассматриваются по функциональным подгруппам с более детальным анализом тех из них, которые, по мнению авторов, могут представить наибольший интерес.

Необходимую информацию о микросхемах других серий можно найти в каталогах, справочниках, книгах и периодической литературе, в первую очередь в журналах «Радио», «Электронная промышленность», «Электронная техника» и др. Пользуясь этими и другими изданиями, следует помнить о том, что в них часто отождествляются параметры собственно аналоговых микросхем и параметры функциональных узлов, иногда представляющих лишь один из многих вариантов применения конкретной микросхемы. При использовании аналоговых микросхем с другими внешними элементами и при иных вариантах коммутации выводов параметры узлов могут существенно отличаться от приводимых в литературе. Кроме того, следует заметить, что в различных источниках наблюдаются расхождения в описании отдельных микросхем при количественной оценке их параметров.

Главы 2, 3 написаны В. Н. Вениаминовым, главы 4, 5 и § 7.5 — О. Н. Лебедевым, главы 1, 6, 7 (кроме § 7.5), 8 — А. И. Мирошниченко. Авторы выражают признательность всем читателям, приславшим письма и высказавшим ценные замечания и рекомендации по улучшению материала книги второго издания. Все пожелания читателей были учтены при подготовке третьего издания книги. Авторы надеются, что книга окажется полезной широкому кругу радиолюбителей и специалистов, связанных с применением микросхем.

Глава первая

ОБЩИЕ СВЕДЕНИЯ О МИКРОСХЕМАХ

1.1. Микросхемы и принципы их построения

Интегральной микросхемой (ИС) называется микроэлектронное изделие, выполняющее определенную функцию обработки сигналов и имеющее высокую плотность размещения электрически соединенных элементов (или элементов и компонентов). Все элементы микросхемы и их соединения выполнены в едином технологическом цикле на общей подложке. Синонимами термина «интегральная микросхема» являются термины «микросхема» и «интегральная схема».

Элементом ИС называется ее часть, выполняющая функцию транзистора, резистора или другого электрорадиоэлемента, изготовленная в едином технологическом цикле при создании ИС и не представляющая собой самостоятельного изделия. Компонент ИС отличается от элемента тем, что он представляет собой самостоятельное комплектующее изделие, которое устанавливается в ИС в процессе ее изготовления.

Микросхемы изготовляются методами интегральной технологии, имеющей следующие отличительные особенности.

1. Элементы, однотипные по способу изготовления, обычно представляют собой или полупроводниковые p-n структуры с несколькими областями, различающиеся концентрацией примесей (транзисторы, диоды, резисторы и др.) или пленочные структуры из проводящих, резистивных и диэлектрических пленок (резисторы, конденсаторы и др.). При создании этих элементов используется ограниченное количество базовых технологических процессов. Основными из них являются: а) эпитаксиальное наращивание полупроводникового материала на кремниевой подложке; б) термическое окисление кремния для получения слоя окисла SiO_2, защищающего поверхность кристалла от внешней среды; в) фотолитография, обеспечивающая требуемые конфигурации пленок (SiO_2, металл и т. п.) на поверхности подложки; г) локальная диффузия — перенос примесных атомов в ограниченные области полупроводника (в настоящее время вместо диффузии часто используется ионная имплантация легирующего вещества путем воздействия пучка ионов, ускоренных внешним полем); д) напыление тонких (до 1 мкм) пленок проводящего, резистивного и диэлектрического материала; е) нанесение толстых (более 1 мкм) пленок из указанных материалов путем использования специальных паст с их последующим выжиганием.

2. Одновременно в едином технологическом цикле изготавливается большое количество одинаковых функциональных узлов, каждый из которых, в свою очередь, может содержать до сотен тысяч и более элементов.

3. При создании функциональных узлов многократно (на несколько порядков) по сравнению с традиционными методами производства аппаратуры на дискретных элементах сокращается количество технологических операций (особенно таких ненадежных и трудоемких, как сборка и монтаж элементов).

4. Размеры элементов и соединений между ними в большинстве случаев уменьшаются до технологически возможных пределов, обусловленных уровнем современного технологического оборудования.

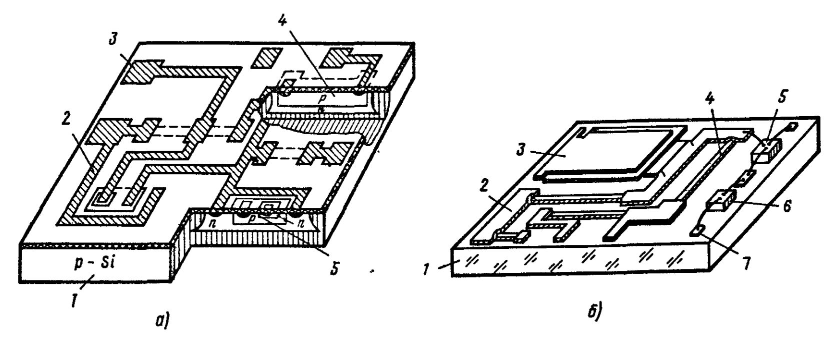


Рис. 1.1. Устройство интегральной микросхемы:

а — полупроводниковая ИС (1 — кремниевая подложка, 2 — межсоединение; 3 — контактная площадка; 4 — резистор; 5 — транзистор); б — гибридная ИС (1 диэлектрическая подложка; 2 — межсоединение, 3 — конденсатор, 4 — резистор; 5 — транзистор; 6 — диод; 7 — контактная площадка)

5. Низконадежные соединения элементов (выполненные с помощью пайки) исключаются и заменяются высоконадежными соединениями (путем металлизации).

По технологии построения современные ИС делятся на две основные группы: полупроводниковые и гибридные.

Полупроводниковой называется ИС, в которой все элементы и межсоединения выполнены в объеме и на поверхности полупроводниковой кремниевой подложки. Создаются такие ИС на биполярных и МДП-структурах. На рис. 1.1, а показано устройство полупроводниковой биполярной ИС и ее элементов на примере транзистора и резистора, представляющих собой соответственно n-p-n и p-n структуры, созданные в приповерхностной области кремниевой подложки. Межсоединения и контактные площадки для соединения с внешними выводами выполнены в виде металлизации, нанесенной на поверхность подложки.

Гибридной называется ИС, содержащая пассивные элементы (резисторы, конденсаторы и др.) и межсоединения в виде пленок, выполненных на поверхности диэлектрической подложки, а также активные компоненты (диоды, транзисторы, кристаллы бескорпусных полупроводниковых ИС и др.). В зависимости от способа создания пассивных элементов и межсоединений гибридные ИС делятся на тонкопленочные и толстопленочные. Устройство тонкопленочной гибридной ИС показано на рис. 1.1, б.

Последовательность основных этапов построения полупроводниковой ИС иллюстрирует рис. 1.2. Исходным материалом для построения полупроводниковых ИС являются пластины кремния. Использование кремния обусловлено его высокой допустимой температурой и возможностью получения на кремнии слоя окисла, который является хорошим защитным покрытием для ИС и одновременно может использоваться как маска при создании элементов путем диффузии. Выращенный кристалл кремния (рис. 1.2, а) разрезают на пластины — слои со строго параллельными плоскостями (рис. 1.2, б). Толщина пластин составляет 200...300 мкм, диаметр 40...150 мм. Поверхность пластин тщательно обрабатывается для получения очень высокой степени чистоты поверхности. Получение элементов и их соединений на пластине (рис. 1.2, в) ведется

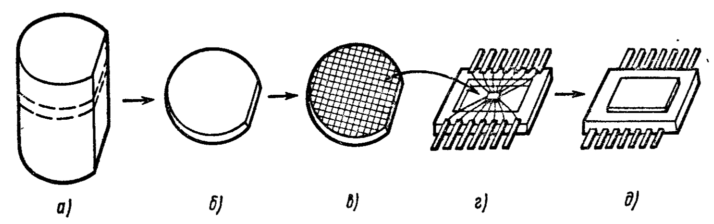


Рис. 1.2. Последовательность основных этапов создания полупроводниковой ИС

одновременно для большого количества ИС. При этом используется ряд базовых технологических процессов, которые многократно могут повторяться. После создания элементов и межсоединений пластину разрезают на отдельные части (кристаллы), содержащие элементы, соединения и контактные площадки одной ИС. При сборке такой кристалл закрепляют в корпусе ИС, контактные площадки соединяют с его выводами (рис. 1.2, г). Заключительной операцией при сборке ИС является герметизация корпуса (рис. 1.2, д).

При получении гибридных ИС используют пластины из высококачественного диэлектрика, на которых создаются пленочные пассивные элементы и межсоединения для нескольких ИС. Пластина разрезается на отдельные подложки ИС. На них устанавливают компоненты, после чего осуществляются соединения с выводами корпуса и ИС герметизируется.

Микросхемы являются основным видом элементной базы современной радиоэлектронной аппаратуры. По сравнению с другими видами элементной базы (дискретные полупроводниковые, электровакуумные, газоразрядные приборы, радиодетали) ИС имеют ряд особенностей. Рассмотрим их на примере полупроводниковой ИС, у которой эти особенности проявляются в наибольшей мере.

1. Микросхема самостоятельно выполняет законченную, часто весьма сложную функцию, например процессора ЭВМ и т. п., которую можно осуществить с помощью большого количества дискретных элементов, соединенных по определенной схеме. Поэтому ИС должна рассматриваться не только как элемент с определенными входными и выходными параметрами, но и как устройство с определенной электрической схемой.

2. Усложнение функций, выполняемых ИС, в отличие от реализации на дискретных элементах практически не сопровождается заметным ухудшением надежности, габаритных размеров и других показателей. Действительно, надежность ИС при повышении сложности остается почти равной надежности транзистора в силу того, что все элементы выполняются совместно в одном и том же технологическом цикле, подобном производству транзистора. Размеры ИС с повышением сложности электрической схемы также почти не изменяются, поскольку степень интеграции растет главным образом за счет уменьшения размеров элементов ИС. Отсюда следует, что при использовании ИС в значительной мере снимаются принципиальные ограничения по усложнению функций аппаратуры, которые были свойственны традиционному построению радиоэлектронных устройств на дискретных элементах.

3. Функциональная сложность и параметры ИС в значительной степени определяются возможностями технологии их изготовления. Например, совер-

шенствование технологии обусловливает повышение степени интеграции элементов. Это, в свою очередь, позволяет, с одной стороны, реализовать на том же кристалле более сложный функциональный узел, а с другой,— за счет сокращения длины соединений уменьшить задержки сигналов и паразитную емкость в соединительных линиях. Поэтому разработка и правильное применение ИС невозможны без учета технологических особенностей построения ИС, от которых зависят их параметры и функциональные возможности.

4. Элементы ИС имеют следующие отличия от аналогичных дискретных элементов. Во-первых, они имеют большой разброс параметров относительно расчетных значений, что обусловлено их малыми размерами, невозможностью подгонки и подстройки и рядом других технологических особенностей. Во-вторых, имеет место ограничение номинальных значений параметров — сопротивлений и емкостей, что вызвано малой площадью, отводимой под эти элементы. Индуктивность в виде простого полупроводникового элемента не реализуется вообще. Элементы ИС имеют также ограничение по мощности рассеивания тепла. В-третьих, однотипные элементы одной ИС, созданные в едином технологическом процессе, характеризуются высокой идентичностью параметров и характеристик. В-четвертых, для элементов ИС характерно наличие ряда паразитных параметров, отсутствующих в дискретных элементах (появление токов утечки в подложку, появление емкости между элементом и подложкой, а также наличие индуктивных и емкостных связей между близко расположенными элементами и соединениями). Это является следствием создания элементов ИС на единой полупроводниковой подложке. Перечисленные особенности элементов сказываются на принципах построения функциональных узлов, реализуемых в виде ИС.

5. В ИС при создании функционального узла предпочтение отдается активным элементам перед пассивными. Это обусловлено при одинаковой технологии построения тех и других меньшими размерами активных элементов. При построении аналогичных узлов на дискретных элементах, наоборот, всегда стремятся уменьшить количество дорогих активных элементов (транзисторов и т. п.) и использовать, где возможно, более дешевые пассивные элементы. Это определяет различие в построении электрических схем на дискретных элементах и в виде полупроводниковых ИС.

6. В ИС реализуются некоторые типы элементов, которые не имеют дискретных аналогов (многоэмиттерные транзисторы, элементы с инжекционным питанием, структуры с распределенными параметрами, приборы с зарядовой связью и др.). Их использование открывает дополнительные схемотехнические и технологические возможности по построению микроэлектронной аппаратуры с лучшими показателями по надежности, габаритным размерам, быстродействию и т. п.

Перечисленные особенности ИС будут более подробно рассмотрены при описании элементов ИС, аналоговых и цифровых ИС.

1.2. Элементы полупроводниковых микросхем

Биполярные транзисторы. Эти элементы являются базовыми, наиболее распространенными элементами биполярных ИС. Структуры транзисторов

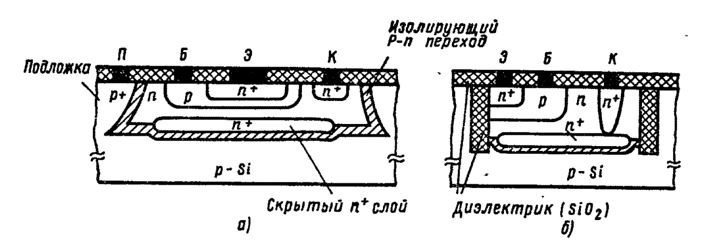


Рис. 1.3. Структуры интегрального биполярного транзистора

используются также для создания других элементов ИС-диодов, резисторов, конденсаторов и т. п. Типовая n-p-n структура интегрального биполярного транзистора показана на рис. 1.3, а. Транзистор выполнен в приповерхностном слое полупроводниковой пластины и изолирован от остальных элементов p-n переходом, на который подано закрывающее напряжение. Поскольку вывод коллектора расположен на поверхности подложки, где находятся выводы эмиттера и базы, то для обеспечения низкоомного пути для тока, протекающего через высокоомную область коллектора, в подложке создают скрытый n^+-слой с малым сопротивлением. Типовые транзисторы с рассмотренной структурой имеют ток коллектора до 50 мА, коэффициент передачи тока базы — 50...200, пробивное напряжение коллектор — база — 40...60 В, эмиттер — база — 6...9 В, граничную частоту усиления по току до 500 МГц, ток утечки через изолирующий переход — 10 нА.

Транзисторы микросхем могут иметь несколько отдельных эмиттеров при одной базе и одном коллекторе. Такие транзисторы называют многоэмиттерными. Способы их использования в микросхемах показаны в гл. 4.

Для улучшения частотных характеристик и уменьшения габаритных размеров в современных ИС применяют замену изолирующего p-n перехода на вертикальных участках структуры транзистора диэлектрической изоляцией из SiO_2 (изопланарные транзисторы). В этом случае резко уменьшается (на порядок и более) ток утечки и паразитная емкость коллектор — подложка. Пример структуры изопланарного транзистора показан на рис. 1.3, б. Высококачественные транзисторы ИС могут создаваться и при полной замене изолирующего p-n перехода диэлектрической изоляцией.

Одним из способов повышения быстродействия транзисторов является шунтирование коллекторного перехода диодом Шотки (рис. 1.4, а). В этом диоде используется переход металл — полупроводник, причем эта пара выбирается таким образом, чтобы работа выхода электронов из металла была бы больше, чем из полупроводника. В этом случае на границе двух материалов образуется выпрямляющий контакт. По сравнению с обычным p-n переходом при прямом включении падение напряжения на переходе металл-полупроводник на 30% меньше. Это свойство позволяет при указанном включении диода исключить насыщение базы транзистора и тем повысить его быстродействие. В интегральном исполнении (рис. 1.4, б) диод Шотки представляет собой контакт металлической (Al) пленки с высокоомной коллекторной n-областью. Подобный транзистор называется транзистором Шотки.

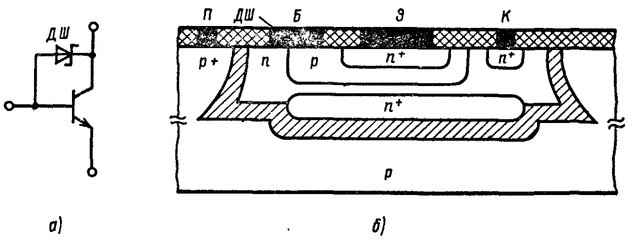


Рис. 1.4. Интегральный транзистор Шотки

Полупроводниковые диоды. В качестве этих элементов используются обычно эмиттерные или коллекторные переходы транзисторной структуры. Выбор перехода определяется требуемыми быстродействием, максимальным током, допустимым пробивным напряжением. Для быстродействующих диодов, например, используют эмиттерный переход при соединенных выводах базы и коллектора (с целью уменьшения влияния емкости коллекторного перехода). Структура такого диода приведена на рис. 1.5,а.

Полупроводниковые конденсаторы. Они создаются, как и диоды, на базе р-п переходов транзисторной структуры. Работают при подаче закрывающего напряжения. Емкости конденсаторов не превышают 100 пФ и зависят от приложенного напряжения, пробивное напряжение 10...70 В, добротность до 10, точность $\pm 20\%$.

Резисторы. Для создания этих элементов используются резистивные свойства областей эмиттера, базы, коллектора транзисторной структуры. Резисторы формируются в виде узких полосок полупроводника длиной до сотен и шириной до десяти микрометров. Структура резистора, сформированного в базовой области, показана на рис. 1.5, б. Сопротивление резисторов составляет 20...100 кОм при использовании базовой области (верхнее значение соответствует случаю, когда базовая область сужена эмиттерной диффузией), 30...70 кОм — при построении резистора в области коллектора и 2...100 Ом — в области эмиттера. Температурный коэффициент резисторов составляет $\pm(0,5...5)\cdot 10^{-3}$ 1/°С, предельные частоты до 100 МГц. Точность резисторов, выполненных с применением диффузии, невелика ($\Delta R/R$ более $\pm 20\%$). Большей точности можно добиться в резисторах, созданных ионным легированием (рис. 1.5, в).

Элементы с инжекционным питанием. Основой этих элементов является биполярная транзисторная структура. Ток в транзисторах с инжекционным питанием возникает в результате нарушения электрической нейтральности базы при непосредственном вводе в нее (инжекции) избыточных носителей заряда. На

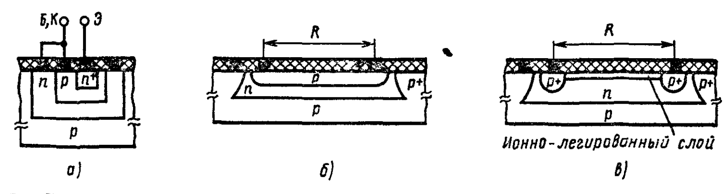


Рис. 1.5. Структуры биполярных интегральных элементов

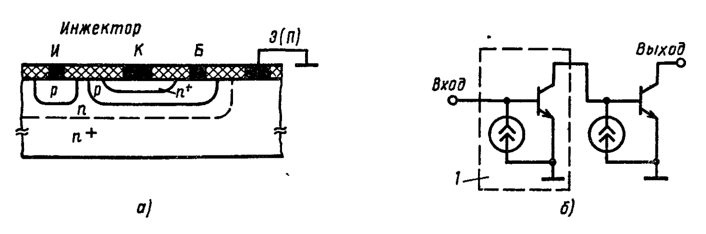


Рис. 1.6. Транзистор с инжекционным питанием (1 — условное обозначение транзистора)

рис. 1.6, а приведен один из вариантов транзистора с инжекционным питанием. В структуре имеется специальный электрод-инжектор (генератор тока), обеспечивающий постоянно ввод избыточных носителей в базу n-p-n транзистора. Элемент имеет два режима работы: насыщение и отсечка. Первый соответствует размыканию цепи базы, второй — замыканию ее на эмиттер (подложку).

В режиме насыщения при инжекции дырок из инжектора, дырки попадают в базу транзистора и нарушают ее электрическую нейтральность (база разорвана). Это вызывает переход электронов из эмиттера в базу n-p-n транзистора и далее в коллектор. Транзистор открывается, его сопротивление падает и через него протекает ток.

В режиме отсечки инжектированные дырки, попавшие в базу n-p-n транзистора, не накапливаются в ней, а нейтрализуются электронами, поступающими из внешней цепи через электрод базы, соединенный с эмиттером. Транзистор в этом случае закрыт и представляет собой большое сопротивление, ток через него не протекает.

Размыкание цепи базы обеспечивается при соединении транзисторов (рис. 1.6, б) включением параллельно переходу база — эмиттер большого сопротивления закрытого транзистора. Замыкание базы на эмиттер происходит при включении параллельно переходу база — эмиттер малого сопротивления открытого транзистора.

Элементы с инжекционным питанием имеют ряд достоинств. По плотности размещения элементов они почти на порядок превосходят обычные транзисторные схемы, в первую очередь из-за отсутствия резисторов, занимающих сравнительно большие площади на кристалле. В приборах с инжекционным питанием элементы соединяются непосредственно. Один инжектор используется на 10...20 элементов. В рассматриваемых элементах отсутствуют изолирующие переходы, и эмиттеры элементов соединены между собой через подложку. Все это также сказывается на уменьшении размеров. По потребляемой мощности (0,01...0,1 мВт) приборы с инжекционным питанием являются одними из самых экономичных элементов. Время задержки сигналов в элементах невелико (5...10 нс). Работа переключения (произведение времени задержки на потребляемую мощность) очень мала (1 пДж). Перечисленные свойства элементов с инжекционным питанием обусловили их перспективность и широкое применение в ИС с повышенной степенью интеграции.

МДП-транзисторы. В ИС находят широкое применение транзисторы с индуцированным и транзисторы со встроенным каналом. Наибольшее распространение в последние годы получили транзисторы с каналом n (рис. 1.7, а),

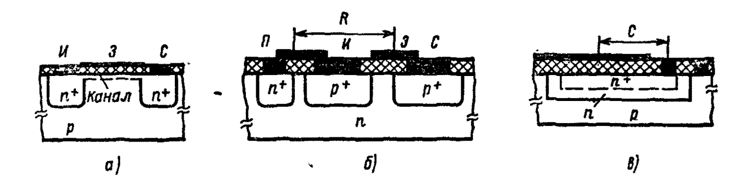


Рис. 1.7. МДП-структуры:
а — транзистор; б — резистор; в — конденсатор

характеризующиеся бо́льшей подвижностью носителей и меньшими размерами. По сравнению с биполярными транзисторами МДП-транзисторы более технологичны (в 1,5 раза меньше операций по изготовлению), занимают в несколько раз меньшую площадь, поскольку в них отсутствует специальный изолирующий переход. Параметры интегральных МДП-транзисторов: ток стока до 10 мА, напряжение на стоке до 30 В, входное сопротивление десятки — сотни мегаом, предельные частоты — сотни мегагерц, крутизна 10...20 мА/В, пороговое напряжение — единицы вольт.

МДП-резисторы. В качестве резистивного элемента может использоваться сопротивление канала транзистора. Пример структуры широко используемого МДП-резистора, у которого затвор соединен со стоком, показан на рис. 1.7, б. Сопротивление резистора составляет 200 кОм и более. Оно меняется при изменении приложенного к затвору напряжения.

МДП-конденсаторы. Такие конденсаторы (рис. 1.7, в) образуются металлическим затвором, подзатворным диэлектриком и сильно легированной областью n^+. Емкости МДП-конденсаторов достигают нескольких тысяч пикофарад, рабочие напряжения до 60 В, добротность до 100.

Комплементарные МДП-транзисторы (КМДП). Они представляют собой последовательное включение двух МДП-транзисторов с каналами разного типа проводимости (рис. 1.8, а, б). Входом структуры служат соединенные вместе затворы, выходом — соединенные вместе стоки. При подаче на вход напряжения высокого уровня (лог. 1) включается транзистор VT2. Транзистор VT1 в этом случае закрыт и представляет собой очень большое сопротивление. При подаче напряжения низкого уровня (лог. 0) состояние транзисторов изменяется на противоположное. В обоих случаях сквозной ток отсутствует, так как

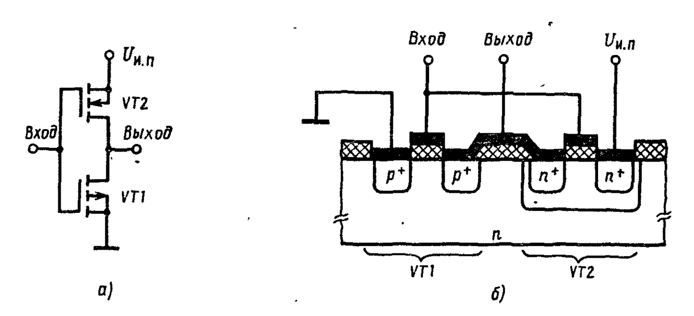


Рис. 1.8. Комплементарные МДП-транзисторы:
а — включение; б — структура

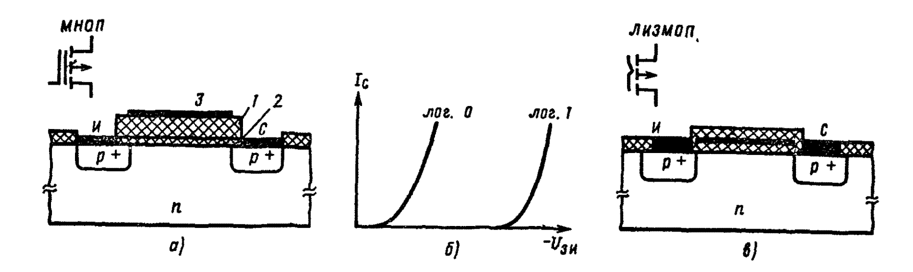


Рис. 1.9. Транзисторы с запоминанием информации и их условные обозначения:
а — структура МНОП-транзистора (1 — нитрид кремния, 2 — окисел кремния); б — передаточные характеристики МНОП-транзистора; в — структура ЛИЗМОП-транзистора

сопротивление между истоками очень велико, что обусловливает пренебрежимо малое потребление мощности в статическом режиме (тысячные доли милливатт). Комплементарные МДП-транзисторы являются наиболее экономичными из широко используемых элементов ИС.

МНОП-транзисторы. Они отличаются от обычных МДП-транзисторов двухслойным подзатворным диэлектриком (рис. 1.9, а). Слой диэлектрика, примыкающий к каналу, представляет собой окисел кремния толщиной менее 5 нм. Второй слой выполняется из нитрида кремния (Н — в обозначении транзистора). Толщина этого слоя около 0,1 мкм, что обеспечивает пробивное напряжение не менее 50 В. Сопротивление слоя нитрида значительно выше сопротивления слоя окисла.

Принцип работы МНОП-транзисторов связан с накоплением заряда на границе между слоями диэлектрика и влиянием этого заряда на значение порогового напряжения транзистора. При записи логического нуля (см. рис. 1.9, б) на затвор МНОП-транзистора с индуцированным каналом p подается импульс положительной полярности (30...50 В). Это вызывает туннелирование электронов из подложки n под затвор. Из-за очень высокого сопротивления слоя нитрида кремния электроны будут накапливаться на границе раздела между диэлектрическими слоями. Накопление отрицательного заряда приведет к установлению низкого (1,5...4 В) порогового напряжения (см. передаточную характеристику на рис. 1.9, б). Благодаря хорошим изоляционным свойствам диэлектрических слоев накопленный заряд может оставаться неизменным в течение нескольких тысяч часов. При записи логической единицы на затвор подается импульс отрицательной полярности (−30 В), вызывающий переход электронов в подложку n. При этом на границе между слоями диэлектрика образуется положительный заряд, что сопровождается увеличением порогового напряжения (около −20 В).

В режиме считывания на затвор подается напряжение, достаточное для перевода транзистора в проводящее состояние, если записан логический нуль, и недостаточное для этого перевода, если логическая единица. Таким образом, МНОП-транзисторы имеют два устойчивых состояния с различным пороговым напряжением и используются как запоминающие элементы, сохраняющие информацию при снятии питания.

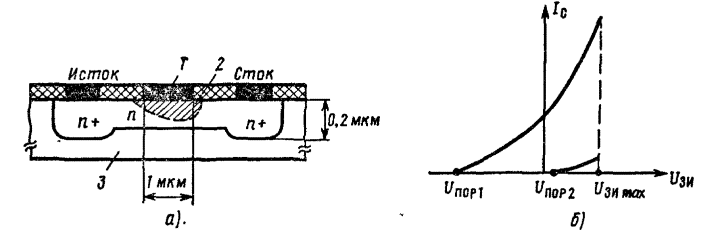


Рис. 1.10. Транзистор на GaAs.

1 — затвор Шотки; 2 — обедненная область; 3 — полуизолирующий GaAs

Лавинные инжекционно-зарядовые МОП-транзисторы (ЛИЗМОП). Затвор в этих транзисторах (рис. 1.9, в), выполняемый из молибдена или поликремния, не имеет вывода и изолирован слоем окисла (плавающий затвор). При кратковременном увеличении потенциала на стоке или истоке до 40...60 В при записи информации возникает лавинный пробой p-n перехода. Электроны при пробое приобретают достаточную энергию, чтобы пройти (инжектироваться) через слой диэлектрика на затвор. В результате этого на него передается отрицательный заряд, обеспечивающий открытие транзистора, т. е. перевод его в состояние лог. 1. Этот заряд может сохраняться в затворе в течение нескольких десятков тысяч часов. Удалить его (списать информацию) можно только неэлектрическим путем, в частности, ультрафиолетовым облучением через специальное окно на крышке микросхемы дозой около 6 Вт·с/см^2. Это облучение передает электронам затвора энергию, необходимую для перехода через диэлектрик в подложку. При этом транзистор закроется и перейдет в состояние лог. 0.

В запоминающих устройствах применяется еще одна разновидность рассматриваемых транзисторов — двухзатворные ЛИЗМОП-транзисторы. У этих элементов кроме плавающего затвора имеется еще и обычный затвор, который служит для электрического стирания информации, подобно тому, как это сделано в МНОП-транзисторах.

Транзисторы на арсениде галлия (GaAs). Использование GaAs вместо кремния, нашедшего самое широкое распространение в современных ИС, связано со следующими преимуществами GaAs: более высокой (в 5—6 раз) подвижностью электронов, что обусловливает увеличение быстродействия; повышенным (на 2—4 порядка) удельным сопротивлением нелегированного GaAs, позволяющим создавать полуизолирующие подложки (R = 10^8 Ом·см). Определенные ограничения в использовании GaAs обусловлены высокой стоимостью исходного материала, менее отработанной и более сложной технологией, худшей, чем у Si теплопроводностью и т. п.

Пример структуры транзистора, нашедшего на практике применение в ИС, показан на рис. 1.10, а. Он представляет собой полевой транзистор с управляющим переходом, образованным структурой металл — полупроводник (МЕП). Металлический затвор образует с полупроводниковым каналом диод Шотки. В МЕП-транзисторах пороговые напряжения составляют от −2,5 до +0,2 В (см. передаточные характеристики рис. 1.10, б). Если при $U_{пор} < 0$ и напряжении затвор — исток $U_{ЗИ} = 0$ канал является проводящим, транзистор является нормально открытым. Если при $U_{пор} > 0$ и $U_{ЗИ} = 0$ канал перекрывается

обедненным слоем затвора, транзистор является нормально закрытым. Рабочая область напряжения $U_{ЗИ}$ ограничивается напряжением открывания диода Шотки $U_{ЗИ\,max}=0,7...0,8$ В.

По сравнению с аналогичным транзистором, выполненным на кремнии, транзистор на GaAs имеет в 6 раз большую крутизну и почти в 5 раз меньшую работу переключения. Граничные частоты транзисторов на GaAs лежат в пределах до 15 ГГц. Время задержки — сотни пикосекунд. Высокое быстродействие транзистора можно получить только при очень малой длине канала (около 1 мкм). Ток стока составляет единицы миллиампер. Обратный ток затвора очень мал (до 1 мкА/см²). Отмеченные свойства показывают перспективность применения приборов на GaAs в сверхбыстродействующих ИС. Наибольшее применение в быстродействующих ИС получили нормально открытые МЕП-транзисторы, поскольку они имеют более крутую передаточную характеристику и больший диапазон входного сигнала.

1.3. Элементы и компоненты гибридных микросхем

Резисторы. Эти элементы выполняют в виде тонких и толстых пленок, размещаемых на диэлектрической подложке. Вид пленочных резисторов показан на рис. 1.11, а, б. Сопротивление пленочных резисторов обычно составляет от 50 Ом до 20 кОм. Допуск на отклонение от номинала для тонкопленочных резисторов $\pm(5...20)\%$. С целью повышения точности до $\pm(1...3)\%$ применяется подстройка, которую можно осуществить, если предусмотрена такая возможность в конструкции (рис. 1.11, б). Наибольшей точности $\pm(0,01...1)\%$ достигают при применении лазерной подгонки. Точность толстопленочных резисторов ниже. Температурный коэффициент резисторов не превышает $\pm 5\cdot 10^{-4}$ 1/°С, рассеиваемая мощность до 30 — у тонкопленочных резисторов и до 150 мВт/мм² — у толстопленочных, частотный диапазон — до сотен мегагерц.

Конденсаторы. Эти элементы изготавливают в виде трехслойных (реже многослойных) структур, состоящих из металлических и диэлектрической пленок (рис. 1.11, в). Наибольшее распространение получили тонкопленочные конденсаторы. Емкости конденсаторов составляют 50...5000 пФ, допуск $\pm 20\%$, рабочее напряжение 3...60 В, добротность достигает 1000, частотный диапазон 300...500 МГц.

Катушки индуктивности в виде плоской спирали применяют редко из-за малой индуктивности (не более 5...10 мкГн) и низкой добротности (до 20...50).

Компоненты. В качестве компонентов гибридных ИС применяют бескорпусные транзисторы, диоды, транзисторные и диодные сборки, бескорпусные

Рис. 1.11. Пленочные элементы:
а — резистор; б — резистор с подстройкой; в — конденсатор (1 — нижняя обкладка, 2 — диэлектрик, 3 — верхняя обкладка)

кристаллы полупроводниковых ИС, радиодетали. Радиодетали используют как навесные компоненты в тех случаях, когда методами пленочной технологии невозможно получить требуемые параметры, в частности нельзя создать индуктивности более 10 мкГн, емкости более 5000 пФ, сопротивления более 500 кОм, получить допуски на параметры менее 0,01%, частотный диапазон более 0,1...1 ГГц. В виде компонентов часто используют миниатюрные трансформаторы.

Бескорпусные компоненты обеспечивают выигрыш по сравнению с корпусными в десятки—сотни раз по массе и габаритным размерам. Для защиты от внешних воздействий их обычно покрывают защитными пленками из стекла, лаков, смол, компаундов и т. п. Бескорпусные компоненты, как правило, требуют при использовании дополнительной герметизации. Для монтажа на подложку бескорпусные элементы имеют контактные площадки, жесткие, ленточные, реже гибкие выводы. Для автоматизированного монтажа компоненты часто поставляются на специальном носителе, например на полиамидной пленке, ориентированные определенным образом.

1.4. Корпуса микросхем

Корпус ИС выполняет следующие функции: защищает элементы и компоненты от влияния внешней среды, обеспечивает необходимые электрические связи между контактными площадками подложки и внешними выводами, служит теплоотводом от подложки ИС. Корпус ИС в значительной степени определяет ее надежность и степень интеграции, зависящую во многом от числа выводов.

Корпуса микросхем по конструкции делятся на пять типов (ГОСТ 17467—79), которые показаны на рис. 1.12. Корпус типа 1 (рис. 1.12, а) — прямоугольный с выводами, перпендикулярными плоскости основания и расположенными в пределах проекции корпуса. Корпус типа 2 (рис. 1.12, б) отличается выводами, которые выходят за пределы проекции корпуса (в переводной литературе часто используется термин ДИП-корпус). Корпус

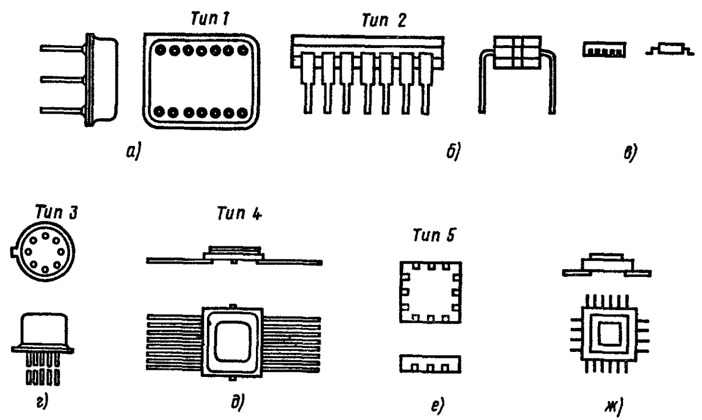


Рис. 1.12. Корпуса микросхем

типа 3 (рис. 1.12, г) — круглый, подобный корпусам транзисторов, но отличающийся большим числом выводов. Корпус типа 4 (рис. 1.12, д) — прямоугольный с выводами, расположенными параллельно плоскости основания. Корпус типа 5 (рис. 1.12, е) — прямоугольный, безвыводной; электрическое соединение ИС, размещенной в таком корпусе, осуществляется с помощью металлизированных контактных площадок, расположенных по периметру корпуса.

По используемым материалам корпуса делятся на несколько видов. Металлостеклянные корпуса имеют металлическую крышку и стеклянное или металлическое основание с изоляцией выводов стеклом. Металлокерамические корпуса — металлическую крышку и керамическое основание. Керамические корпуса выполнены из керамики. Пластмассовые корпуса представляют собой пластмассовое тело, с помощью которого опрессован кристалл и основания выводов.

Металлостеклянные корпуса обычно содержат ограниченное число выводов и используются для ИС малой степени интеграции. Они рассчитаны на небольшую рассеиваемую мощность. Металлокерамические и особенно керамические корпуса служат для отвода большой мощности (до единиц ватт), они имеют много выводов (в серийных ИС до 108 и более). Указанные корпуса используются в ИС высокой степени интеграции. Пластмассовые корпуса наиболее дешевы, но недостаточно надежны. Их применяют обычно в ИС, работающих в облегченных условиях эксплуатации. В микросборках часто используют полимерные корпуса.

Повышение надежности ИС, степени их интеграции, плотности компоновки микроэлектронной аппаратуры невозможно без постоянного совершенствования конструкции корпусов микросхем. Отечественная промышленность начала выпуск миниатюрных корпусов (мини-ДИП, рис. 1.12, в) с укороченными выводами, отформованными таким образом, что монтаж ИС можно осуществлять непосредственно на контактные площадки платы. По площади эти корпуса примерно в 8 раз меньше обычных ДИП-корпусов. Кроме того, получили распространение кристаллоносители (рис. 1.12, ж) — корпуса с расположением выводов по четырем сторонам, уменьшенным их шагом и квадратной формой основания.

Основные направления дальнейшего совершенствования корпусов: создание плоских корпусов из многослойной керамики с узкими выводами и шагом 1,25 мм; разработка безвыводных корпусов с матричным расположением контактных площадок с шагом 2,5 и 1,25 мм и кристаллоносителей с шагом до 0,6 мм; создание корпусов с высокой допустимой мощностью рассеивания (до 12 Вт) и количеством контактов (выводов) до 300 и более.

Система обозначения корпусов (ГОСТ 17467—79), разработанных после 1979 г., состоит из пяти элементов. Первый элемент — двузначное число — подтип корпуса (см. табл. 1.1); второй элемент — двузначное число — порядковый номер типоразмера; третий элемент — число, указывающее количество выводов; пятый элемент (через дефис) — номер модификации корпуса. Пример: 21 23.40-1 — прямоугольный корпус, второго типа, подтипа 21, типоразмера 23 с 40 выводами, модификация 1.

Иногда перед обозначением корпуса ставят условное обозначение его конструктивной реализации: Н — кристаллоноситель, Ф — мини-ДИП корпус.

Таблица 1.1

Тип	Подтип	Форма проекции тела корпуса на плоскость основания	Расположение выводов (выводных площадок) относительно плоскости основания	Шаг выводов, мм
1	11	Прямоугольная	В один ряд	2,5
	12	»	В два ряда	2,5
	13	»	В три и более ряда	2,5
	14	»	По контуру прямоугольника	2,5
2	21	»	В два ряда	2,5
	22	»	В четыре ряда	1,25
			В шахматном порядке	2,5
3	31	Круглая	По одной окружности	Под углом 360°/число выводов
	32	Овальная	То же	То же
4	41	Прямоугольная	По двум противоположным сторонам	0,625 1,25
	42	»	По четырем сторонам	0,625, 1,25
	43	»	По четырем сторонам (отформованные выводы)	1,25
5	51	»		1,25

В настоящее время широко используют корпуса, разработанные до 1979 г. В старых обозначениях первым элементом обозначения (число от 1 до 4) был тип корпуса (пятый тип в старом обозначении не был предусмотрен). Пример: 201.14-1 — второй тип корпуса, 01 — типоразмер, 14 выводов, модификация 1.

1.5. Классификация, система обозначений и степень интеграции микросхем

В зависимости от функционального назначения ИС можно разделить на аналоговые и цифровые.

В *аналоговых* ИС сигнал на выходе является непрерывной функцией сигнала, действующего на входе. В этих ИС сигнал отображается обычно мгновенным значением напряжения (или тока) на входе и выходе элемента. Аналоговые ИС по выполняемым функциям подразделяются на следующие подгруппы: генераторы, детекторы, коммутаторы, модуляторы, преобразователи, вторичные источники питания, устройства задержки, устройства сравнения, усилители, фильтры, формирователи, многофункциональные ИС.

В *цифровых* ИС сигналы обычно имеют два дискретных уровня, одному из которых присваивается условное наименование «единица», а другому — «нуль». В качестве сигналов чаще всего выбираются уровни напряжений на входе и выходе элемента. Обычно напряжение высокого уровня принимается за «единицу», напряжение низкого уровня — за «нуль». Цифровые ИС по выполняемым функциям подразделяются на следующие подгруппы: логические элементы, триггеры, цифровые устройства, запоминающие устройства, вычислительные устройства.

В настоящее время широко применяют аналого-цифровые ИС, в которых аналоговый сигнал преобразуется в цифровой, и наоборот.

Обычно микросхемы выпускают сериями, представляющими собой совокупность ИС, имеющих единое конструктивно-технологическое исполнение и предназначенных для совместного применения.

В соответствии с принятой системой (ОСТ 11073915—80) обозначение ИС должно обязательно содержать четыре элемента. Первый элемент обозначения — цифра, указывающая группу микросхемы по конструктивно-технологическому признаку: 1, 5, 6, 7 — полупроводниковые; 2, 4, 8 — гибридные; 3 — прочие (пленочные, керамические, вакуумные и т. д.). Второй элемент — две цифры, указывающие номер разработки данной серии. Первый и второй элементы обозначают серию микросхем. Третий элемент — две буквы, обозначающие функциональную подгруппу и вид микросхемы (табл. 1.2). Четвертый элемент — порядковый номер разработки микросхемы в серии среди микросхем одного вида. При необходимости в обозначение также могут быть введены дополнительные буквенные индексы от А до. Я, определяющие допуски на разброс параметров ИС и т. п.

Пример: 155ЛА8 — полупроводниковая ИС серии 155, представляющая собой логический элемент, который выполняет функции И — НЕ, номер разработки внутри серии 8.

Таблица 1.2

Подгруппа, вид микросхемы	Обозначение	Подгруппа, вид микросхемы	Обозначение
Генераторы сигналов:		прочие	ДП
синусоидальных	ГС	Коммутаторы и ключи:	
специальной формы	ГФ	тока	КТ
прямоугольных	ГГ	напряжения	КН
линейно-изменяющихся	ГЛ	прочие	КП
шума	ГМ	Усилители:	
прочие	ГП	постоянного тока	УТ
Преобразователи сигналов:		импульсные	УИ
частоты	ПС	повторители	УЕ
напряжения (тока)	ПН	высокой частоты	УВ
длительности	ПД	промежуточной частоты	УР
мощности	ПМ	низкой частоты	УН
уровня (согласователи)	ПУ	широкополосные	УК
синтезаторы частоты	ПЛ	считывания и воспроизведения	УЛ
делители частоты аналоговые	ПЕ	индикации	УМ
делители частоты цифровые	ПЦ	операционные	УД
умножители частоты аналоговые	ПЕ	дифференциальные	УС
цифро-аналоговые	ПА	прочие	УП
аналого-цифровые	ПВ	Модуляторы:	
код-код	ПР	амплитудные	МА
Детекторы:		частотные	МС
амплитудные	ДА	фазовые	МФ
частотные	ДС	импульсные	МИ
фазовые	ДФ	прочие	МП
импульсные	ДИ	Фильтры:	
		верхних частот	ФВ
		нижних частот	ФН

Продолжение таблицы 1.2.

Подгруппа, вид микросхемы	Обозначение
полосовые	ФЕ
режекторные	ФР
прочие	ФП
Устройства сравнения:	
амплитудные (уровня сигналов)	СА
временные	СВ
частотные	СС
прочие	СП
компараторы напряжения	СК
Формирователи:	
импульсов прямоугольной формы	АГ
импульсов специальной формы	АФ
адресных токов	АА
разрядных токов	АР
прочие	АП
Устройства задержки:	
пассивные	БМ
активные	БР
прочие	БП
Источники вторичного питания:	
преобразователи	ЕМ
выпрямители	ЕВ
стабилизаторы напряжения непрерывные	ЕН
стабилизаторы тока	ЕТ
стабилизаторы напряжения импульсные	ЕК
устройства управления импульсными стабилизаторами напряжения	ЕУ
источники вторичного питания	ЕС
прочие	ЕП
Логические элементы:	
И	ЛИ
ИЛИ	ЛЛ
НЕ	ЛН
И-ИЛИ	ЛС
И-НЕ	ЛА
ИЛИ-НЕ	ЛЕ
И-ИЛИ-НЕ	ЛР
И-ИЛИ-НЕ (И-ИЛИ)	ЛК
ИЛИ-НЕ (ИЛИ)	ЛМ
И-НЕ/ИЛИ-НЕ	ЛБ
Расширители	ЛД
Прочие	ЛП
Триггеры:	
Шмитта	ТЛ
динамические	ТД

Подгруппа, вид микросхемы	Обозначение
Т-триггер	ТТ
RS-триггер	ТР
D-триггер	ТМ
JK-триггер	ТВ
комбинированные (RST, DRS, JKRS и др.)	ТК
прочие	ТП
Цифровые устройства:	
регистры	ИР
сумматоры	ИМ
полусумматоры	ИЛ
счётчики	ИЕ
дешифраторы	ИД
комбинированные	ИК
шифраторы	ИВ
арифметико-логические устройства	ИА
прочие	ИП
Вычислительные устройства:	
микро-ЭВМ	ВЕ
микропроцессоры	ВМ
микропроцессорные секции	ВС
устройства микропрограммного управления	ВУ
функциональные расширители	ВР
устройства синхронизации	ВБ
устройства управления прерыванием	ВН
устройства управления вводом-выводом	ВВ
устройства управления памятью	ВТ
функциональные преобразователи информации	ВФ
устройства сопряжения с магистралью	ВА
времязадающие устройства	ВИ
микрокалькуляторы	ВХ
контроллеры	ВГ
комбинированные устройства	ВК
специализированные устройства	ВЖ
прочие	ВП
Запоминающие устройства:	
матрицы ОЗУ	РМ
ОЗУ	РУ
матрицы ПЗУ	РВ

Окончание таблицы 1.2.

Подгруппа, вид микросхемы	Обозначение	Подгруппа, вид микросхемы	Обозначение
ПЗУ (масочные)	РЕ	линейные	ЦЛ
ПЗУ с возможностью однократного программирования	РТ	прочие	ЦП
		Многофункциональные устройства:	
ПЗУ с возможностью многократного электрического перепрограммирования	РР	аналоговые	ХА
		цифровые	ХЛ
		комбинированные	ХК
		цифровые матрицы	ХМ
ПЗУ с ультрафиолетовым стиранием и электрической записью информации	РФ	аналоговые матрицы	ХИ
		комбинированные матрицы	ХТ
		прочие	ХП
ассоциативные запоминающие устройства	РА	Наборы элементов:	
		диодов	НД
запоминающие устройства на ЦМД	РЦ	транзисторов	НТ
		резисторов	НР
прочие	РП	конденсаторов	НЕ
Фоточувствительные устройства с зарядовой связью:		комбинированные	НК
		функциональные	НФ*
матричные	ЦМ	прочие	НП

* В том числе матрицы резисторов типа R—2R.

Для характеристики области применения, материала и типа корпуса перед первым элементом обозначения могут стоять следующие буквы: К — для аппаратуры широкого применения, Э — на экспорт (шаг выводов 2,54 и 1,27 мм), Р — пластмассовый корпус второго типа, М — керамический, металло- или стеклокерамический корпус второго типа, Е — металлополимерный корпус второго типа, А — пластмассовый корпус четвертого типа, И — стеклокерамический корпус четвертого типа, Н — кристаллоноситель.

Для бескорпусных ИС перед номером серии может добавляться буква Б, а после нее (или после дополнительного буквенного обозначения) через дефис указывают цифру, характеризующую модификацию конструктивного исполнения: 1 — с гибкими выводами; 2 — с ленточными (паучковыми) выводами (в том числе на полиимидной пленке); 3 — с жесткими выводами; 4 — на общей пластине (неразделенные); 5 — разделенные без потери ориентировки (например, наклеенные на пленку); 6 — с контактными площадками без выводов (кристалл). Пример: Б106-1 — бескорпусная ИС серии 106 с гибкими выводами.

Количество элементов и компонентов N, находящихся в корпусе ИС, определяет степень ее интеграции $K =]\lg N[$, где фигурные скобки означают округление до ближайшего большего целого числа. В соответствии с этой формулой к ИС первой степени интеграции относятся микросхемы, содержащие до 10 элементов и компонентов включительно, ко второй — до 100, к третьей — до 1 000 и т. д. В настоящее время имеются ИС шестой степени интеграции, ожидается появление ИС седьмой степени.

В литературе часто встречаются такие понятия сложности, как: малая (МИС), средняя (СИС), большая (БИС) и сверхбольшая интегральная схема

Таблица 1.3

Наименование ИС	ВИД ИС	Технология изготовления	Число элементов и компонентов в корпусе
Малая интегральная схема	Цифровая	Биполярная, МДП	1...100
	Аналоговая	Биполярная	1...30
Средняя интегральная схема	Цифровая	МДП	101...1000
		Биполярная	101...500
	Аналоговая	Биполярная, МДП	31...100
Большая интегральная схема	Цифровая	МДП	1 001...10 000
		Биполярная	501...2000
	Аналоговая	Биполярная, МДП	101...300
Сверхбольшая интегральная схема	Цифровая	МДП	Более 10 000
		Биполярная	Более 2000
	Аналоговая	Биполярная, МДП	Более 300

(СБИС). Эти понятия зависят не только от числа элементов и компонентов, но и от функционального назначения ИС, технологии ее изготовления (табл. 1.3).

Большинство аналоговых ИС относится к малым и средним интегральным схемам, однако разработаны гибридные БИС, а также сверхбольшие гибридные БИС (СГБИС). Цифровые ИС, содержащие логические элементы, триггеры и цифровые устройства, как правило, представляют собой малые и средние микросхемы, а вычислительные устройства (микропроцессоры) и запоминающие устройства относятся, как правило, к большим и сверхбольшим интегральным схемам (БИС, СБИС).

1.6. Особенности больших интегральных схем

Рассмотрим особенности БИС (СБИС), характеризующих наивысшие достижения современной микроэлектронной элементной базы.

Высокая степень интеграции. Эта степень определяется в основном возможностями современной технологии и обеспечением минимальной стоимости одного элемента ИС ($C_{уд}$). На рис. 1.13 показана ориентировочная зависимость удельной стоимости от количества элементов в ИС (N) для разных лет, характеризующихся последовательным совершенствованием интегральной технологии. Эта зависимость показывает, что с увеличением сложности ИС до определенного предела удельная стоимость падает, поскольку большее коли-

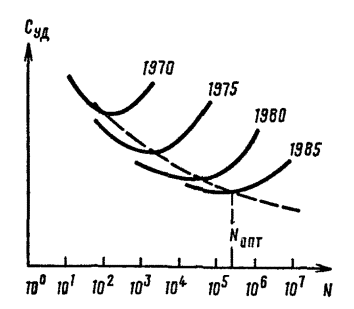


Рис. 1.13. Зависимость удельной стоимости от числа элементов ИС

чество элементов изготавливается одновременно в едином технологическом цикле. Предел уменьшения стоимости определяется технологическими возможностями, в частности, разрешающей способностью фотошаблонов или других средств создания конфигурации будущих элементов. При увеличении числа элементов более $N_{опт}$, соответствующих минимуму $C_{уд}$, требуется дальнейшее совершенствование технологии, что связано с большими дополнительными затратами и, как следствие, с повышением стоимости элемента. В настоящее время положение минимума $C_{уд}$ для МДП ИС соответствует значению $10^5...10^6$ элементов. Рост степени интеграции БИС продолжается.

Основными проблемами, которые приходится решать при повышении степени интеграции, являются уменьшение рассеиваемой мощности, создание сложных межсоединений и корпусов БИС. Проблема рассеивания мощности возникает вследствие того, что кремниевая подложка ИС допускает удельную мощность, не превышающую 5 Вт/см^2 (при естественном охлаждении). Проблема межсоединений обусловлена тем, что из-за большого количества элементов для их соединений часто требуется многослойная система разводки. Изоляция слоев соединений и необходимость осуществления связей между ними представляет трудную технологическую задачу. Сложной является также проблема создания надежных корпусов с количеством выводов более 100.

Основным путем достижения высокой степени интеграции полупроводниковых ИС является использование элементов с минимальными размерами и потребляемой мощностью. В современных БИС широко используются МДП элементы с каналом n и маломощные элементы на базе транзисторов Шотки. Одним из перспективных видов элементов для построения БИС являются приборы с инжекционным питанием. Для построения быстродействующих БИС применяют элементы на базе обычных биполярных транзисторов и транзисторов на GaAs.

Другим путем повышения степени интеграции является увеличение площади кристалла, размеры которого достигают в настоящее время 10×10 мм. Однако этот путь имеет ограничение, связанное с тем, что с ростом площади кристалла экспоненциально уменьшается выход годных кристаллов из-за большой вероятности появления дефектов в кристаллической решетке.

Наиболее высокая степень интеграции практически достигнута в БИС при использовании МДП-структур — 1 млн. элементов и более. Большие интегральные схемы на биполярных структурах содержат до нескольких сотен тысяч элементов. Реализация полупроводниковых БИС в бескорпусном варианте позволяет использовать их в составе гибридных ИС, что открывает возможность повышения их степени интеграции. Следует отметить, что размеры диэлектрической подложки не имеют тех ограничений по площади, которые свойственны полупроводниковым кристаллам. Размеры подложки достигают сейчас 48×60 мм. На этой подложке можно создать до 30 слоев межсоединений. Высокая степень интеграции в БИС обусловливает уменьшение количества корпусов ИС, необходимых для построения сложного узла, реализованного в виде БИС. Часто БИС выполняет функции целого блока, содержащего несколько печатных плат с ИС меньшей степени интеграции. Все это дает большой выигрыш в массо-габаритных показателях.

Расширение функциональных возможностей, связанное с высокой степенью интеграции, позволяет: создавать сложные устройства типа микропроцессоров и микро-ЭВМ на одном кристалле; перейти к параллельному принципу обработки информации, при котором за счет усложнения схемы можно добиться повышения быстродействия на той же элементной базе; реализовать сложные системы, которые можно настраивать на выполнение различных функций с помощью внешних сигналов; строить системы обработки аналоговых сигналов цифровыми методами и т. п.

Повышенное быстродействие. Оно объясняется сокращением длины связей между элементами, что сказывается на повышении быстродействия как самих БИС, так и аппаратуры на этих микросхемах. В печатных платах, на которые устанавливаются ИС, и в соединительных кабелях скорость распространения сигнала примерно равна 10^{10} см/с. При длине соединений в 100 см задержка сигнала составляет около 10 нс, что эквивалентно задержке 3...10 быстродействующих логических элементов. Таким образом, длинные соединительные линии являются ограничением быстродействия аппаратуры. При использовании БИС средняя длина соединительных линий в аппаратуре уменьшается в сотни — тысячи раз, что приводит к повышению ее быстродействия при том же быстродействии элементов.

Повышенная надежность. При изготовлении БИС наиболее ярко проявляются особенности интегральной технологии, обусловливающие повышение надежности. Это единый технологический цикл, базирующийся на совершенном автоматизированном оборудовании с использованием особо чистых материалов, создание высоконадежных межсоединений, малые размеры элементов, оптимизация режимов их работы и т. п. Повышение надежности в БИС обусловлено также рядом дополнительных причин. При увеличении степени интеграции количество внешних выводов ИС, приходящихся на один логический элемент, уменьшается. Так, если ИС содержит один логический элемент, то на него приходится в среднем 10 выводов. При построении функционального узла на 100 логических элементах на каждый из них в среднем приходится только один вывод, что существенно уменьшает количество недостаточно надежных сварных соединений контактных площадок кристаллов с внешними выводами ИС в пересчете на один логический элемент. Таким образом, надежность логических элементов, реализованных в БИС, возрастает.

При построении БИС открываются широкие возможности для использования схемных способов повышения надежности за счет избыточности элементов — дублирования и других способов резервирования, создания устройств защиты от перегрузок, статического электричества, неправильного включения и т. п.

Сложность проектирования. Она обусловлена необходимостью учета и оптимизации большого количества факторов схемотехнического, технологического и конструктивного характера, поскольку БИС представляет собой очень сложное функционально и конструктивно законченное устройство. Процесс создания БИС ведется с помощью ЭВМ, которые используются для расчетов оптимальной степени интеграции, структурной и принципиальной схем, профиля диффузии и других электрофизических

параметров элементов, их топологии и соединений, проектирования фотошаблонов и т. п.

Основные достоинства БИС наилучшим образом реализуются на устройствах, имеющих регулярную структуру. Это в первую очередь относится к запоминающим устройствам ЭВМ, где практически достигнута самая высокая степень интеграции.

Основной областью применения БИС в настоящее время являются цифровые устройства, однако в последние годы значительно возросла степень интеграции и аналоговых устройств, в частности, все шире начинают внедряться аналого-цифровые и цифро-аналоговые преобразователи, реализованные как в полупроводниковом, так и в гибридном варианте, аналоговые микропроцессоры и другие устройства обработки аналоговых сигналов.

Повышение степени интеграции ИС, усложнение ее функций связано с более узкой специализацией БИС. Это, в свою очередь, ограничивает круг потребителей. Учитывая большие затраты времени и средств на разработку БИС, малый тираж обусловливает высокую их стоимость. Одним из выходов из указанной ситуации является создание в виде БИС микропроцессоров, т. е. устройств, управляемых программным способом и осуществляющих процесс обработки цифровой информации и управления. Микропроцессоры позволяют выполнять широкий круг функций, изменение которых осуществляется программным путем. Таким образом, резко повышается универсальность БИС.

Другим путем расширения возможностей использования БИС является создание так называемых базовых матричных кристаллов (БМК). Эти кристаллы реализуются в виде полузаказных микросхем высокой степени интеграции. Базовые матричные кристаллы представляют собой кристалл (полуфабрикат), на котором в определенном порядке размещаются на постоянных местах активные и пассивные элементы. Определенное число этих элементов группируется в ячейки, размещенные на кристалле регулярно. Они образуют матрицу (рис. 1.14). Элементы в каждой ячейке матрицы подбирают так, чтобы на них можно было строить разнообразные функциональные узлы. Получение определенной функции, выполняемой всей БИС, обеспечивается соответствующей коммутацией элементов. Это реализуется путем нанесения одного — трех последних слоев металлизации, рисунок которых разрабатывается заказчиком.

Дополнительное упрощение технологии создания микроэлектронных устройств на БМК можно достичь, используя библиотеки топологий типовых узлов, спроектированных заранее применительно к конкретному составу и расположению ячеек матрицы. Такая библиотека используется, например, при разработке отечественных ЕС ЭВМ «Ряд-3».

Одной из разновидностей БИС на БМК, характеризующихся простотой получения необходимых функций, являются программируемые логические матрицы (ПЛМ). В них каждый элемент (матрица) соединен с вертикальными и горизонтальными шинами. Программирование ПЛМ в соответствии с необходимой функцией осуществляется либо изготовителем ИС с использованием только одного фотошаблона, либо пользователем — электрическим программированием на специальной установке.

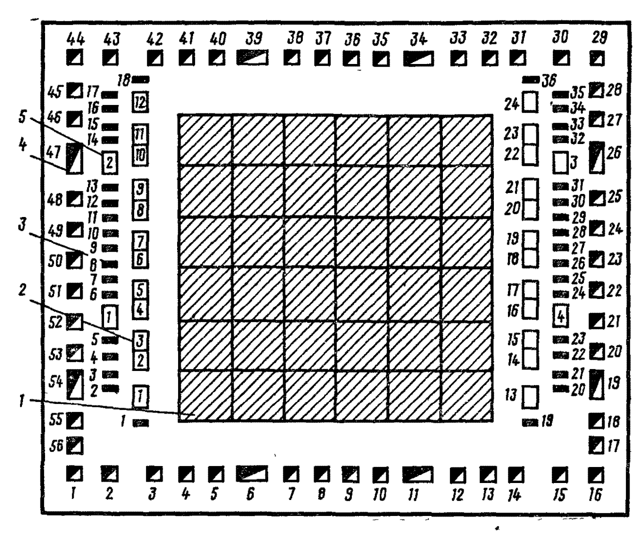


Рис. 1.14. Базовый матричный кристалл БИС К1520ХМ1:

1 — матрица (6×6) ячеек (24 транзистора, 41 резистор); 2 — структуры выходных усилителей (24 шт.). 3 — мощные выходные транзисторы (36 шт.); 4 — контактные площадки (56 шт.); 5 — источники напряжения (4 шт.).

Примером ПЛМ являются программируемые запоминающие устройства, описанные в § 5.3.

1.7. Приборы функциональной электроники

Одним из современных направлений развития микроэлектроники является создание приборов функциональной электроники (ФЭ). Эти приборы основаны на использовании физических процессов рабочей среды, с помощью которых могут выполняться функции обработки и хранения информации.

В отличие от обычных микроэлектронных приборов, в которых необходимая функция обеспечивается за счет соединения элементов и компонентов в определенную электрическую схему, в приборах ФЭ нельзя выделить области, соответствующие отдельным индуктивностям, сопротивлениям и т. п. Примером прибора ФЭ является фильтр, построенный на базе однородной кварцевой пластины. Процессы, происходящие в пластине, обеспечивают выделение заданного спектра частот. Эту же функцию можно реализовать в виде обычной электрической схемы фильтра на катушках индуктивности и конденсаторах.

В приборах ФЭ, нашедших практическую реализацию в виде ИС, наиболее широко используют магнитоэлектронные и акустоэлектронные явления. Начинают использоваться оптические, акусто-оптические, магнитно-оптические и термоэлектронные явления, явление сверхпроводимости и др. Во всех этих приборах носителями обрабатываемой и хранимой информации являются динамические (изменяющие свое положение в пространстве) неоднородности. Они могут представлять собой перемещающиеся микроскопические намагниченные области — домены, «пакеты» зарядов, волны, распространяющиеся в объеме и по поверхности акустической среды и т. п.

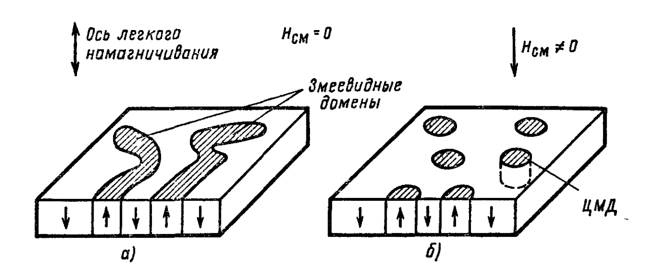


Рис. 1.15. Домены в тонкой пленке:
а — при отсутствии внешнего поля; б — при наличии внешнего поля

Использование приборов ФЭ позволяет снять ряд проблем, свойственных обычным ИС, особенно высокой степени интеграции: проблему коммутации большого количества элементов, проблему надежности контактов и т. п. В приборах ФЭ используются хорошо отработанные технологические методы построения микросхем. Приборы ФЭ, как правило, совместимы с микроэлектронными приборами при построении РЭА.

Приборы на цилиндрических магнитных доменах. Одним из новых физических процессов, который нашел практическое применение в микроэлектронике, является процесс управления цилиндрическими магнитными доменами (ЦМД) в тонких магнитных пленках, наносимых на поверхность подложки. Наличие или отсутствие ЦМД в определенных точках пленки (информационной среды) отождествляется с двоичными сигналами: единицей и нулем.

Магнитная пленка из специальных материалов (ортоферриты и др.) наносится в виде тонкого (единицы — десятки микрометров) покрытия на поверхность специальной подложки. В используемых пленках ось легкого намагничивания направлена перпендикулярно поверхности. По толщине в пленках располагается только один домен. При отсутствии внешнего поля в пленках существуют змеевидные домены (рис. 1.15, а). При воздействии внешнего поля, перпендикулярного поверхности пленки (поля смещения $H_{см}$), домены с направлением намагниченности, совпадающим с $H_{см}$, увеличиваются, а с направлением намагниченности, противоположным $H_{см}$, уменьшаются, стягиваясь в цилиндры (рис. 1.15, б). При достаточно сильном поле эти цилиндрические домены исчезают. Таким образом, существует определенный диапазон напряженности, при котором создаются условия для существования ЦМД. Случай, когда в пленке нет доменов, имеет место при подготовке пластины к работе, когда все домены уничтожаются сильным внешним полем (стирается вся информация).

Для практического использования ЦДМ как носителей информации необходимы следующие основные узлы: генератор доменов, устройства их перемещения и считывания. В настоящее время используется несколько вариантов построения указанных узлов. Рассмотрим простейшие из них.

Генератор доменов может быть построен с помощью петли (рис. 1.16), по которой проходит ток. Эта петля в виде тонкопленочного проводника наносится на поверхность пленки, помещенной в постоянное магнитное поле. При прохождении тока создается поле петли, направленное встречно внешнему

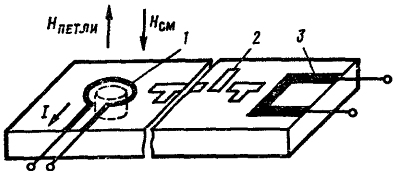


Рис. 1.16. Основные узлы магнитоэлектронного прибора на ЦМД:

1 — генератор доменов; 2 — устройство перемещения; 3 — устройство считывания на магнитном датчике

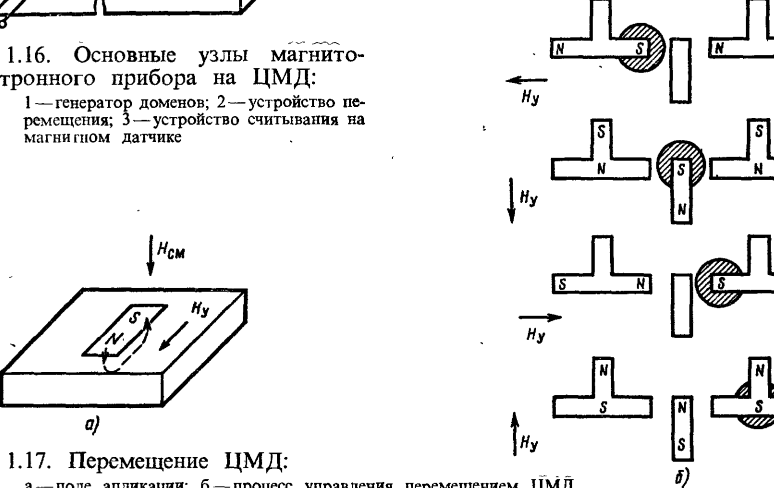


Рис. 1.17. Перемещение ЦМД:

а — поле аппликации; б — процесс управления перемещением ЦМД

полю $H_{см}$. Суммарное ослабленное поле обеспечивает условия для образования ЦМД. При прекращении тока созданный ЦМД не разрушается полем $H_{см}$, поскольку величина этого поля обеспечивает устойчивое существование домена. Таким образом, генератор может служить для записи информации: при наличии импульса тока записывается 1, при его отсутствии — 0.

Устройство перемещения ЦМД может быть построено, например, на Т-образных и полосковых пермаллоевых аппликациях (продвигающих элементах), наносимых на поверхность магнитной пленки. Эти аппликации намагничиваются вращающимся в плоскости кристалла управляющим полем $H_у$. При намагничивании аппликации на ее концах образуются полюсы (рис. 1.17, а). Внешнее постоянное поле $H_{см}$ под полюсом S ослабляется, что создает условие для затягивания туда близко расположенного ЦМД. Процесс перемагничивания аппликаций под воздействием вращающегося поля $H_у$ и положение ЦМД при этом показано на рис. 1.17, б. За один цикл поворота поля $H_у$ ЦМД перемещается вправо на один Т-образный и один полосковый продвигающий элемент.

Считывающее устройство для снятия информации может быть выполнено в виде контура с последовательно включенным магнитным датчиком (рис. 1.16). Сопротивление контура изменяется при прохождении под ним ЦМД, что вызывает соответствующее изменение тока в контуре. Кроме рассмотренных основных узлов имеется еще ряд дополнительных устройств, обеспечивающих управление ЦМД. К ним, в частности, относятся аннигилятор, уничтожающий домены, и репликатор, который обеспечивает сохранение информации при считывании. Оба эти узла реализуются аппликацией специальной формы, по

которой в зависимости от режима (аннигиляция, репликация) протекают разные токи.

В реальных конструкциях магнитоэлектронных приборов подложка с магнитной пленкой, на которой нанесены генератор, устройство перемещения и считывания ЦМД, устанавливается между полюсами постоянного магнита. Этот магнит создает $H_{см}$, обеспечивающее хранение информации (даже в случае отключения питания). Вращающееся поле H_y создается двумя взаимно перпендикулярными катушками, которые охватывают подложку. Размеры такого прибора соизмеримы с размерами обычной микросхемы.

На базе рассмотренных элементов может быть построено запоминающее устройство в виде одного или нескольких регистров сдвига, обеспечивающих последовательный ввод и вывод информации. Количество разрядов в таких регистрах равно числу продвигающих элементов. Диаметр доменов d — носителей информации — составляет 1...5 мкм, размеры продвигающих элементов при отсутствии паразитного взаимного влияния доменов равны примерно 3d. При таких размерах можно получить очень высокую плотность расположения информации, составляющую $10^4...10^5$ бит/мм^2 и даже выше. Потребляемая мощность, которая расходуется в основном в катушках, мала (0,5...0,05 мкВт/бит). Это обусловлено слабыми полями, которые достаточны для управления микроскопически малыми доменами в тонких магнитных пленках. При хранении информации расхода энергии нет. Достаточно высокая подвижность ЦМД обеспечивает скорость считывания информации $10^5...10^6$ бит/с. По сравнению с накопителями на магнитных дисках, используемыми в настоящее время и выполняющими аналогичную функцию ЗУ, скорость считывания в ЗУ на ЦМД на порядок выше.

Серийно выпускаемые ЗУ на ЦМД имеют емкость от 260 Кбит (К1602РЦ2) до 1 Мбит (К1601РЦ3) и более. О применении этих ЗУ рассказано в § 5.4.

Кроме ЗУ на базе ЦМД могут строиться логические элементы и узлы ЭВМ — счетчики, дешифраторы и более сложные вычислительные устройства.

Все элементы магнитоэлектронных приборов выполняются хорошо отработанными методами, освоенными при производстве обычных ИС.

Акустоэлектронные приборы на поверхностных акустических волнах. Акустоэлектронными приборами называют устройства, использующие акустические волны для обработки электрических сигналов. Практически используются объемные акустические волны, распространяющиеся в толще звукопроводящего материала (звукопровода), и поверхностные, распространяющиеся в тонком поверхностном слое. Приборы на объемных акустических волнах, например, кварцевые резонаторы, фильтры и др., нашли широкое распространение в виде дискретных элементов. В микроэлектронном исполнении широкое распространение начинают получать приборы на поверхностных акустических волнах (ПАВ).

Основными свойствами ПАВ, которые используются для обработки сигналов, являются: низкая скорость распространения (1,6...4 км/с, т. е. на 5

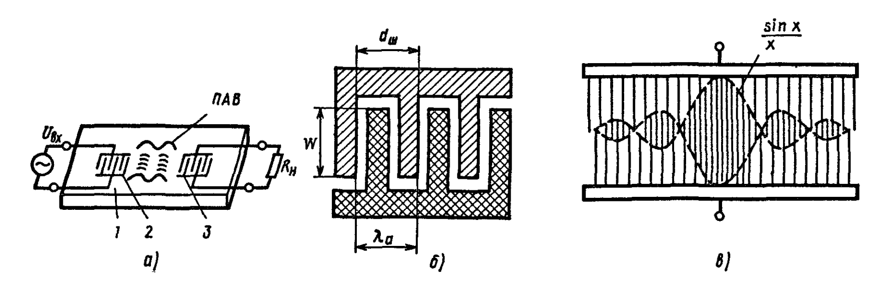


Рис. 1.18. Акустоэлектронный прибор на ПАВ:

а — устройство; б — встречно-штыревой преобразователь с постоянной аподизацией; в — встречно-штыревой преобразователь с аподизацией по закону sin x/x

порядков ниже скорости электромагнитных волн); возможность взаимодействия акустической волны с планарными структурами в виде металлизированных аппликаций на поверхности звукопровода. Это взаимодействие позволяет преобразовывать ПАВ в электрический сигнал и наоборот, а также изменять направление распространения волн, их отражение, затухание и т. д.

Основными составными частями прибора на ПАВ, показанного на рис. 1.18, а, являются звукопровод 1 и электромеханические преобразователи 2 и 3. В качестве звукопровода в большинстве случаев используется пластина из пьезоэлектрического материала с тщательно отполированной поверхностью. Электромеханические преобразователи обычно представляют собой совокупность двух систем электродов гребенчатой структуры, расположенных одна между другой (рис. 1.18, б). Подобные преобразователи называются встречно-штыревыми (ВШП). Электроды наносятся на поверхность звукопровода в виде аппликаций тонкой (0,1...0,5 мкм) алюминиевой пленки. Входной преобразователь 2 (см. рис. 1.18, а) подключается к источнику электрического сигнала и служит для его преобразования в акустический. Под действием переменного электрического поля между электродами поверхность звукопровода деформируется (обратный пьезоэффект) и эта деформация начинает распространяться в обе стороны от преобразователя в виде ПАВ. Выходной преобразователь 3 служит для обратного преобразования акустического сигнала в электрический. В этом преобразователе ПАВ за счет прямого пьезоэффекта наводят в электродах выходной электрический сигнал, который снимается на нагрузку.

Геометрические размеры ВШП определяют эффективность преобразования электрического сигнала в акустический на различных частотах, полосу пропускания и ряд других параметров преобразования. Наиболее эффективное преобразование будет в том случае, когда за время движения волны между соседними одноименными электродами электрическое поле на них изменится на период и вновь «подпитает» проходящую волну. При этих условиях по мере продвижения ПАВ от электрода к электроду осуществляется усиление волны, напоминающее явление резонанса. Частота изменения поля f_0, называемая центральной, связана с шагом электрода $d_ш$, равным длине волны λ_a, в

рассмотренном случае наиболее эффективного преобразования следующим образом:

$$1/f_0 = d_ш/v,$$

здесь v — скорость распространения волны. Если на вход ПАВ подается сигнал с частотой, отличающейся от f_0, эффективность преобразования будет снижаться, ибо теряется синфазность ПАВ и поля, создаваемого штырями ВШП.

Количество штырей ВШП определяет относительную полосу пропускания преобразователя. Чем больше число штырей, тем больше усиливается энергия волны с частотой f_0 и тем сильнее подавляются волны с частотой, отличной от f_0, т. е. уменьшается ширина полосы пропускания частот ВШП. В этом проявляются частотно-селективные свойства ВШП. Наибольшей полосой пропускания обладает преобразователь, состоящий только из двух штырей.

Приведенные рассуждения справедливы и для обратного преобразователя акустического сигнала в электрический.

Простейшим акустоэлектронным устройством на ПАВ является линия задержки (см. рис. 1.18, а). Задержка сигнала определяется временем распространения ПАВ между преобразователями:

$$t_{зд} = l/v,$$

где l — расстояние между ВШП.

Звукопровод обеспечивает удельную задержку сигнала 2,5...2,9 мкс/см.

Наибольшее распространение среди акустоэлектронных приборов в настоящее время получили полосовые фильтры, служащие для выделения определенной полосы частот. Основным достоинством фильтров на ПАВ является возможность получения заданной амплитудно-частотной характеристики (АЧХ) путем выбора соответствующего взаимного перекрытия W (аподизации) штырей преобразователя (см. рис. 1.18, б). Например, если требуется АЧХ, близкая к прямоугольной, то закон изменения перекрытия штырей должен выражаться функцией $\frac{\sin x}{x}$, как показано на рис. 1.18, в. Фильтры на ПАВ с аподизированными ВШП позволяют получить относительную ширину полосы пропускания до 20...30% при высокой прямоугольности АЧХ.

Кроме линий задержки и фильтров в акустоэлектронных устройствах применяются управляемые фазовращатели, сумматоры и делители на ПАВ. В них используется взаимодействие ПАВ, созданных несколькими преобразователями. Совмещение операций задержки, частотной селекции, суммирования и изменения фазы акустических сигналов позволяет создать сложные акустоэлектронные устройства для обработки сигналов (согласованные и перестраиваемые фильтры, частотные дискриминаторы, генераторы на ПАВ и т. п.).

Диапазон рабочих частот, зависящий от расстояния между штырями ВШП, ограничен с одной стороны максимально допустимыми размерами, с другой — разрешающей сопособностью современных методов фо-

толитографии. Практически этот диапазон достаточно широк и составляет 10...1500 МГц.

Технология построения элементов на звукопроводе полностью соответствует стандартной технологии тонкопленочных элементов ИС.

Вместе с тем приборам на ПАВ свойственны относительно большие потери мощности, поскольку ПАВ распространяются в обе стороны от преобразователя, а используется обычно только одна половина возбужденной волны. На выходе устройства на ПАВ всегда имеются паразитные сигналы, получаемые за счет многократного отражения от преобразователей, поэтому требуются специальные меры для их снижения.

Несмотря на указанные недостатки, акустоэлектронные приборы все шире применяются в радиоэлектронной аппаратуре, в частности, в телевизионных устройствах, например в фильтрах ФПЗП9-451, ФПЗП9-458-2-1, ФПЗП9-458-2-2.

Глава вторая

АНАЛОГОВЫЕ МИКРОСХЕМЫ

2.1. Общая характеристика

Аналоговые ИС предназначены для преобразования и обработки сигналов, изменяющихся по закону непрерывной функции. Они находят широкое применение в профессиональной и любительской аппаратуре связи, телевидения и телеуправления, в аналоговых вычислительных машинах, магнитофонах, измерительных приборах, системах контроля и т. п.

Благодаря совершенствованию технологии, схемотехники и методов проектирования номенклатура аналоговых ИС постоянно расширяется, заметно улучшаются их функциональные возможности. Выпускаются ИС для различных генераторов, детекторов, модуляторов, преобразователей, усилителей, коммутаторов, ключей, фильтров, устройств селекции и сравнения, вторичных источников питания, а также многофункциональные ИС и др. Все они объединены в серии. На первом этапе развития отечественной микроэлектроники серии аналоговых ИС, как правило, имели сравнительно узкое функциональное предназначение и ограниченный состав, а сами ИС были далеки до функциональной завершенности. Применение ИС, особенно совместное использование ИС разных серий, было сопряжено с необходимостью подключения сравнительно большого количества дополнительных внешних элементов, что снижало ожидаемый эффект от использования изделий, выполненных по интегральной технологии, и вызывало скептическое отношение к новой элементной базе со стороны отдельных профессиональных разработчиков аппаратуры и радиолюбителей. В настоящее время наметилась тенденция к формированию серий аналоговых ИС с ориентацией не на тип, а на класс аппаратуры. Прослеживается стремление разработчиков к максимально возможному расширению функциональных возможностей большинства ИС. Функциональный состав наиболее распространенных отечественных серий анало-

Таблица 2.1

Подгруппа ИС	Серия
Усилители	118, 119, 123, 140, 148, 153, 154, 157, 167, 171, 174, 175, 198, 224, 237, 265, 284, 435, 504, 538, 544, 548, 551, 553, 574, 1400, 1401, 1402, 1408, 1409, 1420
Устройства селекции и сравнения	119, 284, 521, 554, 597
Генераторы	119, 174, 224, 237, 435
Преобразователи	119, 174, 224, 265, 284, 1112
Модуляторы	119, 140, 435
Детекторы	119, 157, 174, 175, 435
Коммутаторы и ключи	119, 124, 143, 149, 162, 168, 174, 190, 249, 262, 265, 284, 286, 435, 590, 591, 743, 762, 1109
Многофункциональные устройства	157, 174, 224; 237, 284, 1005
Вторичные источники питания	119, 142, 224, 275, 284, 286, 435, 538, 1009
Таймеры	1006
Наборы элементов	129, 142, 198, 224, 435, 504, 538

говых ИС, находящих применение при изготовлении профессиональной аппаратуры и в практике радиолюбителей, представлен в табл. 2.1.

2.2. Усилительные микросхемы

Усилительные ИС составляют наиболее многочисленную и универсальную подгруппу среди аналоговых ИС. Для них характерны определенные схемотехнические особенности, связанные с достоинствами и ограничениями интегральной технологии: преимущественное использование n-p-n структур, замена высокоомных резисторов активными транзисторными источниками тока, обладающими большим динамическим внутренним сопротивлением, отказ от применения межкаскадных разделительных конденсаторов, широкое использование составных транзисторов, управляемых источников тока, комплементарных структур, дифференциальных транзисторных пар, многоэлектродных транзисторов, различных термостабилизирующих цепей и др.

Выпускаемые промышленностью ИС усилителей существенно различаются по основному предназначению, функциональным возможностям, схемотехнической сложности и т. д.

Усилители звуковой частоты (УЗЧ). Для УЗЧ и трактов ЗЧ аппаратуры радиосвязи и радиовещания выпускается широкая гамма ИС.

Например, серия КР123 объединяет три модификации ИС КР123УН1. Полоса пропускания УЗЧ, выполненных на основе этой ИС, составляет 0,02...100 кГц. На частоте 1 кГц при выходном напряжении 0,5 В ИС модификаций А, Б, В имеют соответственно коэффициенты усиления 300...500, 100...350 и 30...500. При этом коэффициент гармоник у ИС КР123УН1А и КР123УН1Б не более 2%, а у модификации В не более 5%. Входное

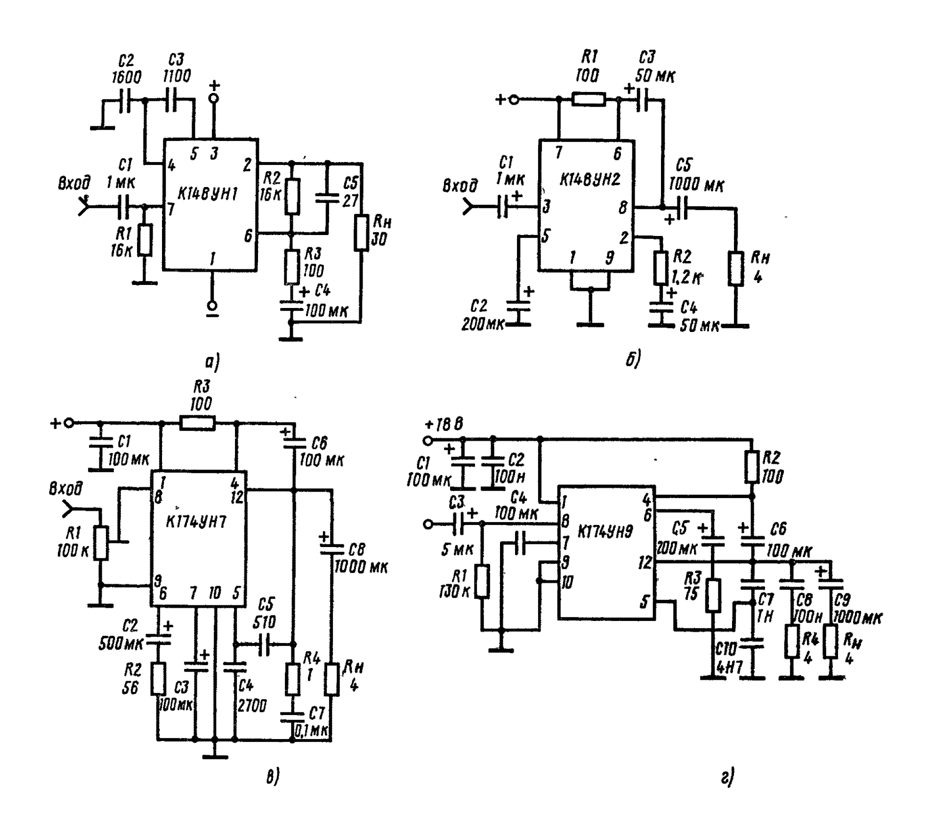


Рис. 2.1. Усилители звуковой частоты

сопротивление не менее 10 кОм, выходное не более 200 Ом. Напряжение питания 6,3 В, потребляемая мощность не превышает 100 мВт.

Значительно более мощные УЗЧ можно создать, используя ИС серии К148, например, усилитель на ИС К148УН1 работает в диапазоне частот 30...20 000 Гц с коэффициентом усиления напряжения 100...200. При выходной мощности 1 Вт коэффициент гармоник усилителя не более 2,5%. Напряжение питания ±12 или 24 В при токе потребления не более 25 мА. Пример схемы УЗЧ на ИС К148УН1 приведен на рис. 2.1, а.

Усилитель на ИС К148УН2 (рис. 2.1, б) предназначен для работы в диапазоне 100...20 000 Гц с коэффициентом усиления 10...30. При выходной мощности 0,8 Вт его коэффициент гармоник не более 2%. Напряжение питания 9 В при токе потребления не более 10 мА.

Серия К167 включает в себя две ИС УЗЧ, выполненные на полевых транзисторах. Усилитель ЗЧ на ИС К167УН1 обеспечивает коэффициент усиления по напряжению не менее 500...1300 при коэффициенте шума 6,5 дБ и коэффициенте гармоник не более 5%. Его входная емкость не превышает 80 пФ, выходное сопротивление не более 20 кОм. Микросхему К167УН3 обычно используют как предварительный УЗЧ с коэффициентом усиления 100...150.

Входная емкость усилителя не более 300 пФ, выходное сопротивление менее 2,5 кОм. Обе ИС работают на частотах до 100 кГц. Напряжение питания составляет – 12 В, ток потребления не более 6 мА.

Несколько ИС УЗЧ для высококачественной звуковоспроизводящей аппаратуры выпускаются в составе серии К174. Микросхема К174УН4 предназначена для использования в усилителях мощности звуковых трактов. Выходная мощность усилителя до 1 Вт при сопротивлении нагрузки 4 Ом и номинальном напряжении питания 9 В. Коэффициент гармоник не более 2%, коэффициент усиления 4...40. Входное сопротивление на частоте 1 кГц не менее 10 кОм. Ток потребления не превышает 10 мА.

Используя ИС К174УН7, можно построить УЗЧ (рис. 2.1, в) с выходной мощностью 0,05...4,5 Вт. Коэффициент гармоник ИС усилителя при мощности до 2,5 Вт не превышает 2%, а затем возрастает до 10% при мощности 10 Вт. Микросхема предназначена для использования в телевизионных приемниках. Напряжение питания составляет 15 В, ток потребления 5...20 мА.

Микросхема К174УН9 предназначена для создания низкочастотного усилителя мощности (рис. 2.1, г), работающего в диапазоне 0,02...20 кГц при коэффициенте неравномерности АЧХ не более 3 дБ. Коэффициент гармоник усилителя при выходной мощности 5 Вт не более 1% для модификации А и 2% для модификации Б. В ИС предусмотрена возможность регулирования коэффициента усиления и улучшения АЧХ с помощью внешних элементов. Предусмотрена защита от перегрузок на выходе. Ток потребления УЗЧ не более 30 мА, напряжение питания 18 В.

Двухканальный УЗЧ с электронной регулировкой частотной характеристики может быть создан на базе ИС К174УН10, выпускаемой в двух модификациях. Коэффициент усиления напряжения каждого усилителя (рис. 2.2) не менее 15 дБ. Подавая на усилители управляющее напряжение не более 12 В, можно регулировать их усиление в пределах 15 дБ. Модификации ИС различаются по коэффициенту гармоник и отношению сигнал-шум (соответственно 0,2% и 66 дБ для модификации А и 0,5% и 60 дБ для модификации Б).

Значительно более мощный оконечный УЗЧ с защитой от перегрузок на выходе можно выполнить, используя ИС К174УН11. Выходная мощность усилителя (рис. 2.3) достигает 25...40 Вт при напряжении питания ±(17...20) В. Диапазон частот ИС 0,02...20 кГц, коэффициент неравномерности АЧХ не более 2 дБ. Коэффициент гармоник при выходной мощности 30 Вт не превышает 0,8%. Ток потребления 170...200 мА. При построении усилителя необходимо обеспечить отвод тепла от ИС и подобрать выходные транзисторы с максимально близкими характеристиками. Токи выходных транзисторов управляются с помощью резисторов R3 и R4, номиналы которых следует подбирать в пределах 1,8...5 Ом.

Для регулировки громкости и баланса в двухканальных трактах ЗЧ предназначена ИС К174УН12 (рис. 2.4). Она позволяет получать коэффициент усиления напряжения не менее 17 дБ, диапазон регулировки выходных напряжений баланса не менее ±6 дБ, отношение сигнал-шум не менее 52 дБ при коэффициенте гармоник не более 0,5%. Напряжение питания 15 В, ток потребления не более 40 мА.

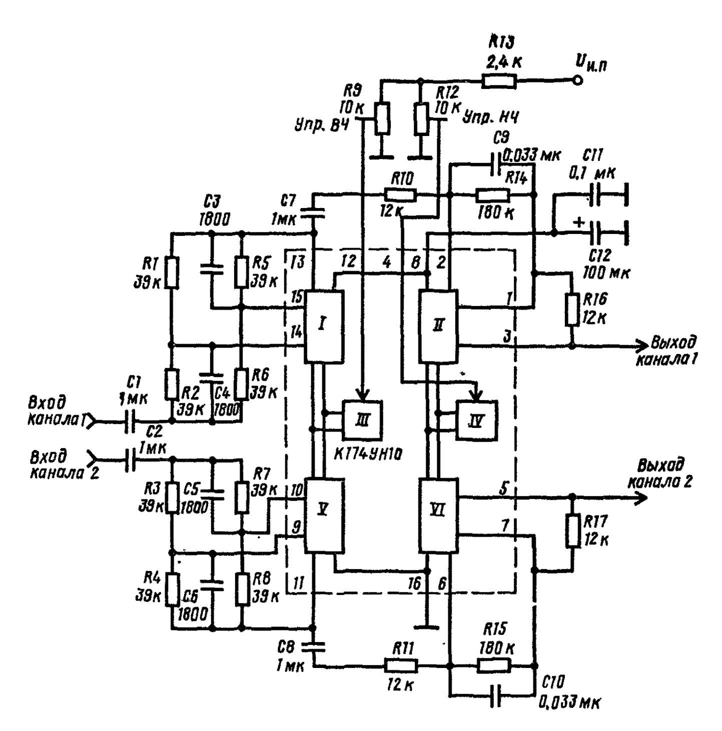


Рис. 2.2. Двухканальный УЗЧ с электронной регулировкой частотной характеристики

Низкочастотный усилитель мощности (рис. 2.5) с коэффициентом усиления около 40 дБ и выходной мощностью до 5,5 Вт можно создать на основе ИС К174УН14. Рабочий диапазон усилителя 40 Гц...20 кГц. Чувствительность 20...50 мВ. При выходной мощности до 2,5 Вт коэффициент гармоник не

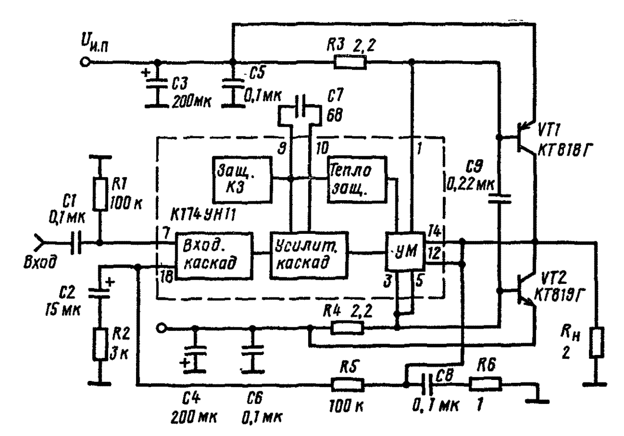


Рис. 2.3. Усилитель мощности на ИС К174УН11

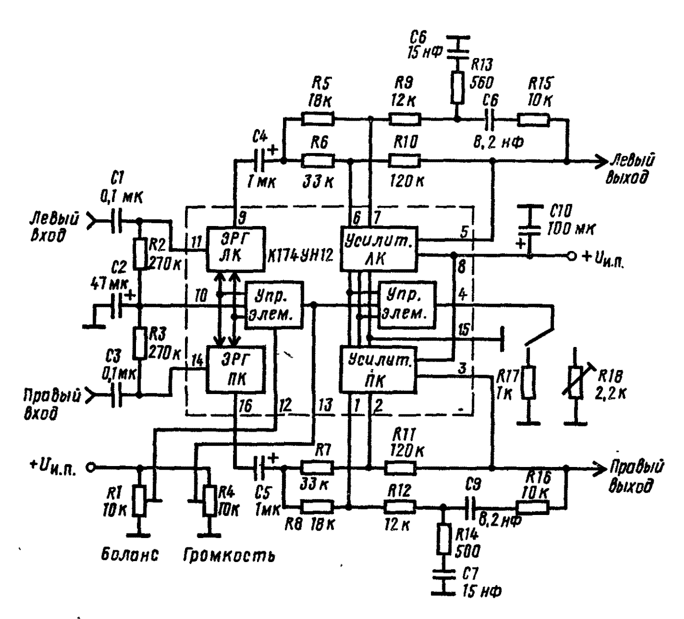


Рис. 2.4. Двухканальный регулятор громкости и баланса

превышает 0,5%, а в режиме максимальной выходной мощности возрастает до 10%. В усилителе реализована защита от перегрузок. Напряжение питания составляет 15 В, ток потребления 10...80 мА.

Двухканальный УЗЧ (рис. 2.6) с выходной мощностью до 9 Вт, работающий в диапазоне 0,03...20 кГц, можно выполнить, используя ИС К174УН15. При напряжении питания 15 В и сопротивлении нагрузки около 2 Ом на частоте 1 кГц выходное напряжение усилителя составляет 3,4...4,2 В, приведенное ко входу напряжение шумов не превышает 5 мкВ. Коэффициент гармоник при выходной мощности 0,1...6 Вт не более 1%, а при 9 Вт он возрастает до 10%. Ток потребления 40...120 мА.

Микросхемы К224УН16 и К224УН17 используют в качестве УЗЧ, обеспечивающих в диапазоне 20 Гц...20 кГц выходную мощность соответственно не менее 4 и 20 Вт. Входное сопротивление усилителя на ИС К224УН17

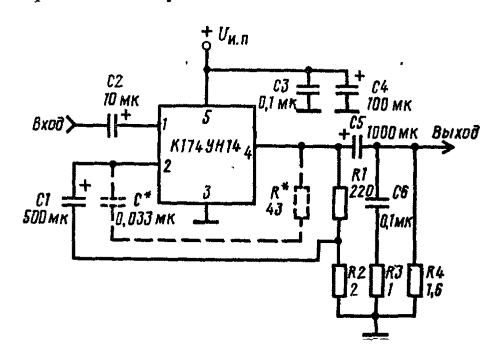


Рис. 2.5. Усилитель мощности на ИС К174УН14

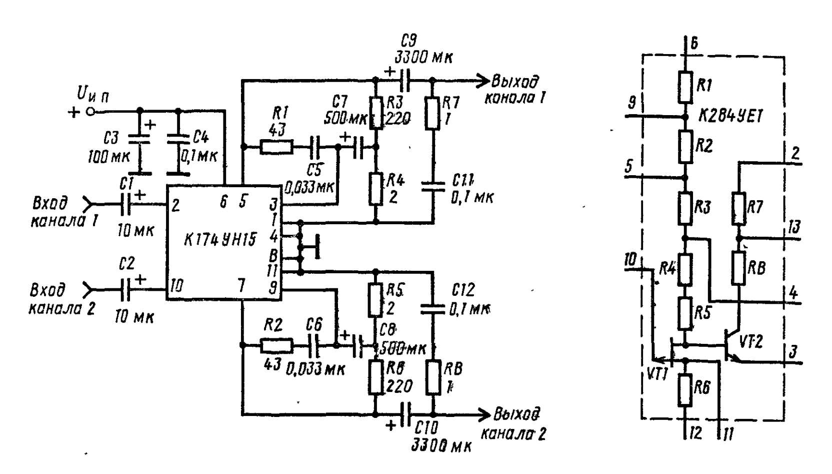


Рис. 2.6. Двухканальный усилитель мощности

Рис. 2.7. Усилитель на ИС К284УЕ1

превышает 10 кОм, а на ИС К224УН16—300 кОм. Коэффициент нелинейных искажений не более 2,5% (К224УН16) или 1,5% (К224УН17). Для питания ИС К224УН16 необходимо напряжение 30 В. Микросхема К224УН17 питается от двух источников с напряжениями ±24 В.

Микросхема К284УЕ1 (рис. 2.7) предназначена в основном для применения во входных каскадах усилителей инфранизких частот при работе от пьезо-фотоемкостных датчиков, для построения различных НЧ фильтров и других частотно-селективных цепей, для использования во времязадающих устройствах и т. д. Ее выпускают в двух модификациях (А, Б), различающихся уровнем собственных шумов: у ИС К284УЕ1А он не превышает 10 мкВ, а у К284УЕ1Б — 20 мкВ (в полосе частот 20 Гц...20 кГц).

Микросхема выполнена по двухкаскадной схеме истокового повторителя с общей последовательной обратной связью по напряжению. Коэффициент обратной связи близок к единице. Обратную связь можно уменьшить, например, включив внешний резистор между выводами 11 и 13. При этом коэффициент передачи повторителя повышается до 1,5. Неравномерность коэффициента передачи в полосе частот 20 Гц...200 кГц обычно не превышает ±1%. Выходное напряжение на нагрузке 10 кОм не менее 1 В при коэффициенте нелинейных искажений не более 2%. Входное сопротивление у повторителя не менее 100 МОм, входная емкость не превышает 12 пФ. Выходное сопротивление не более 150 Ом.

Наличие нескольких выводов от делителя напряжения позволяет комбинировать варианты подключения ИС к источникам питания. Возможен вариант питания от двух источников с напряжениями ±6 В. В этом случае мощность, потребляемая от каждого из источников, не превышает 18 мВт. Предусмотрено питание ИС от одного источника с напряжением −6 или −12 В.

Микросхема универсального УЗЧ 435УН2 (рис. 2.8, а) представляет собой модернизированный вариант ИС 2УС355. Основной усилитель ИС построен на

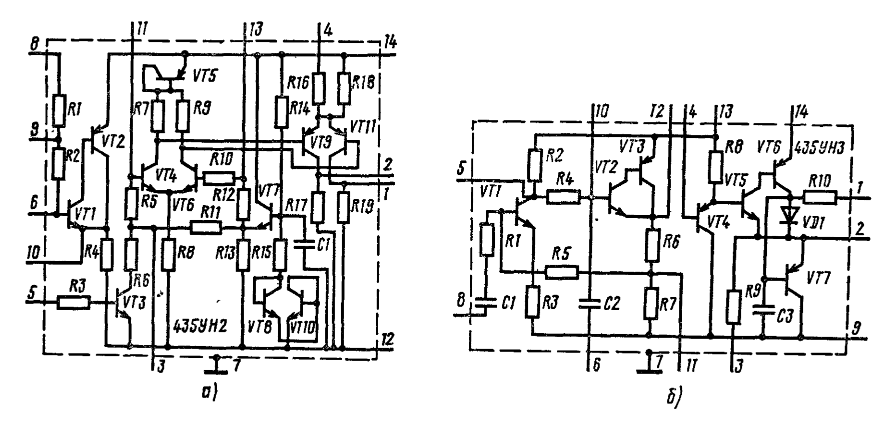


Рис. 2.8. Универсальный УЗЧ на ИС серии 435

основе двух дифференциальных ячеек (VT4, VT6 и VT9, VT11), выполненных на транзисторных парах разного типа проводимости. Такое построение обеспечивает высокий коэффициент усиления напряжения (не менее 250 на частоте 1 кГц). Выходная дифференциальная пара основного усилителя имеет два идентичных выхода (выводы 1 и 2). В ИС предусмотрена возможность реализации ООС между дифференциальными ячейками. Для этого между выводами 2 и 13 включается внешний резистор.

Благодаря наличию межкаскадной связи по постоянному току и отсутствию блокировочных конденсаторов ИС может быть применена для усиления постоянного тока. Транзисторы VT5, VT8 и VT10 в диодном включении предназначены для термостабилизации режимов основных усилительных транзисторов. На транзисторе VT7 реализован внутренний источник напряжения смещения базовых цепей транзисторов VT4 и VT6. С помощью транзистора VT3 можно осуществить ключевой режим управления усилителем. При нулевом потенциале на выводе 5 транзистор закрыт. При положительном потенциале выше 1,5 В он переходит в режим насыщения и переключает основной усилитель. Основной усилитель ИС на частоте 1 кГц имеет входное сопротивление не менее 2 кОм. Выходное напряжение по обоим выходам при входном напряжении 3 мВ не менее 0,9 В. Асимметрия выходных напряжений не более 10%.

Кроме рассмотренных каскадов в ИС имеется составной эмиттерный повторитель. Он выполнен на транзисторах VT1 и VT2 с разным типом проводимости. Эмиттерный повторитель связан с остальными каскадами только по цепи коллекторного питания и благодаря этому может применяться независимо от основного усилителя ИС. Его входное сопротивление на частоте 1 кГц не менее 100 кОм, а выходное сопротивление не более 100 Ом.

Микросхема 435УН2 находит применение в различных по назначению усилителях.

Микросхема УЗЧ с повышенной выходной мощностью 435УН3 (рис. 2.8, б) содержит несколько каскадов усиления.

На транзисторе VT1, включенном по схеме ОЭ, выполнен усилитель напряжения. Составной повторитель на транзисторах VT2 и VT3 с разным

типом проводимости служит для стабилизации режима усилителя напряжения по постоянному току. Остальные каскады предназначены для усиления по мощности. Усилитель мощности состоит из сложного повторителя на транзисторах VT4, VT5 с разным типом проводимости и выходного каскада на транзисторах VT6 и VT7, работающих в режиме В. При напряжении источника питания до 6,6 В сопротивление нагрузки не должно быть меньше 120 Ом, а при напряжении 13,2 В — меньше 320 Ом. При указанных сопротивлениях резистора нагрузки обеспечивается выходная мощность 40 мВт. Ток потребления ИС в режиме холостого хода и в режиме максимального сигнала при напряжении на выходе 1 В не превышает 3 и 7,5 мА соответственно. Коэффициент усиления напряжения на частоте 1 кГц при напряжении на входе 30 мВ не менее 20.

Микросхемы К504УН1 и К504УН2 — усилители с высоким входным сопротивлением: для ИС модификаций А и Б оно превышает 1 МОм, а для модификации В не менее 0,5 МОм. Поэтому ИС целесообразно использовать для усиления сигналов высокоомных датчиков. Диапазон рабочих частот усилительных ИС 5...10 000 Гц. На частоте 1 кГц коэффициент усиления соответственно для модификаций А, Б и В — 10...60, 40...120 и 80...200. Обе ИС на нагрузке 3 кОм могут развивать максимальное выходное напряжение не менее 0,5 В. При этом коэффициент нелинейных искажений достигает 10%.

Важное достоинство обеих усилительных ИС — сравнительно низкий уровень шума. Приведенное ко входу напряжение шума у ИС К504УН1 не превышает 3 мкВ, а у ИС К504УН2 — 10 мкВ. Напряжение питания от −6 до −18 В.

Низковольтные малошумящие усилители серий К538 и К548 выпускаются в основном для миниатюрных слуховых аппаратов.

Микросхема К538УН2 предназначена для усиления аналоговых сигналов НЧ при напряжении питания от 0,9 до 1,5 В. Коэффициент усиления при сопротивлении нагрузки 1 кОм 1 500...2 500. Входное сопротивление усилителя 2 кОм. В полосе частот 0,1...5 кГц напряжение шумов 0,8...1,5 мкВ. Верхняя граничная частота 10 кГц. Использование на выходе комплементарной структуры и работа выходного каскада в режиме Б позволили снизить ток покоя до 0,4 мА. Микросхема может найти применение и в качестве модулятора в микромощных любительских передатчиках. Варианты применения ИС К538УН2 иллюстрирует рис. 2.9.

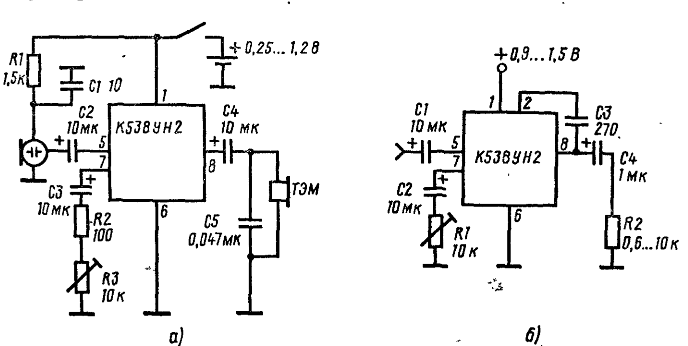


Рис. 2.9. Варианты применения ИС К538УН2:

а — слуховой аппарат; б — усилитель с регулируемым коэффициентом усиления

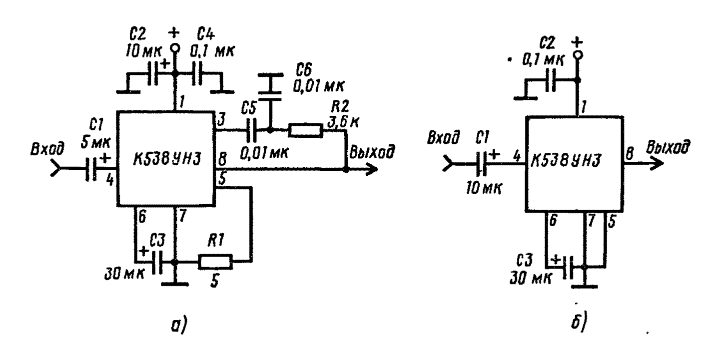


Рис. 2.10. Варианты применения ИС К538УН3:

а — усилитель воспроизведения для магнитофонов ($К_г \leq 1\%$); б — чувствительный усилитель ($K_U = 3\ 000$)

Улучшенные шумовые характеристики имеет усилитель, выполненный на базе ИС К538УН3, выпускаемой в двух модификациях. Типовое значение собственного шума не превышает 2,1 $нВ \cdot Гц^{-1/2}$. В полосе до 3 МГц коэффициент усиления по напряжению не менее 100. Он фиксирован внутренним делителем. При выходном напряжении 0,1 В коэффициент нелинейных искажений лучше 0,5%. Максимальное выходное напряжение при коэффициенте гармоник до 10% у ИС модификации А составляет 0,5...1,0 В, а ИС модификации Б 0,3...0,6 В. Напряжение питания 6 В, ток потребления не более 5 мА. Усилитель сохраняет работоспособность при уменьшении напряжения питания до 3 В. Некоторые варианты применения ИС К538УН3 показаны на рис. 2.10.

Для слуховых аппаратов с максимальным уровнем выходного акустического давления до 115 дБ и акустическим усилением до 55 дБ предназначена ИС К548УН2. Микросхема состоит из малошумящего предусилителя и выходного усилителя. В ней имеется цепь АРУ. Коэффициент усиления при сопротивлении нагрузки 1 кОм и выходном напряжении 0,2 В достигает 2 000...2 400. Максимальное выходное напряжение при коэффициенте гармоник до 7% не менее 0,25 В. Глубина регулировки АРУ 14...16 дБ. Входное сопротивление не менее 24 кОм. Верхняя граничная частота 8 кГц. Напряжение питания 1,2 В, ток потребления 0,45 мА.

Микросхема КР548УН3 предназначена для использования в высококачественных слуховых аппаратах с усилением до 75 дБ и максимальным выходным акустическим давлением до 132 дБ. Она состоит из малошумящего предусилителя с регулируемым коэффициентом усиления и выходного усилителя мощности. Каскады связаны между собой лишь по цепи питания. Предусмотрена возможность подключения регуляторов тембра, ограничителя уровня выходного сигнала.

Коэффициент усиления ИС 72...76 дБ, а предусилителя 40 дБ. Коэффициент гармоник при выходном напряжении 0,6 В составляет 3...10%. Входное сопротивление усилителя 10...24 кОм, верхняя граничная частота не менее 5 кГц. Номинальное напряжение питания 1,3 В. Усилитель сохраняет работоспособность в диапазоне питающих напряжений 0,9...2 В при токе потребления 0,6...2 мА.

Микросхема К1400УН1 представляет собой экономичный малошумящий УЗЧ с АРУ, имеющий высокий коэффициент усиления. В полосе частот 20...40 000 Гц максимальное значение коэффициента усиления по напряжению составляет 3 200...4 800, выходное напряжение — не менее 300 мВ, приведенное ко входу напряжение шумов — менее 1,3 мкВ. Коэффициент гармоник на частоте 1 кГц не превышает 0,7%, входное сопротивление более 14 кОм. Напряжение питания 4 В, потребляемый ток не более 1 мА. Благодаря внутреннему автостабилизатору работоспособность усилителя сохраняется в диапазоне 2,4...7 В без изменения потребляемого тока.

Достоинством ИС является возможность начальной установки в широких пределах коэффициента усиления и его автоматическая регулировка. Динамический диапазон АРУ до 46 дБ. В отличие от более простых УЗЧ в ИС К1400УН1 обеспечена большая перегрузочная способность по входу с быстрым восстановлением усилительных свойств после снятия перегрузки (единицы миллисекунд), что способствует минимизации потери информации при скачкообразном изменении уровня входного сигнала. В ИС предусмотрена возможность корректировки частотной характеристики в больших пределах.

Усилители радиочастоты для радиоприемных устройств. В трактах высокой и промежуточной частоты профессиональных и любительских радиоприемных устройств находят применение специально выпускаемые для этого ИС серий К174, К175, К237, К265, 435, КР1005 и др.

Микросхема К174УР7 (рис. 2.11) представляет собой базовый элемент для усилителя-ограничителя ПЧ ЧМ-тракта. В ее состав входят усилитель-ограничитель (УО), частотный детектор (ЧД) и операционный усилитель (ОУ). Напряжение ограничения на входе 70 мкВ. Напряжение НЧ на выходе не менее 90 мВ. Коэффициент ослабления амплитудной модуляции не менее 30 дБ. При напряжении питания 6 В ток потребления не превышает 0,6 мА.

Микросхема К175УВ1 представляет собой широкополосный усилитель, выполненный по схеме ОЭ-ОЭ-ЭП и охваченный глубокой ООС для стабилиза-

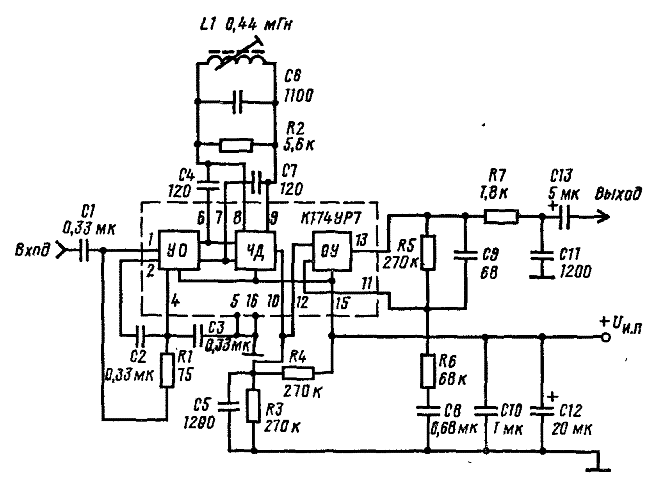


Рис. 2.11. Типовая схема включений ИС К174УР7

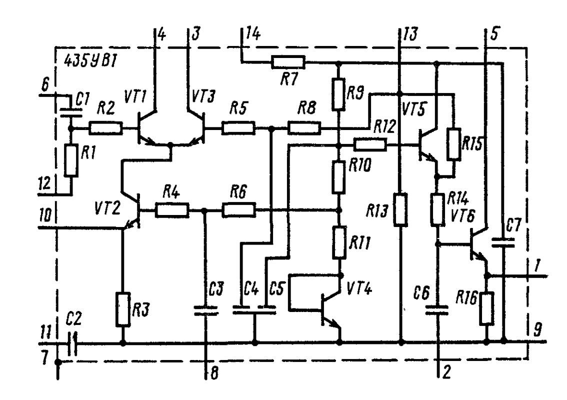


Рис. 2.12. Усилительная ИС 435УВ1

ции частотной характеристики. Коэффициент усиления по напряжению не менее 10. Коэффициент гармоник не более 10%. Входное сопротивление не менее 1 кОм. Выпускают две модификации ИС с различными верхними частотами (45 и 60 МГц). Напряжение питания ИС 6,3 В при токе потребления не более 15 мА.

Микросхема К175УВ2 является универсальным усилителем, что определяется наличием в ней дифференциального каскада. Микросхему выпускают в двух модификациях, различающихся верхней рабочей частотой (40 или 55 МГц). Входное сопротивление не менее 1 кОм, коэффициент шума не более 10 дБ, крутизна проходной характеристики не менее 10 мА/В. Напряжение питания ИС 6 В при токе потребления не более 3,5 мА.

Микросхема К175УВ3 является стабилизированным экономичным усилителем с повышенной крутизной проходной характеристики (250 мА/В — для модификации А и 400 мА/В — для модификации Б). Верхняя граничная частота 2,5 МГц, входное сопротивление не менее 750 Ом, коэффициент шума не более 10 дБ. Напряжение питания 6 В при токе потребления не более 2 мА.

Микросхема К175УВ4 представляет собой усилитель-преобразователь ВЧ и определяет частотный диапазон аппаратуры, создаваемой на ИС серии К175. Верхняя граничная частота усилителя-преобразователя ВЧ составляет 150 МГц. Крутизна проходной характеристики на частоте 1 МГц не менее 10 мА/В. Напряжение питания 6,3 В. Ток потребления не более 3 мА.

Микросхема УРЧ и УПЧ с АРУ 435УВ1 (рис. 2.12) содержит дифференциальный усилитель, эмиттерный повторитель и источник напряжения смещения.

Дифференциальный усилитель выполнен на транзисторах VT1 — VT4. Функциональные параметры усилителя и различных узлов, создаваемых с использованием ИС 435УВ1, определяются, в основном, дифференциальной парой идентичных транзисторов VT1 и VT3. Улучшению подавления синфазных сигналов и повышению входного сопротивления усилителя способствует включение в эмиттерные цепи транзисторов генератора стабильного тока на транзисторе VT2. Кроме того этот транзистор может использоваться при создании каскодного усилителя. Для повышения устойчивости усилителя в

базовые цепи транзисторов включены низкоомные антипаразитные резисторы с сопротивлением 62 Ом. Транзистор VT4 в диодном включении предназначен для термостабилизации базового смещения транзистора VT2.

Подобная схема дифференциального усилителя является одной из классических схем, применяемых при создании различных микросхем (в серии 435 она встречается в микросхеме 435УП1).

Входной сигнал на дифференциальный усилитель может быть подан через выводы 6 или 8. Напряжение АРУ поступает на базу транзистора VT1 через гПиП × вывод 12. Максимальная глубина регулирования по цепи АРУ не менее 54 дБ. Напряжение задержки АРУ составляет 2,3...3,15 В.

Эмиттерный повторитель выполнен на транзисторе VT6. Он не связан по сигнальным цепям с дифференциальным усилителем и может использоваться самостоятельно. Сигнал на эмиттерный повторитель подается через вывод 2. Транзистор VT5 используется для улучшения развязки базовых цепей обоих усилителей ИС.

В ИС 435УВ1, как и в ряде других ИС этой серии, предусмотрена возможность изменения режима работы по постоянному току. Наиболее экономичный режим достигается при номинальном напряжении источника питания 6 В и при отсутствии внешних элементов. Общий ток потребления в этом случае не превышает 3 мА. Крутизна проходной характеристики в экономичном режиме при сопротивлении нагрузки 100 Ом на частоте 1,6 МГц не хуже 25 мА/В, а на граничных частотах (0,1 и 70 МГц) не менее 10 мА/В.

Режим максимального тока основного усилителя достигается включением внешнего резистора с сопротивлением 62 Ом между выводами 9 и 10, а в эмиттерном повторителе включением резистора с сопротивлением 820 Ом между выводами 1 и 9. В этом режиме ток потребления может возрасти до 6,5 мА. Крутизна проходной характеристики увеличивается до 60 мА/В и более. Этот режим предусмотрен для расширения динамического диапазона усилителя.

Коэффициент устойчивости усилителя на частоте 4,2 МГц не менее 0,8. Номинальное напряжение источника питания 6 В. Допускается увеличение этого напряжения до 13,5 В.

Микросхема двухканального усилителя-генератора 435УП2 (рис. 2.13) в основном предназначена для создания четырех коммутируемых эмиттерных повторителей или двух независимых генераторов. Этим определяется схемная конфигурация ИС. Она выполнена на четырех транзисторах, включенных по схеме с ОК. Между собой транзисторы связаны только по цепи коллекторного питания. Они попарно объединены по цепям смещения. На транзисторы VT1 и VT2 напряжение смещения должно подаваться через вывод 1, а на транзисторы VT3 и VT4—через вывод 13. Базы и эмиттеры всех транзисторов связаны с внешними выводами непосредственно или через разделительные конденсаторы. Обе пары каскадов в основном идентичны. Различие имеется лишь в системе выводов эмиттерных цепей, что сделано для расширения области возможного применения ИС.

Ток потребления пары транзисторов не более 3 мА. Ток в каждой из цепей управления не более 0,5 мА. Коэффициент передачи любого канала на частоте 10 МГц не менее 0,9. На граничных частотах (0,1 и 100 МГц) коэффициент передачи уменьшается до 0,7. Входное сопротивление канала не менее 5 кОм на

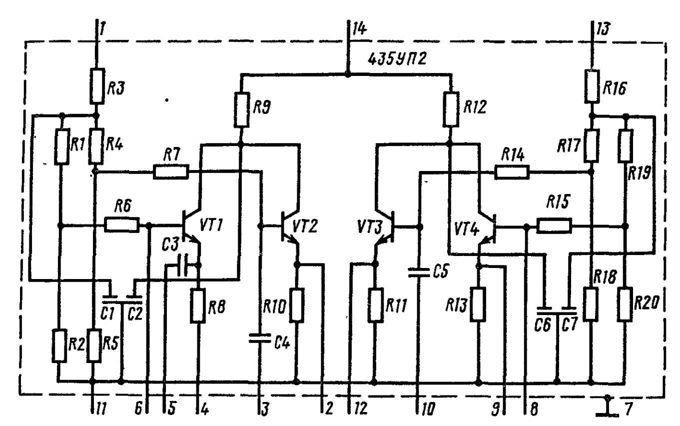


Рис. 2.13. Двухканальный усилитель-генератор на ИС 435УП2

частоте 10 МГц. В режиме генерации на частоте 10 МГц выходное напряжение канала не менее 0,3 В. Номинальное напряжение источника питания 6 В.

При практической реализации высококачественных эмиттерных повторителей необходимо учитывать различие между их схемами. В частности, если к выходам повторителей подключаются резисторы, то сопротивления резисторов должны превышать 1 кОм (выводы 5 и 9) или 2,7 кОм (выводы 2 и 12).

Микросхема экономичного УПЧ 435УР1 (рис. 2.14, а) содержит два усилительных каскада, обеспечивающих высокую крутизну проходной характеристики, и три эмиттерных повторителя.

Первый усилительный каскад выполнен по схеме с ОЭ на транзисторе VT4. Он содержит цепи частотной коррекции в области верхних и нижних частот рабочего диапазона. Для частотной коррекции на нижних частотах в коллекторную цепь транзистора VT4 включен генератор тока на транзисторе VT3 с обратным типом проводимости, шунтированный конденсатором C5. Ток генератора термостабилизирован с помощью транзистора VT1 (в диодном включении), входящего в состав делителя базового смещения. Коррекция на верхних частотах осуществляется с помощью частотно-зависимой цепи C3, R6. Цепи коррекции обеспечивают неравномерность частотной характеристики не более 3 дБ в диапазоне 0,1...25 МГц. Параметры цепей коррекции можно изменять с помощью внешних элементов, подключаемых к выводам 10 и 11.

Второй усилительный каскад реализован по каскодной схеме на транзисторах VT7 и VT6. Резистор R10 в коллекторной цепи транзистора VT6 может использоваться в качестве нагрузки, если ИС применяется как апериодический усилитель. Связь между усилительными каскадами осуществляется через эмиттерный повторитель на транзисторе VT5. Вывод 11, подключенный к базе этого транзистора, можно использовать как для изменения нагрузки усилителя на транзисторе VT4, так и для подачи напряжения сигнала, если отсутствует необходимость в обеспечении высокой крутизны проходной характеристики.

На входе ИС включен согласующий эмиттерный повторитель на транзисторе VT2. Его вход в целях стабилизации входного сопротивления в диапазоне частот зашунтирован по переменному току относительно небольшим сопротив-

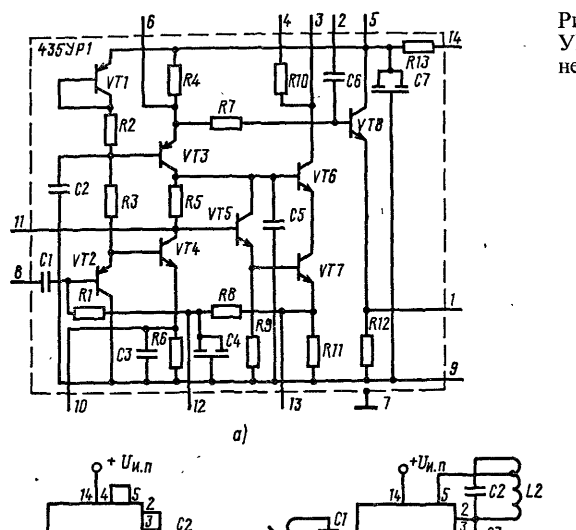
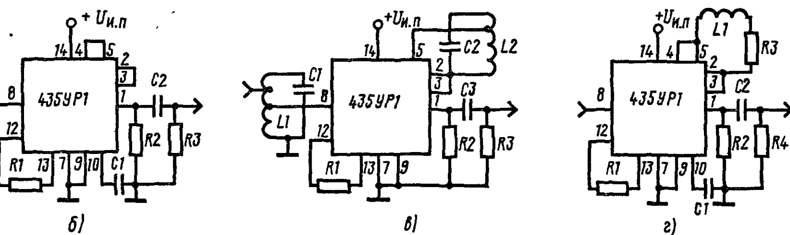



Рис. 2.14. Экономичный УПЧ и варианты его применения:

а — УПЧ; б — апериодический усилитель с ЭП на выходе; в — резонансный усилитель с ЭП на выходе; г — широкополосный усилитель

лением. Для поддержания стабильности режима усилителя используется параллельная обратная связь по постоянному току через цепь R8, C4, R1.

Кроме эмиттерных повторителей на транзисторах VT2 и VT5 в ИС имеется еще один эмиттерный повторитель. Он выполнен на транзисторе VT8. По переменному току этот эмиттерный повторитель не связан с остальными каскадами ИС. Его режим по постоянному току можно регулировать с помощью внешнего резистора, подключаемого параллельно нагрузочному резистору R12.

Реализованный в ИС усилитель имеет высокую крутизну проходной характеристики (не менее 120 мА/В на частоте 1,6 МГц) в экономичном режиме при токе потребления не более 3,5 мА. Входное сопротивление на частоте 1,6 МГц при сопротивлении нагрузки 0,1 кОм составляет не менее 2 кОм, а входная емкость — не более 30 пФ. Выходное напряжение на резонансной нагрузке в режиме ограничения не менее 2 В при входном напряжении 100 мВ. Входное напряжение не должно превышать 2 В. Номинальное напряжение источника питания 6 В. Допускается повышение его до 10 В.

На рис. 2.14 приведены схемы трех усилителей, выполненных на микросхеме 435УР1. Во всех усилителях предусмотрена возможность регулировки коэффициента усиления с помощью внешнего резистора R1 в цепи обратной связи. Глубина регулирования не менее 10 дБ при входном напряжении 3 мВ на частоте 1,6 МГц. Рекомендуемый диапазон изменения резистора R1 от 100 Ом до 2 кОм. Для предотвращения выхода из строя транзистора VT8 сопротивление резистора R2 должно быть не менее 1,8 кОм. Емкость разделительного

конденсатора, подключаемого к выводу 1, может быть выбрана равной 0,068 мкФ, а емкость конденсатора C1 (см. рис. 2.14, б), подключаемого параллельно частотно-зависимой цепи, должна быть в пределах 51...200 пФ. В широкополосном усилителе (см. рис. 2.14, г) параметры элементов цепи L1, R3 определяются из условий требуемой коррекции АЧХ.

Микросхемы для телевизоров и видеомагнитофонов. Микросхема К174УП1 предназначена для усиления и регулировки яркостного сигнала. Диапазон регулирования уровня «черного» 1,2...3,7 В. Изменение уровня «черного» при регулировке контрастности не более 20 мВ. Напряжение питания 12 В, ток потребления 16...34 мА.

Микросхема К174УР1 (рис. 2.15) обеспечивает усиление и ограничение напряжения ПЧ, частотное детектирование сигнала и регулировку напряжения НЧ (регулировку громкости). Для управления перемножителем в схеме детектора (ЧД) к выводам 7 и 9 подключается параллельный контур, настроенный на 6,5 МГц. Регулировка громкости в диапазоне до 60 дБ производится с помощью резистора R1, подключаемого к выводу электронного аттенюатора (ЭА). Коэффициент передачи не менее 6 мВ/кГц, коэффициент подавления амплитудной модуляции не менее 46 дБ, коэффициент гармоник не более 2%. Напряжение питания 12 В, ток потребления 11...22 мА.

Модификацией ИС К174УР1 является ИС К174УР4, имеющая дополнительный выход демодулированного сигнала для записи на магнитофон. По сравнению с аналогом ИС К174УР4 имеет несколько меньший коэффициент гармоник (1,5%) и меньший ток потребления (9,5...17,5 мА). Коэффициент усиления напряжения в тракте НЧ не менее 10 дБ, коэффициент подавления амплитудной модуляции 46 дБ, диапазон электронной регулировки усиления 65 дБ.

Для усиления, ограничения ПЧ, частотного детектирования и предварительного усиления НЧ предназначена ИС К174УР3. Она обеспечивает выходное напряжение НЧ не менее 100 мВ. Входное напряжение при ограничении не более 100 мкВ. Коэффициент гармоник не более 2%, а коэффициент ослабления амплитудной модуляции не менее 40 дБ. В отличие от двух предыдущих ИС напряжение питания 6 В, ток потребления не более 12 мА.

Микросхема К174УР2 (рис. 2.16), выпускаемая в двух модификациях, предназначена для построения канала УПЧИ телевизионного приемника. Она

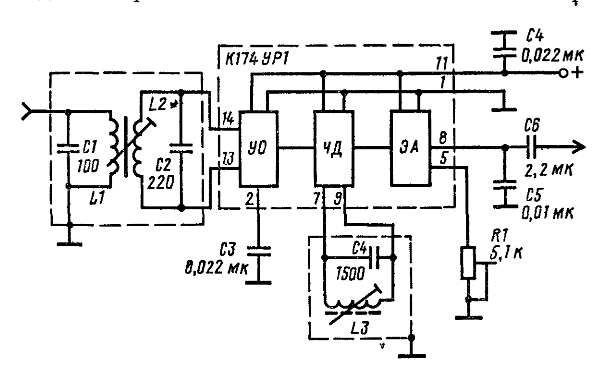
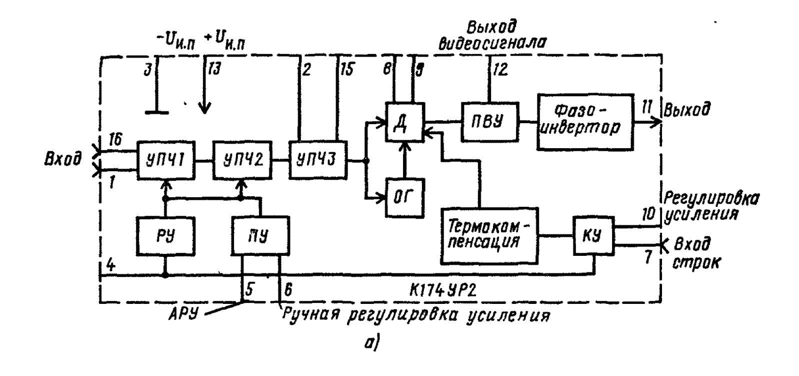


Рис. 2.15. Типовая схема включения ИС К174УР1



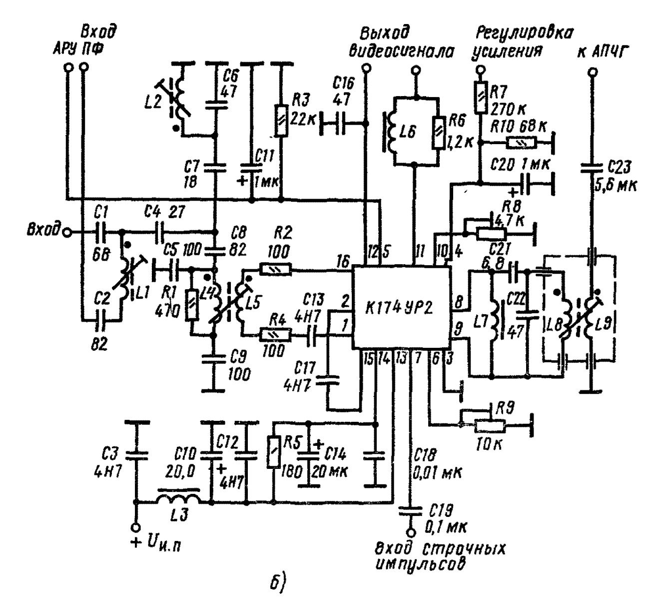


Рис. 2.16. Микросхема К174УР2 (а) и вариант использования ее в УПЧИ (б)

усиливает напряжение ПЧ изображения, осуществляет синхронное детектирование, предварительное усиление видеосигнала, автоматическую регулировку усиления.

Сигнал ПЧ поступает на выводы 1 и 16 ИС с внешнего фильтра сосредоточенной селекции и усиливается тремя каскадами УПЧ. В первых двух из них, выполненных по дифференциальной схеме, осуществляется электронная регулировка усиления. С выхода усилителя сигнал поступает непосредственно и через ограничитель (ОГ) на балансный умножитель, выполняющий функции детектора (Д), к которому через выводы 8 и 9 подключен контур, настроенный на ПЧ. При наличии сигналов на обоих входах детектора на его выходе выделяется видеосигнал, поступающий затем на предварительный видеоусилитель (ПВУ).

В системе АРУ ИС в качестве управляющего используется напряжение, до которого заряжается конденсатор ключевого усилителя (КУ) при поступлении на вывод 7 строчного гасящего импульса.

С ключевого усилителя напряжение АРУ поступает на регулирующий усилитель (РУ) и далее на управляемые УПЧ и на вход порогового усилителя (ПУ). Постоянную времени АРУ можно существенно менять с помощью внешних элементов, подключаемых к выводу 4. Через этот вывод можно осуществлять ручную регулировку усилителя. Напряжение (не более 2 В), снимаемое с выхода порогового усилителя (вывод 5), можно использовать для АРУ в других блоках. Подключив к выводу 6 переменный резистор, можно регулировать порог срабатывания порогового усилителя.

Микросхема К174УР2 позволяет создавать тракт изображения с чувствительностью 250...500 мВ, диапазоном АРУ 50 дБ, неравномерностью частотной характеристики в полосе 0...5 МГц не более 2 дБ. Напряжение питания микросхемы 12 В, ток потребления 50...75 мА.

Для построения аналогичного, но более чувствительного тракта можно использовать ИС К174УР5. Ее чувствительность 100...200 мкВ. При питающем напряжении 12 В несколько меньше ток потребления (30...65 мА). С любой из этих ИС сигнал разностной частоты можно подавать на УПЧЗ, выполненный, например, на ИС К174УР1.

Из ИС серии К224, выпускаемых для создания телевизионных приемников, микросхемы К224УП1 и К224УП2 предназначены для усиления сигналов цветности, причем вторая ИС является усилителем-ограничителем. Коэффициенты усиления у обеих ИС в пределах 10...25. Напряжение питания микросхем 12 В, ток потребления не более 13 мА.

Микросхемы К224УР2 и К224УР4 находят применение в усилителях ПЧ звука. Транзисторы обеих ИС включены по схеме ОЭ-ОК-ОБ. Различие лишь в назначении отдельных выводов и наличии в ИС К224УР4 дополнительной цепи ОС. Выходное напряжение микросхем около 10 В. Напряжение питания 12 В, ток потребления не более 15 мА.

На трех транзисторах выполнена и ИС усилителя ПЧ изображения К224УР3. Она обеспечивает на частоте 35 МГц коэффициент усиления 50...155. Напряжение питания микросхемы 12 В, ток потребления не более 25 мА.

Микросхемы К224УН18 и К224УН19 предназначены для использования в качестве усилителей кадровой развертки. Обе ИС имеют одинаковое входное сопротивление не менсе 5 кОм и обеспечивают длительность обратного хода не более 1 мс.

Микросхема К224УН18 питается от источника напряжения 12 В и обеспечивает ток отклонения не менее 0,4 А при напряжении вольтодобавки 30 В. Амплитуда гасящих импульсов не менее 25 В. Для питания более мощной ИС К224УН19 необходимы напряжения 24 и 40 В. Это позволяст иметь ток отклонения более 1,1 А при напряжении вольтодобавки 40 В. Амплитуда гасящих импульсов не менее 100 В.

В обеих ИС предусмотрены возможности для регулировки режима.

Операционные усилители. Особого внимания среди выпускаемых промышленностью ИС заслуживают операционные усилители (ОУ) серий К140, К153,

К154, К157, К284, К544, КМ551, К553, КР574, К710, К740, К1401, КР1407, КР1408, КР1409 и др.

За последние годы благодаря совершенствованию технологии и развитию схемотехники значительно расширена номенклатура ОУ и улучшено их качество. Повышены коэффициент усиления и коэффициент подавления синфазного сигнала, расширен частотный диапазон, увеличено быстродействие и входное сопротивление, уменьшены входные токи и их разности, обеспечена защита выходных каскадов многих ОУ от перегрузки при коротком замыкании в нагрузке и др.

В современных ОУ широко применяют супер-β-транзисторы (β — несколько тысяч), двухэмиттерные транзисторы, полевые транзисторы, двухколлекторные боковые p-n-p транзисторы, являющиеся эквивалентами высокоомных генераторов стабильного тока с малыми токами эмиттера, и др.

Операционные усилители на практике условно классифицируют на несколько групп.

К ОУ общего применения относят обычно ИС, характеризуемые средними значениями параметров по сравнению с максимальным достигнутым уровнем и суммарной погрешностью в пределах единиц процентов. На их основе можно построить УРЧ, УПЧ, УЗЧ, УПТ, генераторы сигналов различной формы, гираторы, преобразователи, стабилизаторы, компараторы, активные фильтры и др.

Прецизионные ОУ характеризуются суммарной погрешностью не более долей процента. У них очень высокий коэффициент усиления по напряжению, хорошее подавление синфазного сигнала, низкий уровень шума, незначительное напряжение смещения нуля, пренебрежимо малый дрейф основных параметров. Основное назначение прецизионных ОУ — усиление без искажений слабых электрических сигналов датчиков, сопряженных с измерительными устройствами.

К быстродействующим ОУ относят ИС, обеспечивающие скорость нарастания выходного сигнала более 50 В/мкс. Для повышения быстродействия в ОУ вводят дополнительный ВЧ канал, максимально (до двух) сокращают число усилительных каскадов, используют преимущественно высококачественные биполярные n-p-n и n-канальные МДП транзисторы, широко используют каскодное включение транзисторов и глубокие ООС.

По сравнению с ОУ общего назначения быстродействующие ОУ уступают им, как правило, по основным показателям. На их питание затрачивается значительно большая мощность источников. Все это сужает область их применения.

Для работы в малогабаритной, в том числе и переносной аппаратуре с батарейным питанием, выпускают микромощные ОУ. Перевод ИС в микроваттный режим осуществляется как путем уменьшения тока потребления, так и снижением напряжения источника питания. Микромощные ОУ строятся преимущественно по двухкаскадной схеме с динамической нагрузкой, с использованием достоинств экономичных комплементарных структур. Источники стабильного тока и внутренние стабилизаторы напряжения во многих микромощных ОУ управляются извне.

Начат выпуск мощных ОУ с выходным током в пределах единиц ампер и высоковольтных ОУ с повышенным напряжением питания.

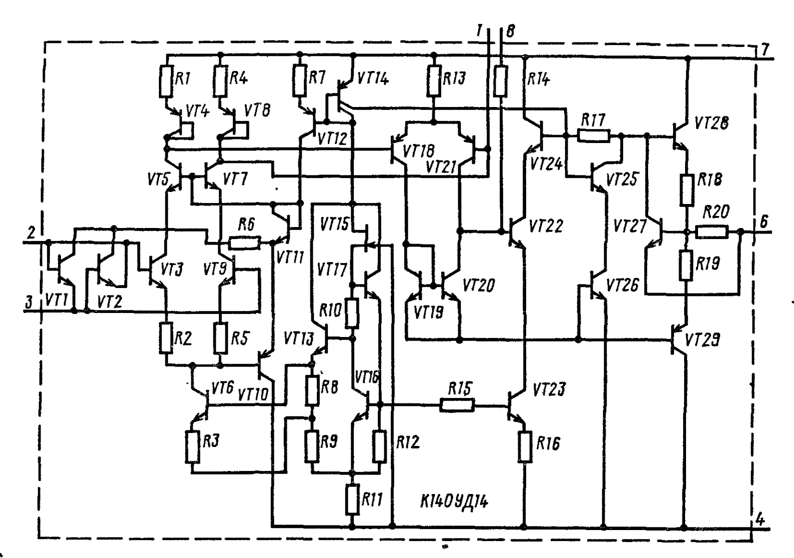


Рис. 2.17. Микросхема ОУ К140УД14

При работе с ОУ в интересах оптимизации выбора элементной базы необходимо учитывать схемотехнические и технологические особенности отдельных ИС. Например, МДП транзисторы на входе ОУ позволяют получить очень высокое входное сопротивление и малый входной ток, но по шумовым параметрам и дрейфу напряжения смещения они уступают ОУ на биполярных структурах (особенно с супер-β-транзисторами) и на полевых транзисторах с управляющим p-n переходом. Операционные усилители с дифференциальным входом более многофункциональны, чем усилители, имеющие лишь инвертирующий вход, но последние обеспечивают лучшее быстродействие. Двухканальные ОУ более высокочастотны, чем одноканальные. Минимальным напряжением смещения нуля и лучшими шумовыми параметрами характеризуются ОУ с преобразованием сигнала и т. д.

Например, особенности ОУ К140УД14 (рис. 2.17) определяются применением во всех каскадах супер-β-транзисторов. Входной каскад выполнен на супер-β-транзисторах VT3 и VT9 с каскодно подключенными к ним обычными транзисторами VT5 и VT7. Транзисторы VT5 и VT7, имея более высокое напряжение пробоя, защищают входные транзисторы. Подключенные к базам транзисторов VT3 и VT9 транзисторы VT1 и VT2, во-первых, защищают входные транзисторы ОУ от пробоя большим дифференциальным напряжением и, во-вторых, создают режим, при котором супер-β-транзисторы работают при близком к нулю напряжении на коллекторном переходе.

Фиксированный уровень входных токов и стабилизированный ток питания входного каскада задаются генератором стабильного тока на транзисторе VT6. На его базу напряжение поступает со стабилизатора (VT13, VT15, VT16, VT17, R8 — R12), обеспечивающего постоянство смещения во всем диапазоне питающих напряжений. Включение резисторов R2 и R5 в эмиттерные цепи входных транзисторов увеличило широкополосность усилителя. Каскад на транзисторах

Таблица 2.2

Микросхема	K_U, В/мВ	$K_{ос\ сф}$, дБ	$U_{см}$, мВ	$I_{вх}$, нА	$\Delta I_{вх}$, нА
КР140УД1 (А, Б, В)	0,5...2	60	5...10	(7...9) 10^3	(1...2,5) 10^3
КР140УД5 (А, Б)	0,7...2,5	60	5...8	(5...10) 10^3	(1...5) 10^3
К140УД6 (А, Б)	50...70	70...80	5...6	30...50	10
К140УД7	30...50	70	4...9	200...400	50...70
КР140УД8 (А, Б, В)	20...50	64...80	20	0,2	0,15
КР140УД9	25...35	70...80	2...5	100...350	50...100
К140УД10	25...50	70...80	4...10	250	
К140УД11	25...50	70...80	4...10	250	
К140УД12	50...200	70	5	5...10	3...6
К140УД13	10		0,05	0,5	0,2
КР140УД14 (А, Б)	25...50		2...7,5	2	0,2...0,5
КР140УД17 (А, Б)	120...200	94...106	0,1	4...12	2...6
КР140УД18	50		10	10	2
КР140УД20 (А, Б)	25...50	70	3...6	200	50
К153УД1	20...80	65...70	5	600	150
К153УД2	50	70	5	500	150
К153УД3	25...35	70...80	2...5	100...350	50...100
К153УД4	5...10	70...80	5	400	150
К153УД5	1000	110	1	100	20
К153УД6	50	80	2	75	20
К154УД1 (А, Б)	100...200	86	3	20	10
К154УД3	8...10	82	9	200	50
К154УД4 (А, Б)	8...10	74	6	1500	500
КР544УД1 (А, Б)	50	80	20...30	0,15	0,05
КР544УД2 (А, Б, В)	20	70	30...50	0,5	0,1
КМ551УД1 (А, Б)	250...500	94...100	2	100	30
КМ551УД2 (А, Б)	500	70	5	2000	1000
К553УД1 (А, Б, В)	10...25	80	2...5	200	50
К553УД2	20	70	7,5	1500	500
К553УД5	1000	100	1	100	20
КР574УД1 (А, Б, В)	100...150	80...90	20	1...5	0,5
КР574УД2 (А, Б, В)	100	80	25	0,3...1	0,1...0,5
К1401УД1	2		5...7,5	150	
К1401УД2 (А, Б)	25...50	70	5	150	30
КР1407УД1 (А, Б)	40	70...90	1	1000	200
КР1407УД2		70...100	0,5...5	100	25
КР1407УД3	10...20	76...100	0,5...5	500	100
КФ1407УД4	4	70	1,5	500...1000	60...500
КР1408УД1	70	70	5...8	20...40	10
КР1408УД2	30...50	70	4...9	200...400	50...70
КР1409УД1 (А, Б)	10...20	65...70	15		

Примечание. $K_{ос.сф}$ — коэффициент ослабления синфазного сигнала; v_U — скорость нарастания входное синфазное напряжение; $U_{вых\ max}$ — размах выходного напряжения.

VT18, VT21 обеспечивает переход от дифференциального выхода первого каскада к одиночному выходу и сдвиг постоянного уровня ИС. Благодаря активной нагрузке (транзисторы VT19 и VT20) каскад обладает высоким коэффициентом усиления. Ток каскада стабилизирован постоянным уровнем коллекторного напряжения первого каскада. Выходной каскад ОУ выполнен на n-p-n транзисторе VT28 и p-n-p транзисторе VT29. Смещение на выходной

v_U, В/мкс	f_1, МГц	$U_{вх\,сф\,max}$, В	$U_{вых\,max}$, В	$U_{и\,п}$, В	$I_{пот}$, мА
0,2...0,8	3...10	3	6	А+6,3; Б, В±12,6	6...12
3...6	8...14	6	6,5	±12,6	6...13
2,5	1	11	11	±15	2,8...4
1	0,8	11	11,5	±15	2,8...3,5
3...5	1	10	10	±15	3...5
0,5...2	1	6	10	±12,6	6...8
30...50	15			±15	8...15
30...50	15	11,5	12	±15	8...15
0,01...0,3	0,3...1	1,2...12	2...10	±(1,5...18)	0,1
	0,01	1	1	±15	1...2
0,2	0,3...0,5	13,5	13	±15	0,4...0,6
0,1	0,4	13	12	±15	4...5
2				±15	4
0,3	0,5	12	11,5	±15	2,8
0,2	1...5		10	±15	6
0,5	3		11	±15	3
0,5...2	1	6	10	±12,6	6...8
0,15	0,7	2	4	±6	0,3...0,7
	0,1		10	±15	3,5
0,5	0,7		10	±15	3
10	1	5	12	±15	0,15
80	10			±15	7
400	30			±15	7
3...5	1	10	10	±15	3,5
10...20	15			±15	7
				±15	5
0,03	0,8	8	11,5	±15	10
		8	10	±15	3...6
0,5	1	10	10	±15	8,5
		13,5	10		3,5
50...90	18		10	±15	8
15...25	1...3		10	±15	5...10
0,5	2,5		12,5	±15	8,5
0,5	1		12(А), 3(Б)	А±15, Б±5	0,7...3
10...25			3	±5	5...8
0,5...1	3		11	±12	0,1
5...10			3	±6	0,8...2
1...3	3		0,65	±1,5	0,7
1,5...2	0,5...0,8		19	±27	0,005
1	0,8	11	11,5	±15	2,8...3,5
1...4			10	±15	10

выходного сигнала; f_1 — частота единичного коэффициента (частота среза); $U_{вх\,сф\,max}$ — максимальное

каскад подается через транзистор VT22. Каскад защищен от короткого замыкания выхода на источник питания или «землю».

В ОУ имеются выходы для подключения цепей коррекции. Рассмотренный ОУ имеет достаточно высокое входное сопротивление, большой коэффициент усиления по напряжению, небольшие входные токи и хорошее ослабление синфазного сигнала (табл. 2.2).

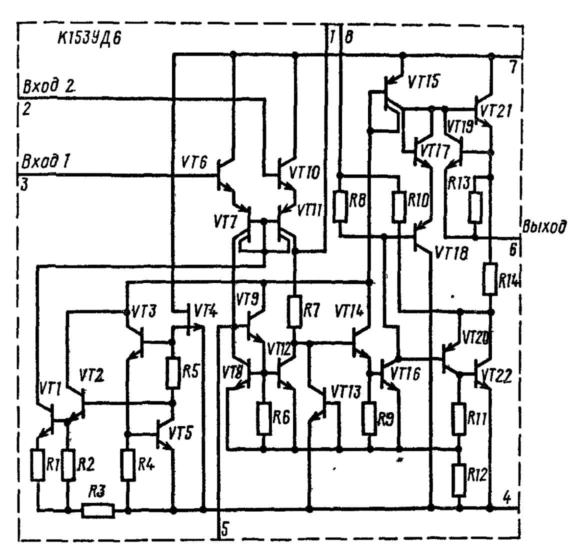


Рис. 2.18. Микросхема ОУ К153УД6

В ОУ общего назначения К153УД6 (рис. 2.18) входной каскад выполнен на дифференциальной паре эмиттерных повторителей на транзисторах VT6 и VT10 с токовыми повторителями на транзисторах VT7 и VT11 в эмиттерных цепях. Вместо характерных для ОУ первых выпусков высокоомных резисторов во входном каскаде используется активная нагрузка на транзисторах VT8, VT9 и VT12. Этим достигается высокий коэффициент усиления входного каскада при сравнительно низких питающих напряжениях.

Дальнейшее усиление происходит в эмиттерном повторителе на транзисторе VT14 и в усилителе напряжения на транзисторе VT16. Выходной каскад выполнен в виде комплементарной структуры, состоящей из n-p-n транзистора VT21 и p-n-p транзистора VT20. Так как имеются технологические трудности в реализации высококачественных p-n-p транзисторов, к транзистору VT20 для выравнивания усиления в плечах комплементарной структуры подключен n-p-n транзистор VT22. Транзистор VT17 в диодном включении стабилизирует режим транзистора VT21, а транзистор VT15 выполняет функции резистора в цепи задания тока транзистора VT17.

Подключенный к базе и эмиттеру транзистора VT21 транзистор VT19 предохраняет выходной усилитель от перегрузок при передаче сигналов положительной полярности. Чрезмерное увеличение тока приводит к росту падения напряжения на резисторе R13, открыванию транзистора VT19, ответвлению через него части базового тока транзистора VT21 и ограничению тока нагрузки.

Транзистор VT13, подключенный к активной нагрузке входного каскада, защищает ОУ от перехода в триггерный режим.

Важную роль для обеспечения работоспособности ОУ в широком диапазоне питающих напряжений от ± 20 В до ± 5 В играют каскады задания и стабилизации режимов транзисторов VT7, VT11 и VT15, выполненные на двух источниках стабильного тока (транзисторы VT1 и VT3).

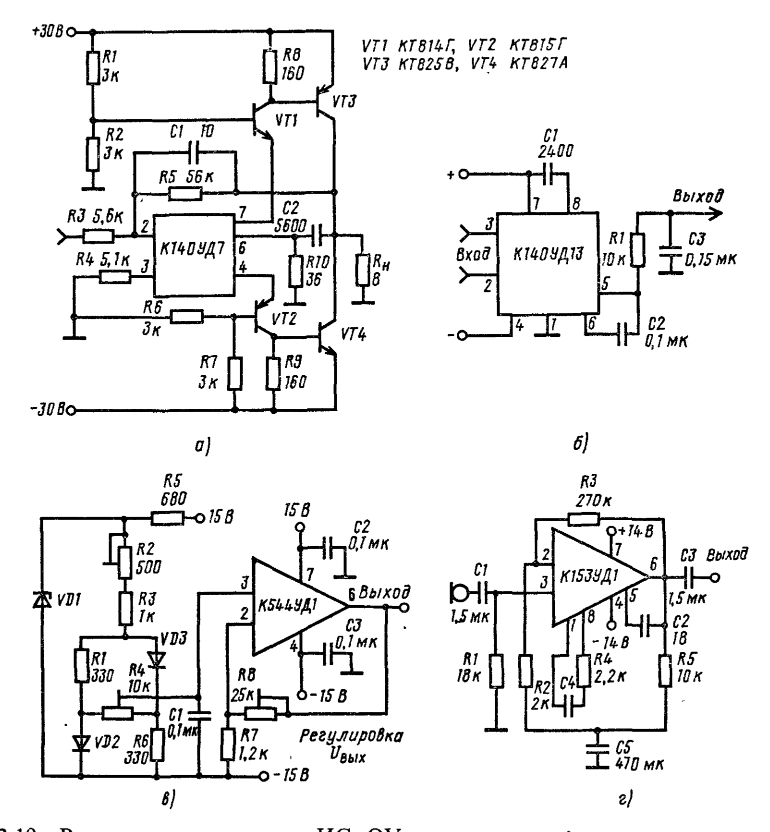


Рис. 2.19. Варианты применения ИС ОУ:

а — усилитель мощности (до 50 Вт); б — УЗЧ ($K_U \geqslant 20$ дБ), в — источник опорного напряжения с плавной регулировкой выходного напряжения; г — микрофонный усилитель

На транзисторах VT2, VT4 и VT5 реализован стабилизатор напряжения, питающий цепи смещения обоих источников стабильного тока. Особенностью стабилизатора является работающий в режиме управляемого резистора полевой транзистор VT4, проводимость канала которого меняется с изменением напряжения источника питания. Это, в свою очередь, вызывает заметные отклонения от номинальных значений задающих токов транзисторов VT7, VT11 и VT15. Вторые коллекторы этих транзисторов используются для создания диодов, стабилизирующих токи рабочих коллекторов.

Реализация в ОУ высокого усиления всего при двух основных усилительных каскадах упрощает решение проблемы коррекции и способствует повышению быстродействия.

Применению ОУ в конкретных устройствах посвящена обширная литература. На рис. 2.19 представлены лишь отдельные примеры. Выбору ОУ для радиолюбительских конструкций могут помочь сведения, приведенные в табл. 2.2.

2.3. Устройства селекции и сравнения

В этой подгруппе в последние годы наибольшее развитие получили ИС компараторов. Они широко используются в профессиональной и любительской аппаратуре при переходе от аналоговых трактов к цифровым, при необходимости сравнения двух сигналов и в ряде других случаев. Компараторы представляют собой специализированные ОУ, работающие в нелинейном режиме и предназначенные для сравнения входного сигнала с опорным. В зависимости от того, какой из этих сигналов преобладает, на выходе компаратора устанавливается напряжение, соответствующее уровню логического нуля или логической единицы.

Наиболее типична трехкаскадная схема компаратора: входной дифференциальный усилитель, в значительной степени определяющий чувствительность, быстродействие, входные токи, диапазон допустимых входных напряжений, коэффициент ослабления синфазного сигнала и ряд других параметров; промежуточный усилитель, обладающий большим усилением и обеспечивающий формирование больших перепадов напряжения при незначительной разнице сигналов на входах; выходной формирователь уровня, представляющий собой усилитель мощности.

Серийные компараторы подразделяют по точности и быстродействию. В зависимости от целевого предназначения ИС ее каскады имеют определенные особенности. Например, для обеспечения максимального быстродействия нельзя допускать перехода транзисторов в режим глубокого насыщения, а усиление должно быть наименьшим из обеспечивающих требуемую чувствительность. Наиболее эффективно в этом плане применение широкополосных дифференциальных усилителей с использованием каскодных схем, замена усилителей напряжения усилителями токов, что сокращает время зарядки паразитных емкостей и др.

Для повышения точности сравнения сигналов принимают меры к уменьшению входных токов и повышению коэффициента усиления. Для этих же целей используют внешние балансировочные элементы, позволяющие уменьшить входное напряжение сдвига нуля.

Для примера рассмотрим схемотехнические особенности серийных компараторов на примере ИС К554СА2 и К521СА4.

Компаратор общего назначения К554СА2 (рис. 2.20) выполнен по сравнительно простой схеме без входов стробирования. На входе применен дифференциальный каскад на транзисторах VT1 и VT6 с генератором стабильного тока на транзисторе VT4. Второй каскад тоже выполнен по дифференциальной схеме на транзисторах VT3 и VT7. Благодаря балансной схеме подачи смещения поддерживается постоянным напряжение на базе транзистора VT2 при изменении положительного напряжения питания. Стабилитрон VD1 в эмиттерных цепях транзисторов VT3 и VT7 фиксирует потенциалы их баз на уровне 7 В. Это значение определяет допустимый входной сигнал. Для повышения нагрузочной способности выхода по току применен эмиттерный повторитель на транзисторе VT8. Стабилитрон VD2 в эмиттерной цепи этого транзистора сдвигает уровень выходного сигнала, что необходимо для совместимости компаратора по выходу с входами цифровых ТТЛ

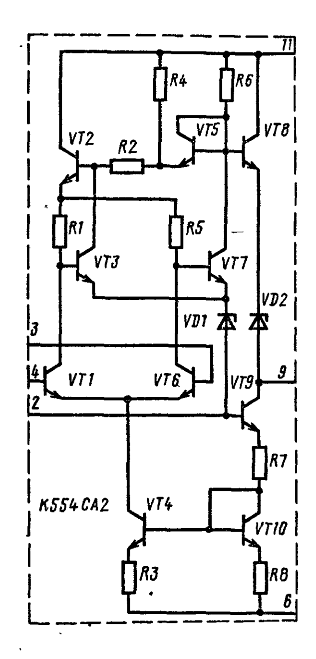


Рис. 2.20. Микросхема компаратора общего назначения К554СА2

микросхем. При напряжении низкого уровня транзистор VT9 обеспечивает путь для входного тока подключенной к компаратору ТТЛ микросхемы. Термостабилизация режима транзистора VT9 обеспечивается транзистором VT10 в диодном включении. Транзистор VT5 в диодном включении замыкает дифференциальный выход второго каскада, если размах выходного напряжения в положительной области превышает 4 В. Это способствует повышению быстродействия компаратора.

Значительно сложнее схема быстродействующего стробируемого компаратора К521СА4 (рис. 2.21). Этот компаратор включает в себя два сложных дифференциальных усилителя, устройство сопряжения и две ТТЛШ схемы 2И-НЕ.

Первый дифференциальный каскад выполнен на транзисторах VT2 и VT5 с эмиттерными повторителями на входе. Каскад имеет резистивную нагрузку. Режим его работы задается генератором стабильного тока на транзисторе VT4. На транзисторе VT3 со стабилитроном в цепи базы выполнен повторитель напряжения, развязывающий входной каскад от источника питания и обеспечивающий стабильность напряжения, подаваемого на этот каскад.

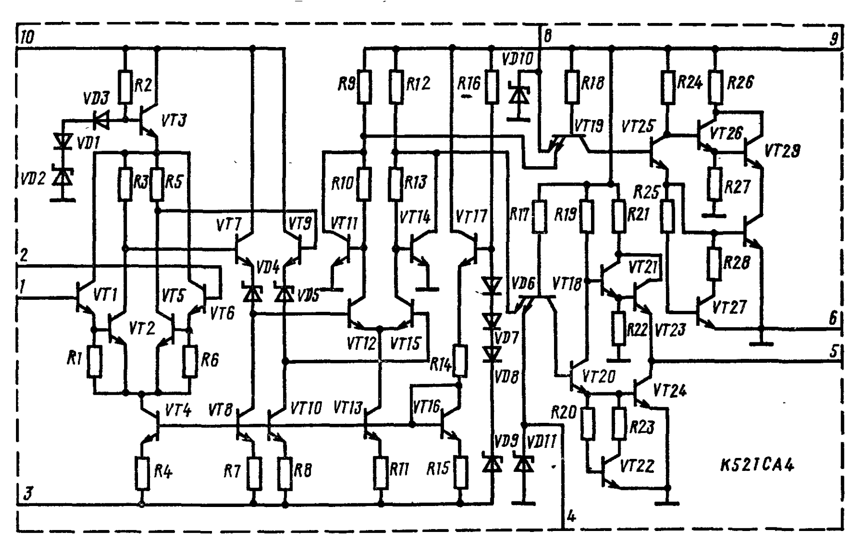


Рис. 2.21. Микросхема быстродействующего компаратора К521СА4

Таблица 2.3

Параметр	К521СА1, К554СА1	К521СА2, К554СА2	К521СА3, К554СА3	К521СА4
Коэффициент усиления, тыс.	0,75	0,75	150	3
Коэффициент ослабления синфазных входных напряжений, дБ	70	70	80	70
Напряжение высокого уровня (лог. 1), В	2,5...5	2,5...4		2,5...4,5
Напряжение низкого уровня (лог. 0), В	0,3	0,3		0...0,5
Входной ток, мкА	75	75	0,1	2
Разность входных токов, мкА	10	10	0,01	0,75
Напряжение смещения, мВ	3,5	5	3	4
Время задержки выключения, нс	110	120	300	26
Напряжение питания, В:				
положительное	12	12	15	9
отрицательное	−6	−6	−15	−9
Ток потребления, мА:				
от положительного источника питания	11,5	9	6	4
от отрицательного источника питания	6,5	8	5	7,5
Количество каналов	2	1	1	1
Совместимость с ЦМС	ТТЛ	ТТЛ	ТТЛ, КМОП	ТТЛ

Второй дифференциальный усилительный каскад сформирован на транзисторах VT12 и VT15, напряжение на которые подается через повторители напряжения на транзисторах VT7 и VT9. Одновременно с помощью стабилитронов VD4 и VD5 сдвигается уровень напряжения, поступающего на второй каскад. Благодаря транзисторам VT11 и VT14 происходит ограничение и фиксирование потенциала транзисторов VT12 и VT15 при закрывании.

Далее через многоэмиттерные транзисторы VT18 и VT19 напряжение подается на две ТТЛШ схемы, выполненные на транзисторах VT20—VT29. Они упрощают согласование компаратора с цифровыми ИС. Устанавливая на выводах 4 и 8 низкий потенциал, можно блокировать выходы компаратора независимо от входных напряжений.

Кроме рассмотренных ИС в сериях К521, К554, КР597, К1121 и других имеются еще несколько различных типов компараторов, основные параметры которых приведены в табл. 2.3.

2.4. Микросхемы генераторов

Генераторные микросхемы входят в состав аналоговых серий К118, КР119, К174, К224, 435 и др. Кроме того, в составе ряда серий выпускаются ИС других функциональных подгрупп (преимущественно усилительные ИС), которые из-за своей универсальности могут быть использованы в генераторном режиме. Для создания генераторов можно использовать и отдельные каскады ряда многофункциональных ИС (см. § 2.9).

К521СА5	К521СА6	К554СА3Б	КР597СА1	КР597СА2	КР597СА3	К1121СА1
1,5	300	150	1,3	1	70	50
70			80	80	70	
2,6	2,4		– (0,96...0,78)	2,5	7	2,4
0,35	0,4		– (1,91...1,65)	0,5	0,3	0,4
3	1	0,25	13	10	0,25	2
1	0,1	0,05	1	1	0,1	0,4
3	3	7,5	3	3	5	3
30	160	300	6,5	12	300	120
12	12	15	6	5	15	12
–6	–12	–15	–5,2	–6	–15	–12
5,3	2,5	7,5	25	42	2,6	30
2,7	5	5	32	34	1	15
1	2	1	1	1	2	4
ТТЛ			ТЛЭС	ТТЛ	ТТЛ, КМОП	

Единственная ИС серии КР119, отнесенная к подгруппе генераторов, это КР119ГГ1 — мультивибратор с самовозбуждением. Мультивибратор вырабатывает импульсы длительностью 7...25 мкс с амплитудой не менее 1,2 В.

Микросхемы К174ГЛ1 и К174ГЛ2 предназначены для обеспечения кадровой развертки в телевизорах. Они различаются по составу, конструкции и параметрам.

Микросхема К174ГЛ1 выпускается в двух модификациях. Она содержит задающий генератор и мощный выходной каскад. В соответствии с синхроимпульсами формируются пилообразные импульсы прямого и обратного хода. Мощный каскад обеспечивает большой выходной ток. Диапазон устойчивой синхронизации не менее 44...50 Гц. Диапазон перестройки частоты внутреннего генератора в режиме свободных колебаний составляет 28...66 Гц. Нелинейные искажения при номинальном размере растра не более ±8%, время обратного хода при токе нагрузки 1 А 0,9 мс. Выходное сопротивление ИС (вывод 8) 3,5 кОм. Минимальная амплитуда входного синхроимпульса 1 В. Напряжение питания 24 В, ток потребления не более 180 мА.

Микросхема К174ГЛ2 отличается от ИС К174ГЛ1 прежде всего мощным выходным каскадом. Диапазон устойчивой синхронизации не менее 5 Гц. Время обратного хода не более 1 мс, амплитуда импульса гашения обратного хода не менее 12 В. Период свободных колебаний генератора не менее 22,5 мс. Амплитуда импульса синхронизации 1...1,5 В. Напряжение питания 29 В, ток потребления не более 385 мА.

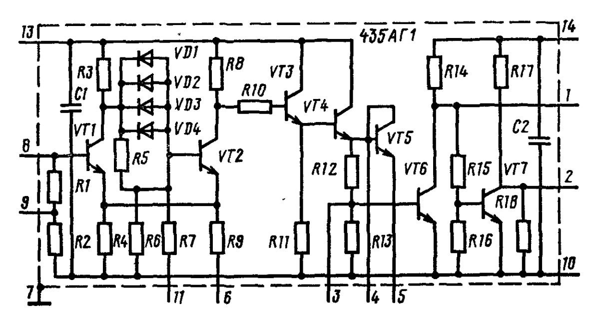


Рис. 2.22. Микросхема 435АГ1

Микросхема К174ГФ1 служит основой для создания задающего генератора с автоподстройкой частоты и фазы. Верхняя граничная частота не менее 17 190 Гц, нижняя граничная частота не более 14 060 Гц. Выходное напряжение не менее 4 В, длительность импульса 15...25 мкс. Напряжение питания ±12 В, ток потребления не более 20 мА.

Микросхема формирователя импульсных сигналов 435АГ1 (рис. 2.22) включает в себя триггер Шмитта, эмиттерный повторитель и ключевой каскад.

Триггер Шмитта построен на транзисторах VT1 и VT2. В качестве «ускоряющего» конденсатора используется диодная матрица с обратно смещенными электронно-дырочными переходами. Режим работы триггера выбран так, чтобы транзисторы не переходили в режим насыщения. Этим удалось обеспечить задержку сигнала не более 0,06 мкс в экономичном режиме по постоянному току. Для сравнения можно отметить, что аналогичный триггер с транзисторами, заходящими в режим насыщения, характеризуется временем задержки 0,7 мкс.

Для получения требуемой стабильности и улучшения согласования триггера с универсальным усилителем 435УН2 порог срабатывания выбран не более 2,5 В. Напряжение срабатывания триггера по переменному сигналу не более 200 мВ. При подаче на ИС напряжения питания 9 В достаточно соединить выводы 6, 10 и 11, чтобы обеспечить порог срабатывания и начальное выходное напряжение таким же, как при номинальном напряжении 6 В. Выходное напряжение триггера при сопротивлении нагрузки 1 кОм в закрытом состоянии не более 0,3 В.

К выходу триггера подключен составной эмиттерный повторитель на транзисторах VT3 и VT4. Минимальное сопротивление нагрузки повторителя для сигналов произвольной длительности составляет 550 Ом при напряжении источника питания 6 В.

В ИС предусмотрена возможность уменьшения остаточного напряжения на выходе эмиттерного повторителя (вывод 4) с 0,3 В до нуля. Для этого необходимо подключить внешнюю нагрузку через транзистор VT5 в диодном включении (вывод 5) или изменить режим работы триггера подключением внешнего резистора к выводам 6 или 11.

К выходу повторителя через резистивный делитель R12, R13 подключен каскад, состоящий из двух транзисторных ключей. Сигналы на выходах ключей (выводы 1 и 2) сдвинуты на 180°. Ключи реализованы с учетом возможности

согласования с цифровыми ИС серий 133, 134, 217 и др. Ключевой каскад имеет самостоятельный вход (вывод 3) и может использоваться независимо от триггера. Этому способствует и наличие отдельного вывода цепи питания (вывод 14). Выходное напряжение открытого ключа не более 0,3 В, напряжение закрытого ключа находится в пределах 2,4...3,2 В. Ток потребления в ждущем режиме при напряжении питания 6 В не более 2,5 мА. Максимальное напряжение источника питания не более 10 В.

Для предотвращения перегрузки транзистора VT4 не рекомендуется включать между выходами 4 и 10 резистор с сопротивлением менее 1 кОм.

2.5. Микросхемы преобразователей

Различные по сложности и возможностям ИС подгруппы преобразователей входят в состав аналоговых серий К174, К224, К284, 435, 525, 526, К1005, К1112 и др. Лучшими функциональными параметрами обладают аналоговые преобразователи, выполненные на дифференциальных каскадах с транзистором в общей эмиттерной цепи.

Для создания простейших преобразователей часто используют усилительные дифференциальные каскады. Подобные преобразователи применяются с внешним гетеродином. В некоторых ИС помимо собственно смесителя имеются гетеродины, УРЧ, УПЧ и другие каскады. Такие ИС, как правило, относят к многофункциональным.

Основной недостаток простейших дифференциальных преобразователей — относительно большая погрешность преобразования. Повышению качества преобразования способствует создание и использование ИС перемножителей на основе не одного, а двух дифференциальных каскадов. Важной особенностью преобразователей-перемножителей является отсутствие в спектре выходного сигнала четных гармоник, если напряжение смещения нуля транзисторов дифференциальной пары равно нулю.

Микросхема К174ПС1 (рис. 2.23, а) широко используется при преобразовании частот в УКВ диапазоне. Она выполнена на двух спаренных дифференциальных каскадах. Режим транзисторов по постоянному току задается стабилизатором напряжения R7, VD1...VD4. С него через резисторы R3 и R4 подается смещение на транзисторы дифференциальных пар, а через резисторы R5 и R6 на транзисторы VT2 и VT5. Используя выводы 10 и 12, можно включить резистор между эмиттерами транзисторов VT2 и VT5 и с его помощью установить требуемый масштабный коэффициент передачи. Включением между этими же выводами конденсатора можно корректировать частотную характеристику крутизны преобразования.

Выводы 7 и 8 предназначены для подачи опорного напряжения на дифференциальные пары транзисторов, а выводы 11 и 13 — для подачи управляющих напряжений на транзисторы VT2 и VT5. Резонансная или резистивная нагрузка подключается к выводам 2 и 3. На ней выделяется выходное дифференциальное напряжение, пропорциональное произведению двух входных напряжений.

Смеситель на основе ИС К174ПС1 (рис. 2.23, б) обеспечивает на выходе отношение составляющей разностной частоты к составляющей входного

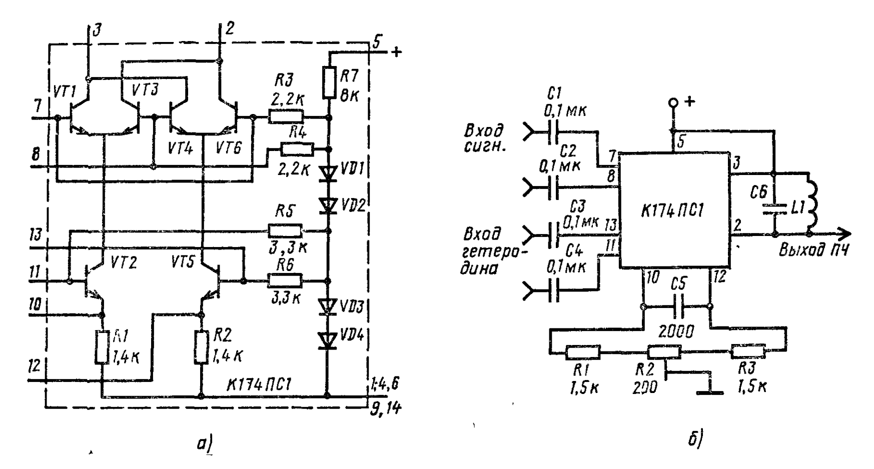


Рис. 2.23. Микросхема К174ПС1 (а) и вариант ее применения (б)

сигнала на частотах до 20 МГц не менее 30 дБ. Верхняя граничная частота входного и опорного напряжений 200 МГц. Крутизна преобразования не менее 4,5 мА/В, коэффициент шума не более 8 дБ. Напряжение питания ИС К174ПС1 9 В, ток потребления не более 2,5 мА.

Перемножение на двух дифференциальных каскадах осуществляется и в ИС 526ПС1. При сравнительно широком диапазоне рабочих частот (до 80 МГц) этот преобразователь обладает очень маленьким динамическим диапазоном линейного перемножения напряжений. Для расширения динамического диапазона в ИС вводят дополнительный логарифмирующий преобразователь. Это способствует линеаризации зависимости выходного напряжения от произведения смешиваемых сигналов практически при любых напряжениях, соответствующих активному режиму работы транзисторов. Выполняемый по такому принципу аналоговый перемножитель 525ПС1 имеет достаточно широкий динамический диапазон (±10 В) по входам и позволяет перемножать с относительной погрешностью не хуже 3%.

В ИС 525ПС2 за счет усовершенствования устройства стабилизации токов относительная погрешность перемножения снижена до 1%.

Еще одним из путей повышения точности перемножения является замена логарифмирующих диодов на транзисторные пары. Это позволяет снизить погрешность до 0,1...0,2%.

Наряду с ИС преобразователей для аппаратуры радиосвязи выпускаются ИС преобразователей для видеомагнитофонов и телевизоров. Например, ИС КР1005ПС1 (рис. 2.24) предназначена для формирования опорной частоты и преобразования сигнала цветности в видеомагнитофонах. Микросхема содержит балансный модулятор (БМ), кварцевый ГУН, два фазовых детектора (ФД), три усилителя (У), стабилизатор напряжения (СН) и переключающий элемент (ПЭ). Она работает в режиме записи или воспроизведения.

Опорная частота для переноса сигнала цветности формируется на выходе БМ. Она выделяется из спектра суммарно-разностных частот с помощью внешнего полосового фильтра. В режиме «Запись» кварцевый ГУН работает в

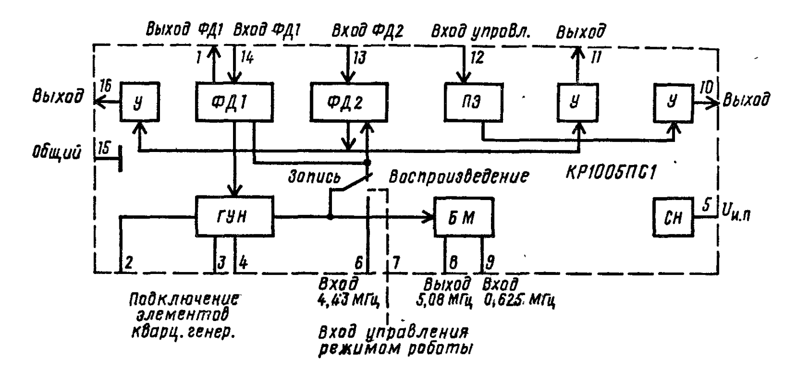


Рис. 2.24. Микросхема КР1005ПС1

режиме автоколебаний. Его частота определяется внешним кварцевым резонатором. При отсутствии цветовой поднесущей, когда запись ведется в черно-белом изображении, на вывод 12 подается низкий потенциал, который формирует на выходе (вывод 10) сигнал, блокирующий прохождение сигнала цветности.

В режиме «Воспроизведение» ФД1 осуществляет автоподстройку фазы колебаний ГУН путем сравнения фаз опорной частоты цветовой поднесущей, поступающей с внешнего кварцевого генератора, и сигнала цветовой поднесущей, который воспроизводится с магнитного носителя. На выходе БМ формируется опорная частота с автоматической коррекцией фазы сигнала цветности. Второй фазовый детектор, выделяющий импульс корректировки фазы, служит для обнаружения фазовых прерываний. Этот импульс через вывод 11 подается на устройство, осуществляющее коррекцию фазы цветового сигнала.

Коэффициент ослабления четных гармоник в сигнале опорной частоты не менее 40 дБ. Опорная частота 5,05 МГц. Напряжение питания 9 В, ток потребления 20...29 мА.

2.6. Микросхемы модуляторов

Подгруппа ИС модуляторов весьма малочисленна. Из рассматриваемых в этой главе серий только три содержат ИС модуляторов. Это ИС регулирующего элемента АРУ КР119МА1 с коэффициентом усиления напряжения на частоте 10 кГц 2...9, верхней рабочей частотой 200 кГц; ИС балансного модулятора-перемножителя КР140МА1 с динамическим диапазоном изменения управляющего сигнала гетеродина не менее 16 дБ и коэффициентом усиления по управляющему напряжению не менее 2,8 и ИС кольцевого модулятора 435МА1.

Основу ИС 435МА1 (рис. 2.25) составляет кольцевой диодный мост, выполненный на двух бескорпусных ИС серии К129 (транзисторы VT1—VT4 в диодном включении). Применение хорошо согласованных транзисторов способствует улучшению симметрии моста и уменьшению сопротивления выравнивающих резисторов. Большое число выводов в рассматриваемой ИС расширяет возможности ее применения. Например, наличие выводов непосредственно с

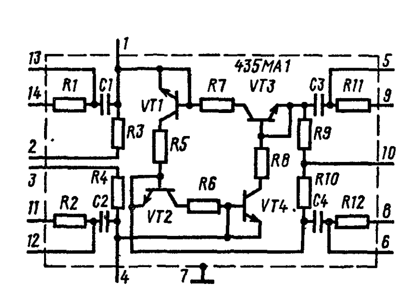


Рис. 2.25. Микросхема 435МА1

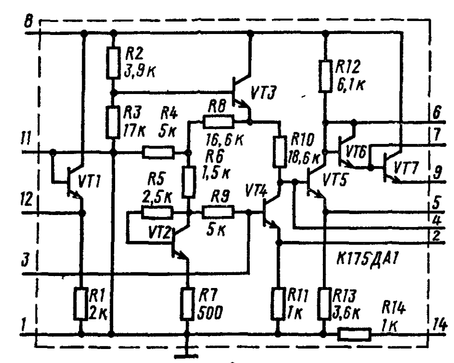


Рис. 2.26. Микросхема К175ДА1

диагонали моста позволяет применять ИС на низких частотах (с внешними конденсаторами) или при постоянном токе.

Коэффициент передачи ИС на симметричную нагрузку 3 кОм при частоте входного сигнала 200 кГц и входном напряжении 1,6 В составляет не менее 0,25. Коэффициент подавления высокой частоты на выходе не менее 26 дБ, крутизна характеристики в режиме фазового детектора не менее 5 мВ/град. Входное сопротивление по высокочастотному входу не менее 5 кОм, а по модулирующему входу не менее 3,5 кОм. Двухсигнальный клирфактор не менее 34 дБ. Напряжение модуляции не более 4 В.

2.7. Микросхемы детекторов

В составе аналоговых серий выпускаются специализированные ИС амплитудных, частотных и фазовых детекторов и ИС, в которые эти детекторы входят в качестве одного из элементов. Вторая группа ИС относится к подгруппе многофункциональных.

Для амплитудного детектирования преимущественно используются диоды, транзисторы и устройства ФАП.

Микросхема КР119ДА1 предназначена для создания детектора АРУ. Она имеет коэффициент передачи не менее 0,6. Напряжение питания — 6,3 В, ток потребления не более 2 мА.

Значительно более сложной является ИС двухканального двухполупериодного амплитудного детектора К157ДА1, предназначенная для применения в стереофонических магнитофонах и радиовещательных приемниках. Верхняя рабочая частота не менее 100 кГц, коэффициент усиления напряжения 7...10, выходное напряжение не менее 9 В. Напряжение питания ±15 В, ток потребления не более 1,6 мА.

Микросхема детектора АМ сигналов и детектора АРУ с УПТ К175ДА1 (рис. 2.26) обладает более высокочастотными свойствами, чем две предыдущие ИС. Верхняя рабочая частота достигает 65 МГц, коэффициент передачи детектора не менее 0,5, а коэффициент передачи детектора АРУ не менее 20. Напряжение питания 6 В, ток потребления не более 3 мА.

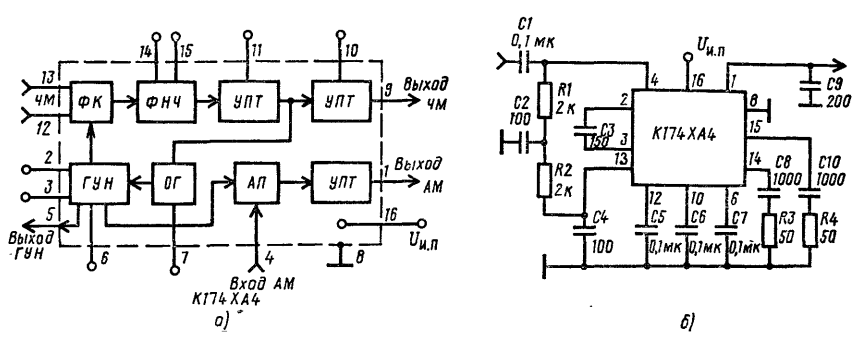


Рис. 2.27. Микросхема К174ХА4 (а) и вариант ее применения (б)

Детектор АМ сигналов выполнен на транзисторе VT1. Он работает в режиме эмиттерного детектирования. Детектор АРУ реализован на транзисторе VT4 и тоже работает в режиме эмиттерного детектирования. Продетектированный сигнал снимается с коллектора транзистора VT4 и усиливается УПТ на транзисторах VT5 и VT7. Транзистор VT2 предназначен для стабилизации напряжения смещения на транзисторах VT1 и VT4. На транзисторе VT3 выполнен генератор тока.

Детекторы АМ колебаний входят в состав ряда многофункциональных ИС, таких как К157ХА2, К237ХК2, К174ХА2.

Примером эффективного использования устройств ФАП для синхронного детектирования АМ сигналов может служить ИС К174ХА4 (рис. 2.27, а). В ее состав входят фазовый компаратор (ФК), фильтр НЧ (ФНЧ), три усилителя постоянного тока (УПТ), ограничитель (ОГ), генератор, управляемый напряжением (ГУН), и аналоговый перемножитель (АП).

Устройство ФАП имеет дифференциальный вход (выводы 12 и 13). Центральная частота петли ФАП определяется частотой ГУН, которая устанавливается подбором емкости внешнего конденсатора, подключаемого к выводам 2 и 3. Для подстройки частоты к выводу 6 можно подключить переменный резистор. Фильтр НЧ, определяющий характеристики петли захвата, создается с помощью двух внешних конденсаторов, подключаемых к выводам 14 и 15.

Аналоговый перемножитель, необходимый для синхронного детектирования АМ сигналов, имеет вход для сигнала (вывод 4) и выход демодулированного напряжения (вывод 1). Система ФАП на ИС К174ХА4 может применяться в широком диапазоне частот 1 Гц...15 МГц с регулируемым диапазоном слежения ± (1...15)%. Микросхема работает как синхронный детектор АМ сигналов и как узкополосный фильтр с полосой пропускания не шире ±1% номинала промежуточной частоты. Динамический диапазон 60 дБ, амплитуда выходного сигнала 4 В. Напряжение питания 12 В, ток потребления не более 12 мА.

Пример применения ИС К174ХА4 в амплитудном синхронном детекторе показан на рис. 2.27, б.

Детекторы ЧМ сигналов преимущественно строятся по дифференциальной схеме с преобразованием напряжений на НЧ, что способствует расширению

линейного участка детекторной характеристики и снижению уровня комбинационных составляющих на выходе. Примером практической реализации частотного детектора является ИС 435УП1, в которой балансному детектору предшествует усилитель-ограничитель, что и послужило основанием для включения ИС в подгруппу усилителей.

Широкое применение в системах автоматической подстройки в трактах обработки фазомодулированных или фазоманипулированных сигналов находят фазовые детекторы. Для создания сравнительно простых фазовых детекторов, работающих в диапазоне до 10...20 МГц, часто используют ИС дифференциальных усилителей. Если необходимо обеспечить частотное детектирование на значительно более высоких частотах, можно воспользоваться ИС 435ХА1.

2.8. Микросхемы коммутаторов и ключей

В состав многих серий входят ИС, предназначенные для замыкания и размыкания определенных цепей с помощью управляющих сигналов. На практике широко применяют прерыватели на биполярных транзисторах, выполненные в виде ИС серий К124, К162, К743 и др. Каждая ИС прерывателей этих серий представляет собой два идентичных n-p-n (К743) или p-n-p (К124, К162) транзистора, объединенных в последовательный структурно-компенсированный ключ. Коммутируемую цепь подключают к эмиттерным выводам транзисторов, а управляющий сигнал подают между коллекторами и базами обоих транзисторов.

На практике необходимо, чтобы транзисторный ключ имел возможно меньшее остаточное напряжение. В ИС рассматриваемых серий это достигается, во-первых, в результате выполнения транзисторов в едином технологическом цикле, а во-вторых, в результате инверсного включения транзисторов. Остаточные напряжения обоих транзисторов направлены встречно, взаимно компенсируясь, что и позволяет коммутировать весьма слабые сигналы. Дополнительная регулировка остаточного напряжения возможна с помощью переменного резистора, включаемого в коллекторную цепь. Такая схема может найти применение даже в высококачественных ключах эталонных напряжений. При этом следует помнить, что чем больше регулировочное сопротивление, тем уже диапазон переключаемых токов, в котором проявляются достоинства устройства.

Микросхемы прерывателей находят применение и в других электронных устройствах.

В табл. 2.4 приведены основные параметры интегральных прерывателей.

Как видно из табл. 2.4, все прерыватели характеризуются примерно одинаковым сопротивлением между эмиттерами ($R_{э.э}$ = 100 Ом). Наиболее «высоковольтными» являются прерыватели серий К124, К162 (их остаточное напряжение между эмиттерами 300 и 200 мкВ соответственно).

По четыре нескомпенсированных ключа выполнены в ИС серии К149, выпускаемых для различных градаций напряжения питания (3,5 и 12,6 В). Переключатель ЗЧ сигналов для стереофонической аппаратуры представляет собой ИС К174КП1.

Таблица 2.4

Микросхема	$U_{э.э.ост}$, мкВ	$I_{э\,э\,ут}$, нА	$R_{э\,э}$, Ом	$U_{КБ\,обр}$, В	$U_{ЭБ\,обр}$, В	Тип проводимости
К124КТ1	300	50	100		30	p-n-p
К162КТ1А	100	45	100	20	30	p-n-p
К162КТ1Б	200	45	100	20	30	p-n-p
К743КТ1А	50	40	100	3,5	6,5	n-p-n
К743КТ1Б	150	40	100	3,5	6,5	n-p-n
К743КТ1В	50	40	100	3,5	3,5	n-p-n
К743КТ1Г	150	40	100	3,5	3,5	n-p-n

Микросхема К265КН1 функционирует как диодный ключ, управляемый с помощью двух транзисторных каскадов. При частоте входного сигнала 15 МГц и сопротивлении нагрузки 300 Ом коэффициент передачи открытого ключа составляет 0,7...0,9. Постоянное напряжение на выходе открытого ключа 0,22...0,26 В, а переменное напряжение 0,15...0,17 В. Отношение выходных напряжений открытого и закрытого ключа на частоте 15 МГц не менее 40 дБ. Напряжение разбаланса открытого ключа не более 9 мВ. Напряжение источников питания микросхемы ±6,3 В. Потребляемая мощность 110 мВт.

Хорошую развязку между управляющей и коммутируемой цепями обеспечивают ключи на МДП транзисторах. Это прежде всего четырехканальный переключатель К168КТ2, пятиканальный переключатель К190КТ1 и сдвоенный двухканальный переключатель К190КТ2, позволяющие коммутировать напряжения до 25 В при частоте коммутации до 1 МГц. Высококачественный двухканальный переключатель с каскадом согласования выходных уровней ТТЛ микросхем с входными уровнями МДП транзисторов выполнен в ИС КР143КТ1.

В ряде серий имеются специализированные коммутаторы и ключи. В линейно-импульсных устройствах находит применение коммутатор К119КП1. До высоких частот (свыше 15 МГц) устойчиво работает диодный ключ К265КН1. Токовые ключи К286КТ1 и К286КТ2 обеспечивают сопротивление в открытом состоянии не более 0,6 Ом. Широкие функциональные возможности при коммутации трактов НЧ, ПЧ, при переключении цепей в многочастотных гетеродинах и других имеют ИС серии 435.

Микросхема электронных ключей 435КН1 (рис. 2.28, а) содержит шесть независимых транзисторных ключей. Порог открывания транзисторов по цепям управления (выводы 1, 2, 5, 8, 10, 12) определяется резистивными делителями цепей управления и составляет 1,4 В. Разница между напряжениями замыкания и размыкания определяется сопротивлением резистора «верхнего» плеча делителя и составляет около 80 мВ. В коллекторные цепи транзисторов включены токоограничивающие резисторы, при которых предельно-допустимые коллекторные токи (5 мА) достигаются при напряжении на открытом ключе 3 В.

Управляющее напряжение размыкания не менее 1 В при сопротивлении ключа 50 кОм. При напряжении питания 6 В выходное напряжение в этом случае составляет 5,4 В. Управляющее напряжение замыкания при сопротивле-

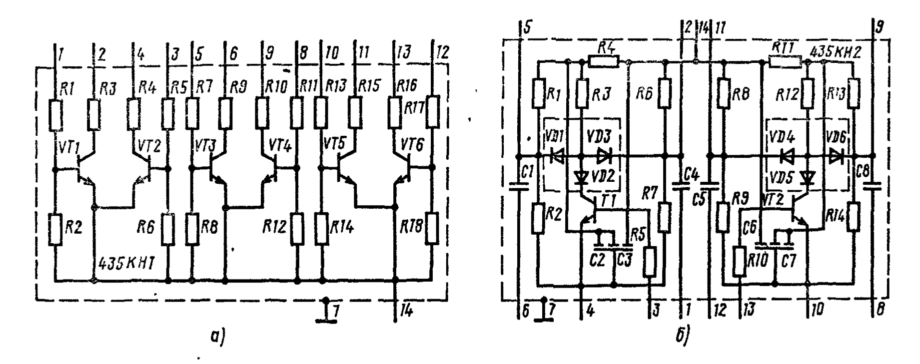


Рис. 2.28. Микросхемы 435КН1 (а) и 435КН2 (б)

нии ключа 1 кОм не более 1,9 В. Выходное напряжение в этом режиме равно 1 В. Минимальное сопротивление закрытого ключа при нулевом управляющем напряжении не менее 1 МОм, а максимальное сопротивление открытого ключа при управляющем напряжении 3 В не более 0,5 кОм. Входное сопротивление цепи управления не менее 10 кОм.

Микросхема электронного коммутатора 435КН2 (рис. 2.28, б) состоит из двух одинаковых независимых коммутаторов.

Рассмотрим работу коммутатора первого канала. Для коммутации используется диодная матрица 2Д910В. Управление диодами осуществляется с помощью транзистора VT1, работающего в ключевом режиме. Управляющее напряжение подается на базу транзистора через вывод 3. При нулевом напряжении на входе транзисторный ключ закрывает цепь диода VD2. Диоды VD1 и VD3 открыты. Сигнал, поступивший на вход коммутатора (выводы 5 или 6), проходит на его выход (выводы 1 или 2). Затухание сигнала в открытом канале определяется соотношением между дифференциальным сопротивлением двух диодов, пропускающих сигнал, и сопротивлением нагрузки. Коэффициент ослабления сигнала в открытом канале на частоте 10 МГц при сопротивлении нагрузки 500 Ом не превышает 6 дБ. При управляющем напряжении более 2 В транзистор VT1 переходит в режим насыщения. Через транзистор замыкается цепь диода VD2. Диоды VD1 и VD3 закрываются, так как потенциалы средних точек делителей R1, R2 и R6, R7 оказываются выше потенциала на анодах диодов.

Затухание сигнала в закрытом канале определяется соотношением сопротивлений закрытого диода VD1 и открытой цепи диода VD2 и транзистора VT1, а также соотношением сопротивлений закрытого диода VD3 и нагрузки. Коэффициент ослабления в закрытом канале на частоте 10 МГц не менее 54 дБ. Для получения такого затухания между каналами в микросхеме приняты меры для снижения связей через паразитные конструктивные емкости, а также обеспечена развязка по цепи питания. В частности, для этого предназначены фильтры C2R4C3 и C6R11C7. Переходное затухание между каналами превышает 46 дБ.

Основные параметры коммутатора улучшаются при увеличении напряжения источника питания. Например, изменение напряжения с 6 до 12 В приводит к

снижению затухания в открытом канале на 2,5 дБ и к улучшению коэффициента нелинейных искажений на 20 дБ. Увеличение напряжения источника питания ограничивается мощностью, рассеиваемой резисторами и транзистором. Допускается увеличение этого напряжения до 20 В. При напряжении источника питания 6,6 В ток потребления коммутаторов обоих каналов не более 11,5 мА. Своеобразную группу переключателей и ключей составляют оптоэлектронные ИС серий К249, К262 и др.

Микросхема К249КП1 содержит два оптоэлектронных ключа, а ИС К249КП2 — один. Каждый из ключей состоит из светодиода и фототранзистора. Основные особенности таких устройств — гальваническая развязка входной и выходной цепей и однонаправленность передачи сигналов. Для подобных оптоэлектронных ключей характерно сопротивление изоляции, превышающее 500 МОм. Наличие практически идеальной развязки обеспечивает ряд возможностей, не реализуемых в чисто электронных устройствах. Например, с помощью низких напряжений можно управлять высоковольтными цепями, можно связать цепи, работающие на различных частотах, и т. д. Применение оптоэлектронных ключей способствует значительному улучшению помехозащищенности устройств, так как оптические связи не подвержены электромагнитным помехам. Еще одним достоинством оптоэлектронных ключей является возможность их совместной работы практически со всеми логическими микросхемами.

Коэффициент передачи тока ИС не менее 0,5. Время нарастания и спада с учетом времени задержки не более 4 мкс при нагрузке 100 Ом. Напряжение насыщения фототранзистора не более 0,3 В при коллекторном токе 3 мА для ИС модификаций А и В и при коллекторном токе 2 мА — для остальных. Напряжение на светодиоде 1,1...1,3 В при прямом токе 10 мА. Проходная емкость менее 5 пФ. У оптоэлектронных ключей К249КП1 максимальное остаточное напряжение на отдельном фототранзисторе не превышает 1мВ. Это позволяет при встречно-параллельном включении получить остаточное напряжение менее 0,2 мВ.

Микросхемы К249КП1 и К249КП2 применяются преимущественно в качестве прерывателя. Кроме того они могут использоваться для модуляции аналоговых сигналов, для управления мощными транзисторами и т. д. Фототранзисторы можно включить по схеме составного транзистора и получить коэффициент усиления тока до 100.

В серию К262 входят две модификации ИС К262КП1, представляющие собой оптоэлектронные ключи с усилителем. Выходное напряжение в режиме открытого ключа не более 0,3 В, в режиме закрытого ключа не менее 2,3 В. Скорость изменения выходного напряжения 10 В/мкс. Напряжение питания 5 В, ток потребления 8 мА.

2.9. Многофункциональные микросхемы

В эту подгруппу обычно включаются две разновидности ИС. Одна из них состоит из ИС, каждая из которых в зависимости от коммутации выводов и совокупности подключаемых внешних элементов может выполнять несколько разнообразных функций. Во вторую, более многочисленную часть

подгруппы входят ИС, в которых на одной подложке изготовлены несколько различных по выполняемым функциям каскадов.

К многофункциональным в первую очередь можно отнести ряд ИС таких серий, как К157, К174, К237, К284, 435, КР1005, КР1015, КР1017 и др. Рассмотрим некоторые из них, уделив большее внимание тем, которые не были рассмотрены в предыдущих выпусках книги.

Микросхема К157ХА1 выпускается в двух модификациях и представляет собой дифференциальный усилитель без коллекторных нагрузок. На базе этой ИС можно выполнить резонансный или апериодический УРЧ с преобразователем. Входной ВЧ сигнал усиливается дифференциальной парой транзисторов. Напряжение гетеродина подается на эти транзисторы через общую эмиттерную цепь. Гетеродин выполнен по схеме с отрицательным сопротивлением и стабилизацией амплитуды колебаний. Эквивалентное сопротивление LC контура гетеродина выбирается в пределах 4...10 кОм. Обе половины катушки делают симметричными по отношению к среднему выводу. Это способствует минимизации влияния гетеродина на выход смесителя и вход УПЧ.

Эквивалентное сопротивление LC контура на выходе смесителя должно составлять около 10 кОм. Режекторный фильтр для эффективного подавления промежуточной частоты должен иметь на этой частоте сопротивление значительно меньше, чем сопротивление УРЧ, равное 240 Ом. Верхняя частота функционирования ИС 15 МГц для модификации А и 25 МГц для модификации Б, коэффициент усиления 150 ... 350, коэффициент шума до 6 дБ. Напряжение питания 5 В, ток потребления 3,3 мА.

Микросхема К157ХА2 представляет собой УПЧ с автоматической регулировкой усиления. Чувствительность ИС 9 ... 20 мкВ, коэффициент гармоник не более 5%, входное сопротивление 0,43...1 кОм. Крутизна 9...30 мА/В. Напряжение питания 5 В, ток потребления не более 4 мА.

Микросхема К157ХА3 предназначена для использования в кассетных магнитофонах в устройстве управления бесконтактным электродвигателем. Выходной ток силового ключа 14...40 мА. Напряжение питания 9 В, ток потребления не более 10 мА.

Микросхема К174ХА2 предназначена для использования в радиовещательных приемниках. Она включает в себя УРЧ, гетеродин, смеситель, УПЧ, УПТ АРУ усилителя ВЧ и УПТ АРУ усилителя ПЧ. Микросхема управляет индикатором настройки, подключаемым к выводу 10. Чувствительность по входу при соотношении сигнал-шум 20 дБ на частоте 1060 кГц не превышает 20 мкВ. При этом входном напряжении выходное напряжение не менее 60 мВ. Коэффициент гармоник не превышает 8%. Диапазон АРУ не менее 70 дБ. Верхняя рабочая частота 27 МГц. Напряжение питания 9 В, ток потребления не более 16 мА.

Микросхема К174ХА3, выпускаемая в двух модификациях, используется для подавления шумов в трактах приема и передачи звуковой информации.

Микросхема К174ХА6 усиливает и ограничивает напряжение ПЧ, осуществляет частотное детектирование, бесшумную настройку АПЧ и индикацию напряженности поля в антенне. Выходное напряжение НЧ при входном напряжении 10 мВ не менее 160 мВ, коэффициент гармоник не более 10%. Напряжение питания 12 В, ток потребления не более 16 мА.

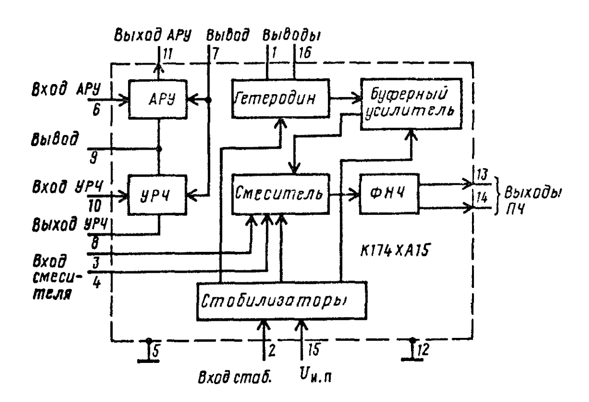


Рис. 2.29. Структурная схема ИС К174ХА15

Микросхема К174ХА10 представляет собой практически полный комплект основных узлов, необходимых для построения супергетеродинного радиоприемника IV класса. Она обеспечивает усиление ВЧ, ПЧ и НЧ сигналов, преобразование частоты, демодуляцию АМ и ЧМ сигналов. При небольшом числе внешних элементов ИС развивает на нагрузке 10 Ом выходную мощность до 0,7 Вт при качественном воспроизведении звуковой частоты в диапазоне 20 Гц...25 кГц. Диапазон частот входных сигналов 0,1...12,5 МГц. Коэффициент гармоник УЗЧ при выходной мощности 0,3 Вт не более 2%.

Микросхема К174ХА14 предназначена для декодирования стереосигналов с полярной модуляцией. Она позволяет получать переходное затухание между каналами до 32 дБ и разбаланс между ними не более 3 дБ.

Микросхема К174ХА15 (рис. 2.29) предназначена для использования в блоках УКВ для усиления сигналов РЧ и преобразования их в сигналы ПЧ, для генерации колебаний гетеродина. Микросхема функционирует на частотах до 108 МГц. Коэффициент усиления напряжения не менее 22 дБ, коэффициент шума не более 10 дБ. Напряжение питания 9 В, ток потребления не более 30 мА.

Универсальная высокочастотная ИС 435ХП1 (рис. 2.30,*а*) содержит два транзисторных каскада, которые связаны только по цепи положительного полюса источника питания. Резисторы ИС обеспечивают идентичные режимы работы транзисторов по постоянному току. Подключением внешних резисторов между выводами 10, 9 и 3, 2 можно регулировать эти режимы для транзисторов VT1 и VT2 соответственно. Наличие выводов базовых, эмиттерных и коллекторных цепей обоих транзисторов позволяет по-разному включать каскады по переменному току как независимо друг от друга, так и в различных сочетаниях.

При включении транзисторов по схеме ОЭ и при блокировании цепей эмиттеров по переменному току конденсаторами С2 и С5 крутизна проходной характеристики каждого каскада при напряжении источника питания 6 В превышает в экономичном режиме 25 мА/В, а в режиме максимального тока (замкнуты выводы 2 и 3, 9 и 10) 90 мА/В. Максимальное выходное напряжение в режиме ограничения при входном напряжении 500 мВ на частоте 10 МГц

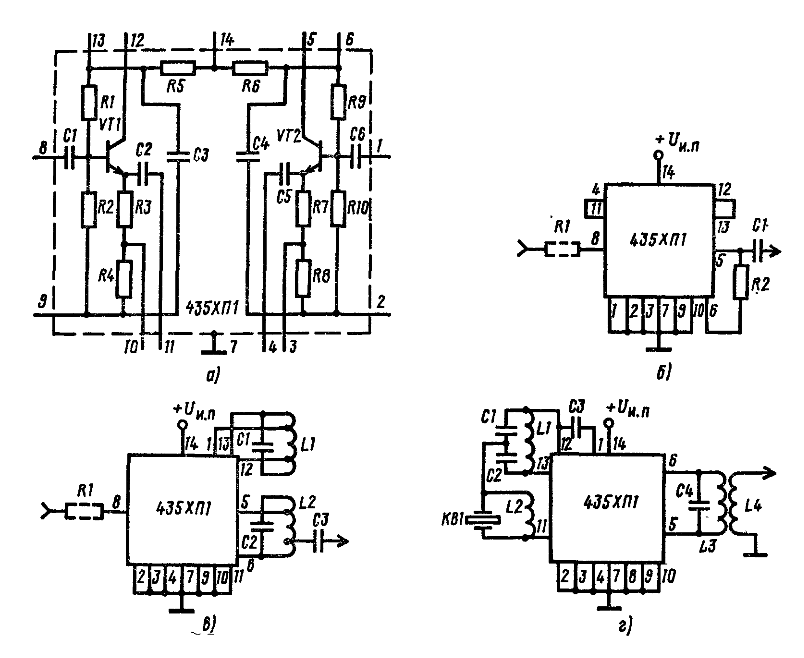


Рис. 2.30. Микросхема 435ХП1 (а) и варианты ее применения:
б — апериодический УРЧ (ОК — ОБ); в — резонансный усилитель (ОЭ — ОЭ); г — гетеродин с буферным каскадом

превышает 1,5 В. На этой же частоте входное сопротивление не менее 1 кОм, выходное сопротивление не менее 10 кОм, входная емкость не более 10 пФ, а выходная емкость не более 15 пФ. Ток потребления в режиме максимального тока не более 10 мА, а в экономичном режиме не более 3 мА.

Микросхема 435ХП1 является наиболее высокочастотной в серии 435. Она позволяет создавать различные узлы с верхней граничной частотой до 200 МГц. Это УРЧ, УПЧ, смеситель, гетеродин, ограничитель, умножитель частоты и др. Варианты схем двух усилителей и гетеродина, выполненных на микросхеме 435ХП1, показаны на рис. 2.30. В усилителях (см. рис. 2.30,*б*, *в*) резистор R1 с сопротивлением 30...100 Ом целесообразно подключать к выводу 8 для предотвращения самовозбуждения при емкостном характере полного сопротивления источника сигнала. При реализации гетеродина (см. рис. 2.30,*г*) необходимо, чтобы кварц работал на пятой механической гармонике. Если микросхема используется при напряжении источника питания 13,5 В и выводы 5 и 6, 12 и 13 попарно замкнуты, то для предотвращения перегрева транзисторов целесообразно включать между выводами 2 и 3, 9 и 10 резисторы с сопротивлением не менее 3,3 кОм. Если же в коллекторные цепи транзисторов включены резисторы с сопротивлением 500 Ом, то между выводами 2 и 3, 9 и 10 можно включать любые резисторы, обеспечивающие требуемый режим.

Микросхему КР1005ХА8 (рис. 2.31,*а*) выпускают в двух модификациях. Она предназначена для использования в системах ФАПЧ радиоприемной аппаратуры. В ее состав входят не связанные по сигнальным цепям перемножитель (П),

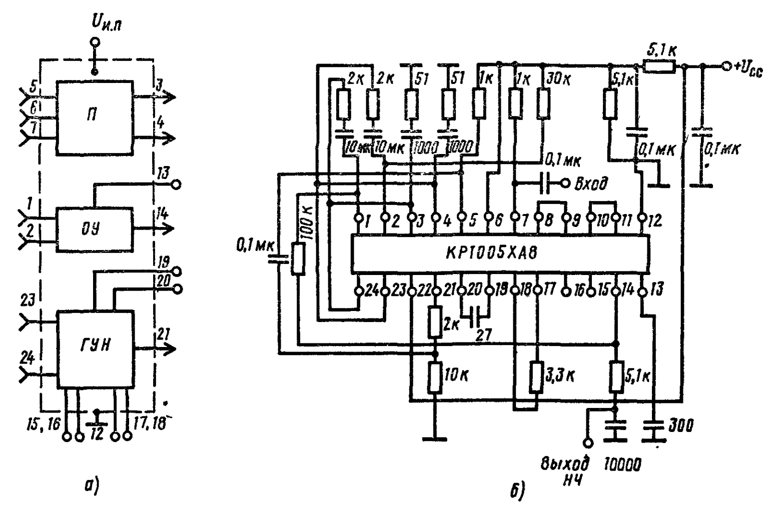


Рис. 2.31. Микросхема КР1005ХА8 (а) и вариант ее применения в детекторе ЧМ (б)

операционный усилитель (ОУ) и ГУН. Микросхема может использоваться в ЧМ детекторе (рис. 2.31,*б*), следящем фильтре и др.

Назначение выводов: 1, 2 — входы ОУ; 3, 4 — выходы перемножителя; 5—7 — входы перемножителя; 13 — коррекция АЧХ; 14 — выход ОУ; 15, 16 — цифровое управление частотой ГУН; 17, 18 — управление ГУН; 19, 20 — частотозадающие С; 21 — выход ГУН.

Модификации ИС различаются амплитудой выходного напряжения ГУН (не менее 1,9 В для модификации А и не менее 0,9 В для модификации Б). Верхняя граничная частота не менее 15 МГц. Выходное сопротивление фазового детектора 8...16 кОм. На входы 5 и 7 перемножителя допускается подача переменного напряжения не более 3 В. Напряжение питания 20 (однополярное) или ±10 В (двухполярное). Ток потребления не более 20 мА.

В трактах цветности телевизионных приемников находят применение многофункциональные ИС серии К174, такие как К174ХА1, К174ХА8, К174ХА9, К174ХА11.

Микросхема К174ХА1 (рис. 2.32) предназначена для выделения цветоразностного красного (синего) видеосигнала. Она содержит электронный коммутатор (ЭК), усилитель-ограничитель (УО) и частотный детектор (ЧД). Входные сигналы поступают на выводы 6 и 10. Амплитуда этих сигналов не должна превышать 1,5 В. Управление коммутатором производится по выводам 7 и 9. Уровни переключающих напряжений не должны превышать 5,5 В. Смена полярности импульсов приводит к открыванию и закрыванию коммутатора нужного канала.

С выхода коммутатора (вывод 4) цветовые поднесущие, модулированные цветоразностными сигналами, поступают на УО и далее на ЧД, где и выделяются цветоразностные сигналы. К ЧД подключаются контуры, настроенные на цветовые поднесущие частоты. Вывод 13 используется для подачи

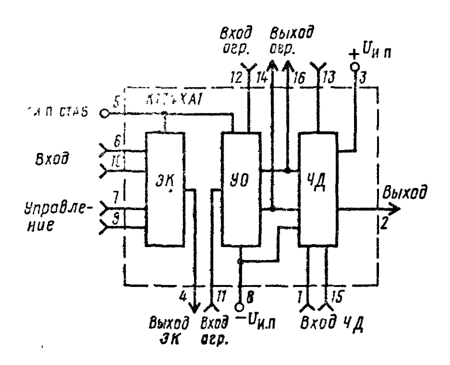


Рис. 2.32. Структурная схема ИС К174ХА1

внешнего управляющего напряжения, выключающего канал цветности при приеме черно-белого сигнала. Размах цветоразностного выходного сигнала не менее 1,1 В. Полоса пропускания до выхода ограничителя не менее 12 МГц. Ослабление перекрестных искажений не менее 40 дБ. Напряжение питания 12 В, ток потребления 30...50 мА.

В качестве двухканального электронного коммутатора, усилителя-ограничителя и демодулятора цветоразностных сигналов находит применение и ИС К174ХА8. В отличие от ИС К174ХА1 она содержит блок режима, позволяющий переключаться с системы СЕКАМ на систему ПАЛ. При этом частотный детектор преобразуется в фазовый. Электрические параметры К174ХА8 несколько лучше, чем у ИС К174ХА1. Напряжение питания 12 В, ток потребления не более 46 мА.

Микросхема К174ХА9 усиливает и ограничивает цветовые сигналы, выделяет сигналы полустрочной частоты и отключает цвет. На частоте 4,2 МГц при входном напряжении 100 мВ выходное напряжение составляет 1,8...2,3 В. Полоса пропускания при неравномерности 1 дБ составляет 3,2...5,2 МГц, напряжение питания 12 В, ток потребления не более 47 мА.

Микросхему К174ХА11 применяют для синхронизации строчной развертки, формирования стробимпульсов, выделения цветовой поднесущей и кадровых синхроимпульсов (рис. 2.33).

В ее состав входят выходной каскад кадрового синхроимпульса (ВККС), переключатель постоянной времени фильтра (ППВФ), два фазовых детектора (ФД), задающий генератор (ЗГ), переключатель длительности выходного импульса (ПД), выходной каскад (ВК), устройство выделения кадрового синхроимпульса (СВК), стабилизирующее устройство совпадения С—К (СУ1), устройство выделения строчного синхроимпульса (СВС), стабилизирующее устройство совпадения С-К-Т (СУ2), генератор тестовых импульсов (ГТИ), амплитудный селектор (АС), селектор помех (СП), пиковый детектор совпадения (ПДС), формирователь стробимпульса цветовой поднесущей (ФСИ), фазовый регулятор (ФР) и генератор управляющего импульса (ГВУП).

При типовой схеме включения ИС амплитуда выходного строчного импульса на выходе 3 не менее 9,5 В; амплитуда импульса гашения в составе стробимпульса выделения цветовой поднесущей на выводе 7 4...5 В, амплитуда

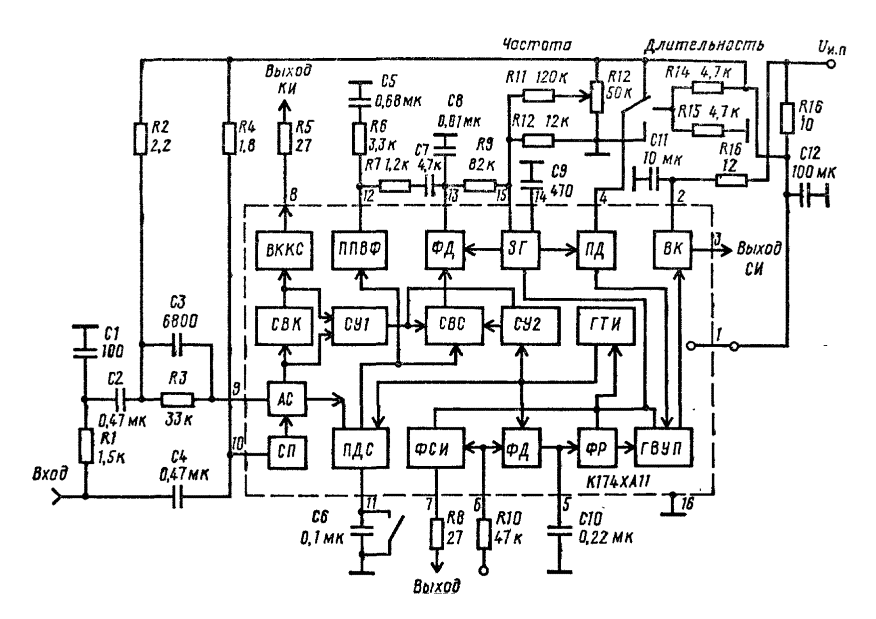


Рис. 2.33. Типовая схема включения ИС К174ХА11

выходного стробимпульса выделения цветовой поднесущей на выводе 7 не менее 10 В, такая же амплитуда кадрового синхроимпульса на выводе 8.

Время задержки между фронтом синхроимпульса и фронтом импульса обратного хода 0,3...1,7 мкс, между фронтом синхроимпульса и фронтом стробимпульса цветовой поднесущей 4,5...5,7 мкс, между фронтом кадрового синхроимпульса на входе ИС и фронтом этого же импульса на выходе не более 20 мкс. Напряжение питания 12 В, ток потребления 25...53 мА.

Микросхема декодера телевизионных сигналов К224ХК2 восстанавливает поднесущую частоты цвета, формирует напряжение АРУ для первых усилительных каскадов видеосигнала, осуществляет синхронизацию триггера электронного коммутатора декодера сигналами цветовой синхронизации. В отличие от аналогов ИС имеет устройство включения генератора поднесущей частоты, позволяющее управлять моментом его включения. Микросхема характеризуется полосой захвата ±300 Гц, полосой удержания ±600 Гц, амплитудой поднесущих колебаний 0,75 В и напряжением АРУ до 10,5 В. Напряжение питания 12 В, ток потребления не более 50 мА.

Микросхема К224ХК2 может применяться совместно с ИС К224ХК1, К224ХА3, К174ХА8, К174УК1 и др. По степени интеграции эта ИС относится к большим гибридным ИС.

В блоках звукового и видеоканалов цветных кассетных видеомагнитофонов применяются многофункциональные ИС серии КР1005.

Микросхема КР1005ХА4 предназначена для усиления и нормализации входного сигнала, внесения предыскажений, преобразования входного сигнала в ЧМ сигнал яркости в канале записи со спектром 3...7,5 МГц. Микросхема обеспечивает диапазон напряжений на выходе видеосигнала 0,7...0,85 В, диапа-

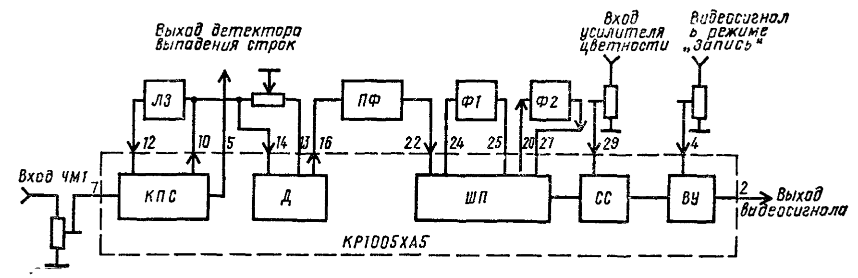


Рис. 2.34. Структурная схема ИС КР1005ХА5

зон перестройки ЧМ по частоте на выходе 3,5...6 МГц. Длительность выходного строчного импульса (вывод 6) 3,5...4,5 мкс.

Микросхема воспроизведения яркостного сигнала КР1005ХА5 (рис. 2.34) состоит из компенсатора потерянных строк (КПС), демодулятора (Д), шумоподавителя (ШП), смесителя сигналов яркости и цветности (СС) и выходного усилителя (ВУ).

Входной ЧМ сигнал яркости поступает в КПС через вывод 7 и после усиления подается через вывод 10 в демодулятор и во внешнюю линию задержки (ЛЗ), подключенную к выводам 10 и 12.

Если пропадает информация о целой строке или ее части, на выводе 5 формируется потенциал 0,2 В, закрывающий на время выпадения информации о яркости ИС цветовой синхронизации, в качестве которой рекомендуется ИС КР1005ХА7. Одновременно включается имеющийся в КПС усилитель задержанного сигнала, в который поступает с ЛЗ информация предыдущей строки. Усиленный сигнал подается на вывод 10. При продолжительном отсутствии сигнала яркости на выводе 7 процесс замещения повторяется. При появлении сигнала на выводе 7 усилитель задержанного сигнала выключается.

Демодулятор преобразует ЧМ сигнал в видеосигнал. На его входе ЧМ сигнал усиливается, ограничивается и лишь потом происходит демодуляция. Нагрузкой демодулятора служит полосовой фильтр (ПФ). К выводам 13 и 14 целесообразно подключать балансирующий резистор.

Шумоподавитель выполняет две основные функции: формирует требуемую АЧХ и подавляет шумы, обусловливаемые шумами магнитной ленты и высокочастотными наводками на сигнальные цепи ИС.

Видеосигнал поступает с демодулятора на вывод 22 ШП, усиливается и отфильтровывается от частот выше 4,5 МГц, для чего используется фильтр Ф1. Затем сигнал поступает в усилитель ШП, усиливается и двумя путями подается на сумматор: непосредственно с усилителя и по цепи фильтр верхних частот — ограничитель-фильтр (Ф2). В сумматоре сигналы взаимно компенсируются, шумовая составляющая вырезается из основного видеосигнала. По внутренней цепи сигнал яркости поступает в смеситель, где смешивается с ЧМ сигналом цветности, подаваемым на ИС через вывод 29 в полосе частот 3,9...4,75 МГц.

В режиме «Воспроизведение» видеосигнал с цветовой «насадкой» поступает со смесителя в выходной усилитель и далее на выход видеосигнала (вывод 2). В

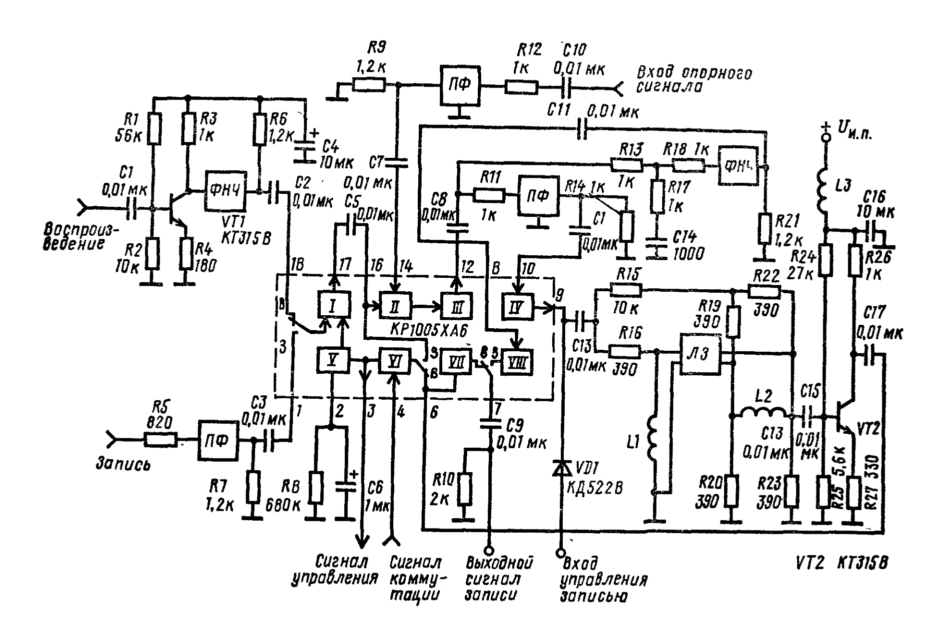


Рис. 2.35. Типовая схема включения ИС КР1005ХА6 в ИС:

I — усилитель записи — воспроизведения с АРУ; II — балансный смеситель; III — усилитель; IV — усилитель воспроизведения; V — детектор АРУ; VI — селектор сигналов опознания цвета; VII — усилитель воспроизведения; VIII — усилитель записи

режиме «Запись» полный телевизионный сигнал подается обычно с ИС КР1005ХА4 на вывод 4 ИС КР1005ХА5, усиливается и через выходной усилитель поступает на вывод 2. При этом рассмотренный ранее тракт видеосигнала отключается от выходного усилителя.

Коэффициент усиления напряжения на частоте 3,5 МГц между выводами 4 и 2 в пределах 12...14 дБ, между выводами 7 и 10 4...6,5 дБ, между выводами 12 и 10 12...16 дБ, между выводами 23 и 2 12...15 дБ, между выводами 22 и 2 14...17 дБ, между выводами 29 и 2 11...15 дБ. Крутизна преобразования 270...450 мВ/МГц. Напряжение питания 9 В, ток 50...80 мА.

Микросхема КР1005ХА6 (рис. 2.35) предназначена для обработки цветового сигнала и выделения сигналов цветовой синхронизации.

В режиме «Запись» ИС усиливает цветовой сигнал, поддерживая постоянным его уровень на входе усилителя, а затем с помощью балансного смесителя осуществляет перенос сигнала из полосы 3,9...4,75 МГц в полосу 0,25...1,1 МГц. При этом коэффициент подавления опорной частоты не менее 35 дБ. Выходное напряжение балансного смесителя 0,7...0,9 В. В режиме «Воспроизведение» сигнал усиливается до и после переноса его в исходную область верхних частот. В обоих режимах выделяется сигнал опознания цвета.

Напряжение питания ИС 9 В, ток потребления не более 32 мА. Напряжение питания подается на выводы 5 и 13 микросхемы. Для обеспечения устойчивой работы в диапазоне питающих напряжений и рабочих температур в ИС имеется стабилизатор напряжения.

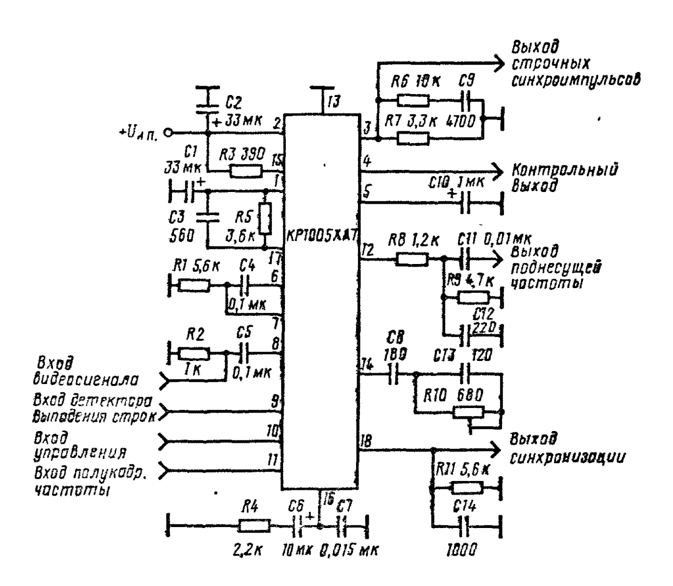


Рис. 2.36. Типовая схема включения ИС КР1005ХА7

Назначение ИС КР1005ХА7 (рис. 2.36) — амплитудная селекция синхроимпульсов из видеосигнала, формирование строчных импульсов, генерация и автоматическая подстройка частоты и фазы сигналов поднесущей частоты прямоугольной формы, частота которых в 40 раз выше строчной.

Особенностью ИС является совмещение на общей подложке аналоговых и цифровых узлов. Цифровые узлы выполнены на основе И^{2}Л элементов (см. гл. 1), обеспечивающих работу на частотах до 5 МГц. Режим работы ИС характеризуется амплитудой строчного синхроимпульса 5,0...6,7 В, амплитудой импульса цветового опознания 5,4...6,7 В, амплитудой импульса поднесущей частоты 1,7...2,3 В. Полоса захвата системы ФАПЧ ±1 кГц.

Напряжение питания 9 В, ток потребления 30...45 мА.

2.10. Микросхемы вторичных источников питания

Для стабилизации напряжения в радиоэлектронной аппаратуре используют общие стабилизированные источники питания и индивидуальные стабилизаторы с общими нестабилизированными источниками питания. Во втором случае применяются как простейшие параметрические стабилизаторы, так и более сложные стабилизаторы компенсационного типа и импульсные стабилизаторы, выпускаемые в виде специализированных ИС. Параметры некоторых из них приведены в табл. 2.5.

Серия К142 состоит из четырех ИС регулируемых стабилизаторов напряжения (К142ЕН1 — К142ЕН4), трех ИС стабилизаторов с фиксированным выходным напряжением (К142ЕН5, К142ЕН8, К142ЕН9), одной ИС — стабилизатора с двухполярным фиксированным выходным напряжением (К142ЕН6) и

Таблица 2.5

Тип ИС	K_U, %/В	K_I, %	$U_{вх\ max}$, В	$U_{вых}$, В	$I_{пот}$, мА
К142ЕН1 (А, Б)	0,3; 0,1	0,5; 0,2	20	3...12	4
К142ЕН2 (А, Б)	0,3; 0,1	0,5; 0,2	40	12...30	4
К142ЕН3 (А, Б)	0,05	0,5	45	16...30	10
К142ЕН4 (А, Б)	0,05	0,5	40	15...30	10
К142ЕН5 (А, Б)	0,05	3	35	$5\pm0{,}1$; $6\pm0{,}12$	10
К142ЕН5 (В, Г)	0,05	2	35	$5\pm0{,}18$; $6\pm0{,}21$	10
К142ЕН6 (А, Б)	0,005	0,2	40	14,7...15,3	7,5
К142ЕН8 (А, Б)	0,05	1	35	$9\pm0{,}27$; $12\pm0{,}36$	10
К142ЕН8 В	0,05	1	35	$15\pm0{,}45$	10
К142ЕН9 (А, Б)	0,05	1	40	$20\pm0{,}4$; $24\pm0{,}48$	10
К142ЕН9 В	0,05	1	40	$27\pm0{,}54$	10

одной ИС (К142ЕП1), представляющей собой каскад управления импульсного стабилизатора напряжения.

Принцип построения интегральных стабилизаторов можно рассмотреть на примере ИС К142ЕН1 (рис. 2.37,*а*). Основными каскадами стабилизатора компенсационного типа являются: источник опорного напряжения, каскад сравнения и регулирующий элемент. В ИС К142ЕН1 источник опорного напряжения выполнен на стабилитроне VD1 и МДП транзисторе VT1. Каскад сравнения реализован в виде дифференциального усилителя на транзисторах VT3, VT5 с МДП транзистором VT4 в качестве динамической нагрузки. Между этими каскадами для развязки, уменьшения нагрузки параметрического стабилизатора и снижения уровня стабилизированного напряжения, подаваемого на базу транзистора VT3, включен эмиттерный повторитель на транзисторе VT2 с резисторами R1, R2 и термостабилизирующим диодом VD2.

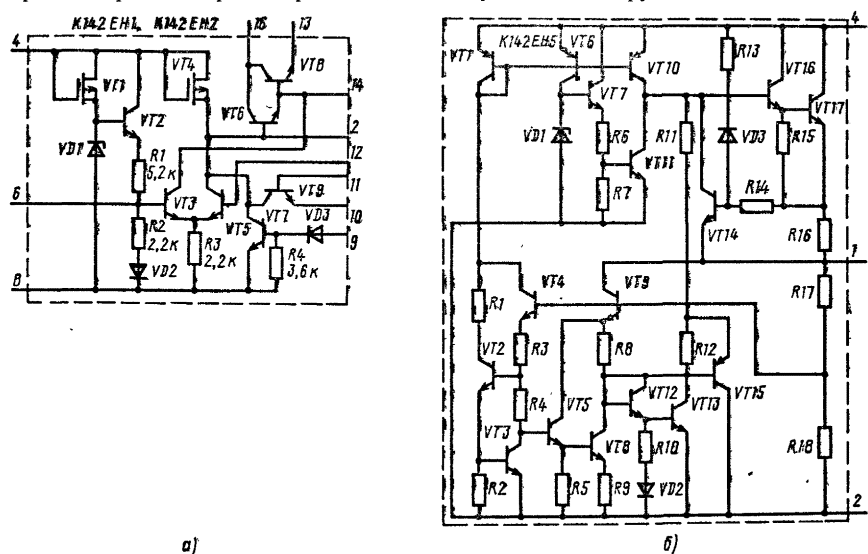


Рис. 2.37. Микросхемы стабилизаторов К142ЕН1 (а) и К142ЕН5 (б)

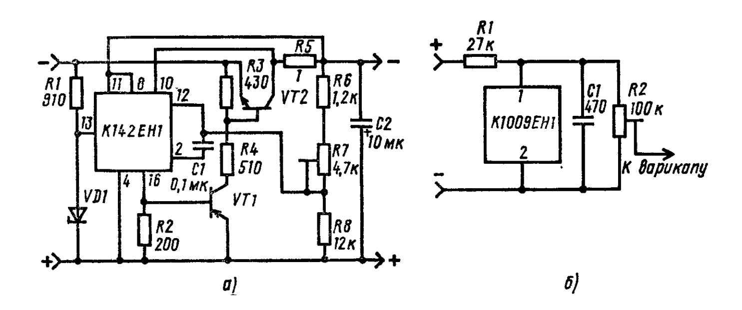


Рис. 2.38. Стабилизаторы напряжения:
а — отрицательной полярности; б — для питания варикапов

Роль регулирующего элемента выполняет составной транзистор (VT6, VT8). Вспомогательными каскадами стабилизатора является устройство защиты от перегрузки по току и короткому замыканию на транзисторе VT9 и каскад дистанционного включения внешним сигналом на транзисторе VT7, диоде VD3 и резисторе R4.

Такую же схему имеет стабилизатор ИС К142ЕН2. Для повышения стабильности тока и напряжения в ИС предусмотрена возможность подключения источника опорного напряжения к отдельному источнику питания. Для уменьшения пульсаций выходного напряжения рекомендуется между выводами 8 и 13 подключать конденсатор большой емкости.

Значительно более сложная схема реализована в ИС К142ЕН3 и К142ЕН4. Двукратное сравнение изменения выходного напряжения обеспечивает получение коэффициента нестабильности по напряжению на порядок лучше, чем у ИС К142ЕН1 и К142ЕН2.

Если использование всех этих ИС связано с подключением внешних элементов (рис. 2.38,*а*), то ИС К142ЕН5 (рис. 2.37,*б*) представляет собой функционально законченный стабилизатор. Источник опорного напряжения ИС К142ЕН5 выполнен на транзисторах VT3 — VT5, VT8 и резисторах R2 — R5, R8, R9. В узле сравнения сигнал рассогласования, выделяемый транзистором VT8, усиливается усилителем на транзисторах VT12, VT13, VT15. Регулирующий элемент реализован на транзисторах VT16 и VT17. Транзисторы VT5, VT8, VT15 и диод VD2 обеспечивают температурную компенсацию каскадов.

В ИС имеются и дополнительные каскады: узел запуска на транзисторе VT2 и резисторе R1, узел защиты от короткого замыкания и перегрузки по току на транзисторе VT14 и резисторах R13 — R16, каскад тепловой защиты на транзисторах VT7, VT11, диоде VD1 и резисторах R6 и R7. На транзисторах VT1, VT6 и VT10 выполнены генераторы стабильного тока, обеспечивающие электрический режим основных каскадов.

В выходных каскадах вторичных источников питания находят применение ИС для преобразователей и стабилизаторов тока и напряжения серии К286, выполненные с широким использованием дифференциальных каскадов. Коэффициент усиления ИС К286ЕП3 составляет 10...200, К286ЕП4 — около 200, К286ЕП5 — 500. Время включения не более 0,1...0,3 мкс.

Для питания варикапов в переключателях телевизионных каналов выпускается ИС К1009ЕН1, представляющая собой термокомпенсированный источник опорного напряжения. Схема включения ИС К1009ЕН1 приведена на рис. 2.38,*б*. Различные модификации этой ИС обеспечивают градацию стабильного напряжения в пределах 30...36 В. Ток стабилизации 3...8 мА.

2.11. Микросхемы таймеров

В последние годы семейство многофункциональных ИС пополнилось новым функционально завершенным элементом — таймером. Он включает в себя два согласованных высокочувствительных компаратора (А1, А2), RS-триггер, выходной инвертирующий усилитель мощности (УМ), элементы блокировки и разрешения, прецизионный делитель напряжения. Для нормального функционирования к компаратору подключается времязадающая RC цепь.

Структура первого отечественного таймера К1006ВИ1 приведена на рис. 2.39.

Резистивный делитель R1 — R3 задает пороговые напряжения для компараторов. Через вывод 5 их можно регулировать, не меняя напряжение питания (вывод 8). Компараторы предназначены для управления триггером, на входе которого формируются импульсы прямоугольной формы. Триггер управляет состоянием разрядного транзистора VT1. Выходной каскад усилителя мощности работает в режиме АБ. Он усиливает и инвертирует импульсы, поступающие с триггера.

Транзистор VT2 служит для установления режима работы таймера. В зависимости от уровня напряжения, подаваемого на вывод 4, таймер может находиться в рабочем или пассивном режиме. Если на вывод 4 подано напряжение менее 0,4 В, транзистор VT2 блокирует вход усилителя мощности и на выходе таймера, независимо от сигналов, подаваемых на входы (выводы 2 и 6), устанавливается напряжение низкого уровня (менее 0,1 В). Это пассивный режим.

Для перевода компаратора в рабочее состояние на вывод 4 необходимо подать напряжение более 1 В (разрешающее напряжение). Цепь блокировки при этом выключается и не влияет на уровень выходного сигнала. В этом режиме запуск происходит при подаче на вывод 2 напряжения меньше U_2. Компаратор А2 срабатывает и благодаря особенностям схемного решения, независимо от

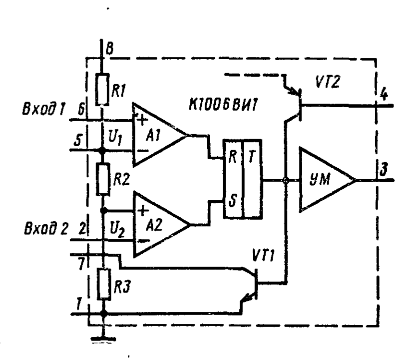


Рис. 2.39. Микросхема таймера К1006ВИ1

уровня напряжения на входе компаратора A1, триггер переходит в состояние запуска и формирует импульс, который затем усиливается и инвертируется усилителем мощности. На выходе таймера (вывод 4) устанавливается напряжение высокого уровня (примерно на 0,5 В ниже питающего напряжения). Одновременно под воздействием сформированного триггером импульса закрывается транзистор VT1.

Напряжение на конденсаторе C экспоненциально растет, приближаясь к напряжению источника питания. Напряжение высокого уровня устанавливается и на выходе таймера. Скорость нарастания напряжения на конденсаторе C зависит от постоянной времени времязадающей цепи.

Высокий уровснь напряжения на выходе сохраняется до тех пор, пока напряжение на конденсаторе не возрастет до 2/3 $U_{и.п.}$ При этом условии таймер переключается в исходное положение, транзистор VT1 переходит в режим насыщения, разряжая конденсатор C. На выходе таймера устанавливается напряжение низкого уровня, который сохраняется до тех пор, пока на входе таймера под воздействием внешнего импульса напряжение не изменится до $U_{и п}/3$. Мгновенный сброс напряжения на конденсаторе C может быть произведен подачей на вывод 4 напряжения менее 0,4 В.

Параметры элементов времязадающей цепи жестко связаны с длительностью генерируемых импульсов. Сопротивление резистора этой цепи выбирается в пределах от 150...1000 Ом до 10...20 МОм. Емкость конденсатора не должна быть меньше 100 пФ. При определении верхней границы емкости необходимо обеспечить, чтобы ток утечки (а он больше у конденсаторов большей емкости) не превышал зарядный ток, протекающий через резистор этой цепи.

При создании практических устройств на базе таймера целесообразно шунтировать вывод 5 конденсатором C емкостью 0,01 мкФ. Это способствует уменьшению влияния внешних помех и пульсаций напряжения.

Время нарастания выходного напряжения таймера не более 100 нс. Выходное сопротивление около 10 Ом. Напряжение питания может быть выбрано в пределах 5...16,5 В. Ток на выходе усилителя мощности до 200 мА, что достаточно для управления электромагнитными реле.

Микросхему таймера можно использовать при построении различных генераторов, формирователей импульсов, преобразователей и др. Кроме рассмотренной разновидности таймеров выпускают таймеры с двоичными или десятичными счетчиками. Их называют счетными и используют для прецизионного отсчета временных интервалов, генерации коротких и сверхдлинных импульсов, синтеза частот и др.

2.12. Микросхемы наборов элементов

Большое разнообразие характерно для ИС, представляющих собой наборы элементов. Шесть модификаций ИС КР159НТ1 представляют собой базовые схемы дифференциальных усилителей. Это пары согласованных n-p-n транзисторов с коэффициентом передачи тока базы 20...180.

Для создания дифференциальных и операционных усилителей можно использовать согласованные транзисторные пары и одиночные транзисторы в ИС К198НТ1—К198НТ8. Здесь есть и n-p-n транзисторы с коэффициентом

передачи тока базы, равным 20...250, и p-n-p транзисторы с коэффициентом передачи 60...300.

Микросхема К224НТ1 представляет собой транзисторную сборку, содержащую три транзистора КТ359. Микросхему выпускают в трех модификациях. Классификацию проводят по коэффициенту передачи тока базы транзисторов (30...90, 50...150, 70...280). Модуль коэффициента передачи тока на частоте 100 МГц не менее 3. Коэффициент шума не более 6 дБ. Обратный ток коллектора менее 0,5 мкА. Напряжение питания 9 В.

Согласованные пары полевых транзисторов предназначены в основном для использования во входных устройствах малошумящих дифференциальных и операционных усилителей. Двенадцать модификаций четырех ИС имеют разную крутизну (от 0,3 мА/В для К504НТ1А до 5 ма/В для К504НТ2В) и разный начальный ток стока. Входная и проходная емкости не превышают у ИС К504НТ1 и К504НТ2 соответственно 6 и 2 пФ. Напряжение отсечки для всех транзисторов не более 4,5 В, а максимальное напряжение сток — исток 10 В. Коэффициент шума не более 2 дБ. Граничная частота усиления по мощности для всей совокупности модификаций составляет от 25 до 350 МГц.

Пять разновидностей ИС серии К142 выполнены в виде диодных матриц с различными вариантами соединения элементов (в ИС К142НД5 диоды не соединены). Диодные мосты, диодные матрицы, пары последовательно соединенных диодов и одиночные диоды содержат ИС серии К542.

Некоторые ИС представляют собой наборы резисторов и конденсаторов. Например, ИС К260НЕ1 представляет собой резистивно-конденсаторную матрицу, содержащую 16 резисторов сопротивлением от 100 Ом до 10 кОм и 13 конденсаторов емкостью 1000 и 4700 пФ. Она предназначена для создания малошумящих усилителей промежуточной частоты при использовании внешних транзисторов. Микросхема может применяться и в качестве набора резисторов и конденсаторов совместно с ИС серии К265.

Широкий набор различных по номиналам резисторов, конденсаторов и разнообразных вариантов их соединений реализован в пленочных ИС.

Глава третья

УЗЛЫ И УСТРОЙСТВА НА АНАЛОГОВЫХ МИКРОСХЕМАХ

3.1. Некоторые особенности построения аналоговых узлов и устройств на микросхемах

Эффективное использование выпускаемых промышленностью аналоговых ИС требует учета целого ряда их специфических особенностей, связанных с реализованными схемными решениями, электрическими и конструктивными параметрами, технологией производства, номенклатурой и др.

Аналоговые ИС характеризуются различной степенью функциональной завершенности, но, как правило, применение любой из них связано с *использованием внешних элементов*. Это расширяет диапазон использования

многих ИС. Их можно применять на различных частотах, с различными видами нагрузки, при создании различных по функциональному назначению каскадов и др. При использовании типовых схем включения практическая реализация любительской и профессиональной аппаратуры не вызывает принципиальных трудностей. Однако применение ИС в нестандартных вариантах включения часто вызывает серьезное затруднение. Во-первых, не всем радиолюбителям привычно мышление категориями функционально-узлового метода проектирования, во-вторых, справочная литература не дает достаточного объема информации для применения ИС в различных вариантах, в-третьих, сложность ИС, особенно последних выпусков зачастую не позволяет применить известные методики расчета электронных схем для определения параметров недостающих элементов. В итоге многие начинающие, а иногда и опытные радиолюбители много времени вынуждены уделять физическому моделированию, макетированию.

Применение ИС часто вызывает изменение установившихся принципов построения трактов аналоговых устройств. Например, вместо покаскадного использования селективных элементов после нескольких широкополосных усилительных каскадов часто применяют сосредоточенную фильтрацию сигналов. Широко используют универсальные по своим возможностям операционные и дифференциальные усилители, нетрадиционные для аппаратуры, выполненной без ИС. Для ИС характерна «транзисторная избыточность», объяснимая частично тем, что изготовить на одной подложке большое количество идентичных транзисторов экономичнее и технологичнее, чем изготовлять при ограниченном количестве транзисторов различные резисторы и конденсаторы, не говоря уже о серьезных ограничениях в диапазонах их параметров.

Применение ИС, особенно повышенного уровня интеграции, позволяет реализовать сложные технические решения даже при не очень высокой квалификации разработчика. Стало возможным создание любительских переносных радиоприемников с параметрами, которые раньше были достижимы только в профессиональной аппаратуре. Такие приемники могут иметь практически все радиовещательные и радиолюбительские диапазоны, принимать как радиостанции с амплитудной и частотной модуляцией, так и станции, работающие на одной боковой частоте в режиме частотного или амплитудного телеграфирования.

Многие примеры применения различных микросхем рассмотрены в предыдущей главе. Здесь же приведены лишь отдельные примеры применения серийных аналоговых ИС. Часть из них разработана при участии опытных радиолюбителей Куликова О. В., Царева Н. А., Борейши А. Э. Ознакомление с оригинальными разработками и типовыми вариантами применения ИС может помочь читателям в создании собственных конструкций.

3.2. Портативный кассетный стереомагнитофон

Применение серийных ИС позволяет создавать качественные магнитофоны радиолюбителями и специалистами любой квалификации.

На рис. 3.1 приведена схема портативного стереомагнитофона. Магнитофон состоит из двух усилительных трактов, общего блока питания и генератора тока стирания и подмагничивания (ГСП). Усилительный тракт включает в себя

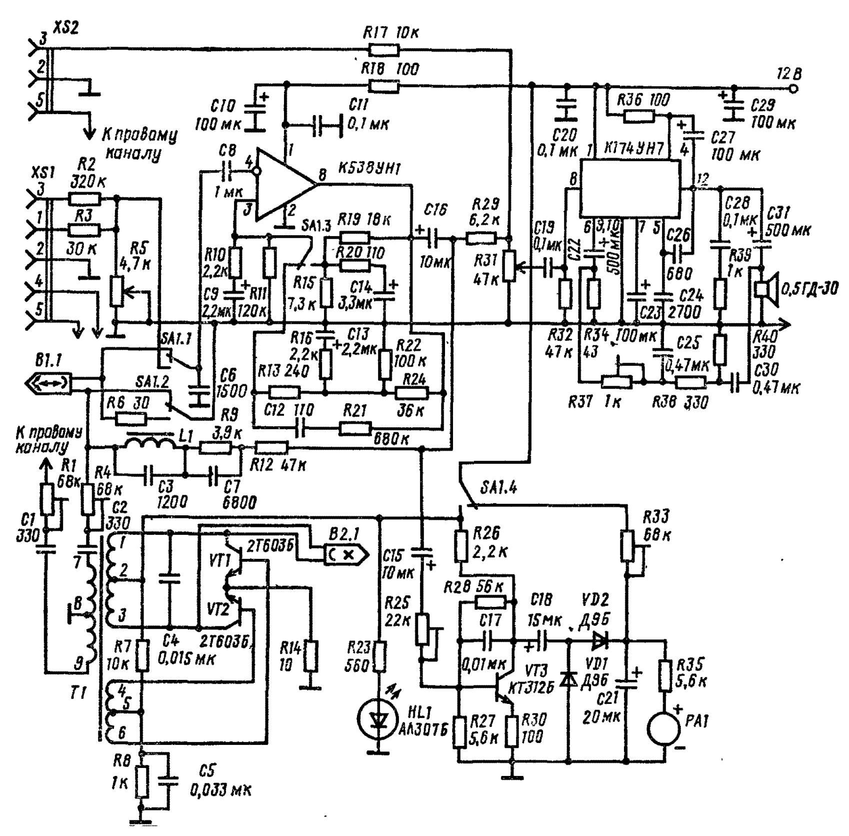


Рис. 3.1. Принципиальная схема стереомагнитофона

универсальный усилитель, оконечный усилитель и индикатор уровня. При изготовлении магнитофона использован заводской ЛПМ.

В режиме «Воспроизведение» сигнал с магнитной головки B1.1 поступает на инвертирующий вход ИС К538УН1 (вывод 4). Амплитудно-частотная характеристика формируется с помощью элементов цепи ОС (R13, R16, R21, R22, R23, C12, C13). После усиления сигнал через регулятор громкости R31 поступает на оконечный усилитель, выполненный на ИС К174УН7. Так как в УЗЧ ИС отсутствует регулятор тембра, то для более эффективного воспроизведения низших и высших частот применена внешняя частотно-зависимая ООС (R37, R38, R40, C25, C30). Эта цепь создает подъем АЧХ на частотах 100 Гц и 15 кГц относительно частоты 1,5 кГц на 6 дБ. Подбором сопротивления резистора R37 можно регулировать уровень сигнала. С резистора R31 через резистор R17 сигнал передается на линейный выход.

В режиме «Запись» сигнал поступает на инвертирующий вход ИС К538УН1 от звукоснимателя XS1.3 или от приемника XS1.1. Амплитудно-частотная характеристика в этом режиме формируется с помощью RC цепи (R15, R19, R20, C14). На высших частотах осуществляется дополнительная коррекция АЧХ

за счет контура, образованного индуктивностью головки В1.1 и конденсатором С6. Контур настроен на частоту 14 кГц. Сигнал записи после усиления в ИС К538УН1 поступает не только на ИС К174УН7, но и на индикаторный усилитель, выполненный на транзисторе VT3.

Через токостабилизирующую цепь Р9, R12, С7 и фильтр-пробку L1C3 сигнал записи подводится к головке В1.1. Через резистор R4 и конденсатор С2 на головку поступает и высокочастотное напряжение подмагничивания от генератора, выполненного на транзисторах VT1 и VT2. Уровень записи устанавливается с помощью переменного резистора R5. Ток подмагничивания регулируется потенциометром R4. Индикатор РА1 в режиме записи показывает уровень сигнала, а в режиме воспроизведения — напряжение питания.

В стереомагнитофоне катушка фильтра-пробки L1 выполнена на арматуре контура ПЧ радиоприемника VEF-12 проводом ПЭВ-2 диаметром 0,12 мм до заполнения. Фильтр настроен на частоту ГСП 70 кГц. Трансформатор Т1 намотан на ферритовом кольце (М1000НМ) размерами К16Х10Х4 мм. Обмотки содержат: 1—2—3 25+25 витков ПЭЛШО (0,35), 4—5—6 4+4 витка ПЭЛШО (0,15), 7—8—9 120+120 витков ПЭЛШО (0,1).

Рабочий диапазон частот сквозного канала магнитофона 40...12 500 Гц, неравномерность частотной характеристики ±3 дБ. Отношение сигнал-шум в канале записи-воспроизведения не менее 47 дБ. Коэффициент гармоник не более 3%.

Микросхему К538УН1 можно заменить на ИС К548УН1А, специально разработанную для стереоаппаратуры.

3.3. Генераторы

Генератор гармонических колебаний с логарифмической сеткой частот. На рис. 3.2 приведена схема генератора, выполненного на двух ИС и

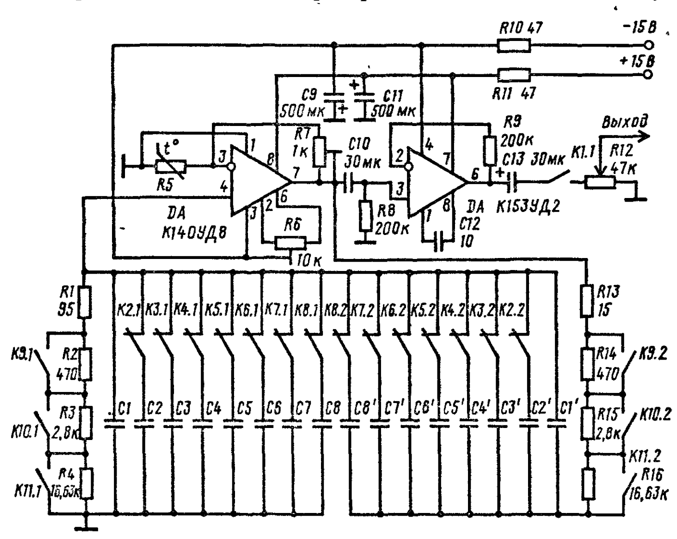
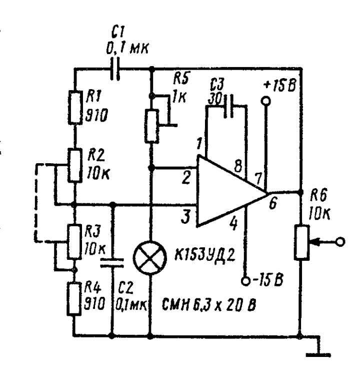


Рис. 3.2. Генератор гармонических колебаний с логарифмической сеткой частот

Рис. 3.3. Регулируемый генератор синусоидальных колебаний



обеспечивающего в диапазоне 50 Гц...50 кГц работу на 32 частотах, образующих логарифмическую сетку.

Генераторный каскад включает в себя ОУ на ИС К140УД8 и мост Вина-Робинсона (R1—R4, C1—C8, C1′—C8′, R13—R16). Резистор R5 (ТПМ-2/0,5 А) используется как элемент АРУ. Генератор перестраивается путем последовательного попарного переключения конденсаторов и резисторов моста.

На основе ОУ ИС К153УД2 выполнен повторитель напряжения, выполняющий функции буферного каскада, снижающего влияние нагрузки на основной элемент генератора. Резистор R12 используется как аттенюатор выходного уровня. Амплитуда выходного напряжения 2 В, относительная нестабильность частоты не более $5 \cdot 10^{-5}$, коэффициент нелинейных искажений менее 0,1%.

Генератор синусоидальных колебаний с регулируемой частотой. Пример использования ИС ОУ К153УД2 для создания компактного перестраиваемого генератора иллюстрируется схемой, приведенной на рис. 3.3.

Частота генерации изменяется с помощью спаренных резисторов R2 и R3. Стабилизация амплитуды колебаний обеспечивается параметрическим делителем, состоящим из резистора R5 и лампы накаливания, имеющей номинальное рабочее напряжение в диапазоне 5...12 В и ток потребления не выше 50 мА. Сопротивление «верхнего» плеча делителя устанавливают таким, при котором напряжение на выходе ОУ не выходит за пределы 2...5 В. Как показал эксперимент, в этом случае искажения выходного сигнала генератора на частоте 1 кГц не превышают 0,1%.

При показанных на схеме номиналах элементов генератор имеет диапазон рабочих частот 150 Гц...1,5 кГц. Диапазон можно изменить подбором емкостей конденсаторов C1 и C2. Однако максимальная частота генерации ограничена 20 кГц. Микросхему К153УД2 можно заменить ИС К140УД7, что, в частности, позволяет несколько повысить максимальную частоту генерации.

3.4. Усилители

Предусилитель-корректор. Важную роль в реализации высококачественного воспроизведения играют корректирующие усилители, при создании которых с успехом может быть использована ИС К548УН1А. Приведенная на рис. 3.4 схема предусилителя-корректора снабжена фильтром R2C2 с частотой среза около 500 кГц. Фильтр позволяет значительно снизить помехи от мощных близко расположенных УКВ передатчиков.

При создании предусилителя-корректора целесообразно подбором сопротивления резистора R3 установить на выходе ИС (вывод 7) напряжение, соответствующее $0{,}5U_{и.п}$.

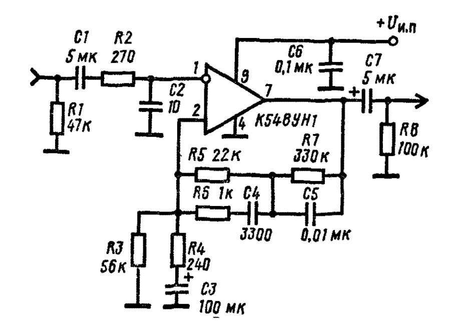


Рис. 3.4. Предусилитель-корректор

Усилитель для пьезоэлектрического датчика. Усилитель (рис. 3.5) выполнен на ИС К140УД6. Он обеспечивает в диапазоне 0,02...15 кГц коэффициент усиления по напряжению не менее 10 при входном сопротивлении около 1 МОм.

Регулятор тембра. Доступный любому радиолюбителю регулятор тембра может быть выполнен на ИС К140УД7 по схеме, приведенной на рис. 3.6.

При изменении положения движка потенциометра R3 из одного крайнего положения в другое значение коэффициента усиления по напряжению на частоте 20 кГц изменяется в пределах 20 дБ. При изменении положения движка потенциометра R5 коэффициент усиления изменяется в пределах 20 дБ на частоте 20 Гц.

Коэффициент усиления 0 дБ, коэффициент нелинейных искажений не более 0,01% при входном напряжении менее 0,5 В и выходном сопротивлении источника сигнала 1 кОм.

3.5. Блок преобразования и обработки телевизионного сигнала станции космической связи

На рис. 3.7 и 3.8 представлены структурная и принципиальная схемы блока преобразования и обработки сигнала (БПОС), используемого в любительской станции космической связи, имеющей отдельный тракт для приема телевизионных сигналов системы «Москва».

Блок выполнен на ИС серий К174 и К119. Он состоит из демодулятора (ДМ), видеоусилителя (ВУ), модулятора (М), частотного детектора звуковых

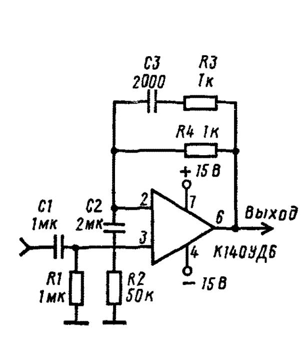


Рис. 3.5. Усилитель для пьезоэлектрических датчиков

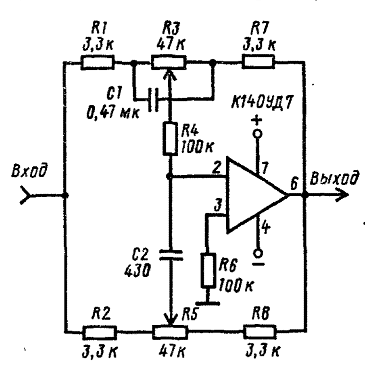


Рис. 3.6. Регулятор тембра

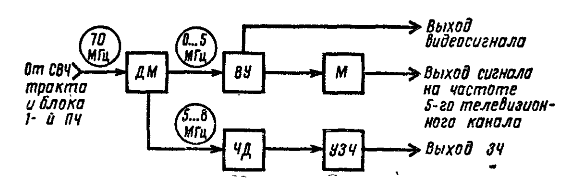


Рис. 3.7. Структурная схема БПОС

поднесущих (ЧД) и усилителя звуковой частоты (УЗЧ). Основное назначение блока — преобразование ЧМ сигнала с шириной полосы 27...30 МГц в нормальный (стандартный) видеосигнал с амплитудной модуляцией и выделение звуковых поднесущих.

С выхода блока первой ПЧ сигнал подается на селектор каналов типа СКМ-30 и после понижения частоты до 35 МГц на демодулятор, выполненный на ИС К174УР3 по схеме с расстроенными контурами. Выделенный демодулятором видеосигнал через эмиттерные повторители на транзисторах VT1 и VT2 поступает на видеоусилитель и на частотный детектор звуковых поднесущих.

Видеоусилитель выполнен на двух ИС К119УИ1. Фильтр C16C18C21L3 предназначен для формирования АЧХ видеоусилителя. Потенциометром R20 можно регулировать уровень видеосигнала. Цепь VD4, C28 устраняет дисперсию сигнала.

С выхода видеоусилителя видеосигнал поступает на модулятор, выполненный на транзисторах VT4 и VT5. С помощью модулятора видеосигнал переносится на частоту одного из телевизионных каналов. Во избежание «просачивания» выходного сигнала на вход СКМ-30 узел модулятора необходимо экранировать.

Частотный детектор реализован на основе ИС К174УР3. Он выделяет звуковые поднесущие в полосе 5...8 МГц. На основе ИС К174УН7 создан УЗЧ, работающий на нагрузку 4...8 Ом.

Конструктивно блок выполнен на единой печатной плате.

Катушки индуктивности L1, L2, L6—L9 имеют каркасы диаметром 5 мм и подстроечные сердечники СЦР1. Катушки L1 и L2 содержат по 7 витков провода ПЭВ-2 диаметра 0,55 мм, а катушки L7 и L8 — по 4 витка того же провода. Индуктивности L6 и L9 образуются 2,5 витками провода МГТФ 0,35, размещаемыми поверх витков катушек L7 и L8. Индуктивности L3 и L4 выполнены с помощью типовых дросселей типа ДМ 0,1, а в качестве дросселя Др4 используется первичная обмотка выходного трансформатора от радиоприемника «Сокол». Индуктивность L5 создается катушкой, выполненной с использованием сердечника СБ-12. Она содержит 23 витка провода ПЭЛШО-0,23.

Транзисторы КТ342Б можно заменить транзисторами КТ399 или КТ368. В блоке используются конденсаторы типа КМ, К-50-6 и резисторы МЛТ 0,25.

Блок прост в изготовлении и несложен в настройке. Для настройки достаточно иметь тестер и свип-генератор. После проверки режимов по постоянному току на вход блока СКМ-30 необходимо подать от свип-генератора ВЧ сигнал 70 МГц с полосой качания 20...25 МГц. Наблюдая на экране прибора S-образную характеристику частотного детектора, следует добиться ее симметричности подстройкой катушек индуктивностей L1 и L2.

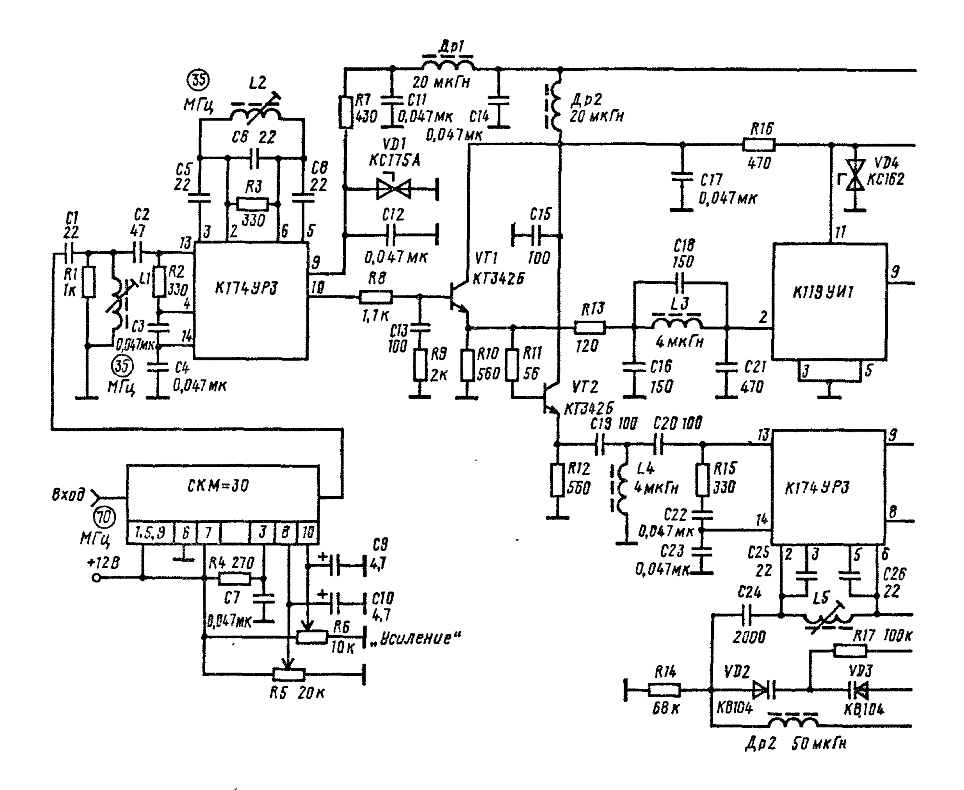


Рис. 3.8. Принципиальная схема БПОС

Фильтры L3C16C18C21 и L4C19C20 в настройке не нуждаются. Контур L5C24C27 VD2VD3 при среднем положении движка потенциометра R21 должен быть настроен на частоту 6 МГц. Контуры модулятора настраиваются в зависимости от частоты используемого телевизионного канала.

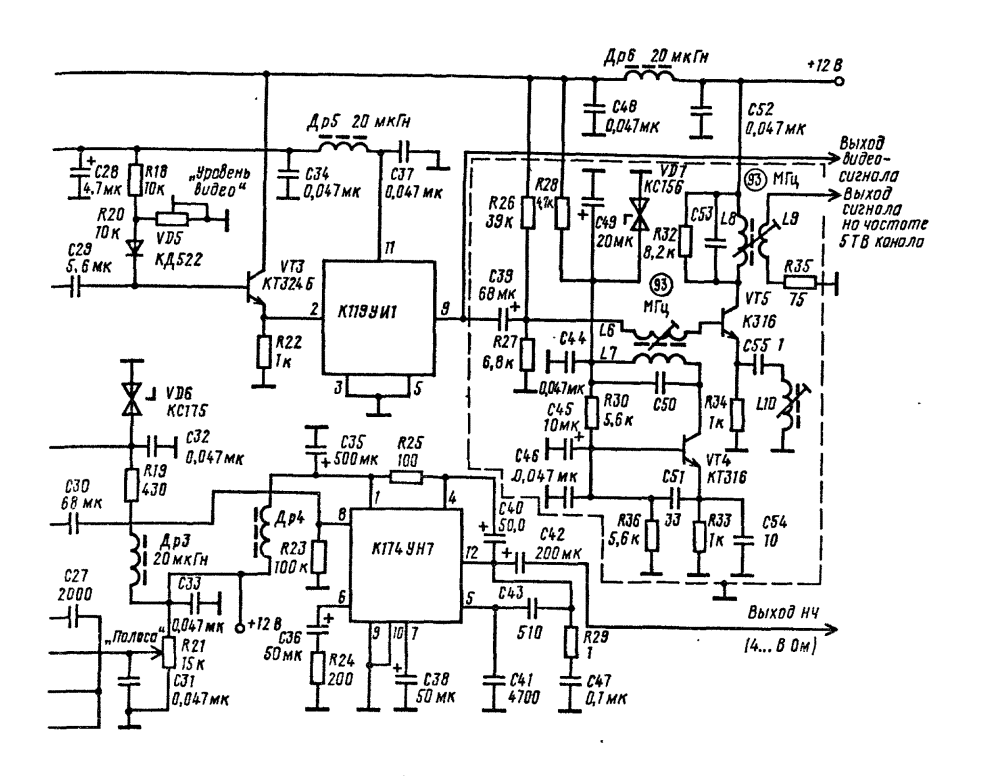
Глава четвертая

ЦИФРОВЫЕ МИКРОСХЕМЫ И ТИПОВЫЕ ФУНКЦИОНАЛЬНЫЕ УЗЛЫ

4.1. Общая характеристика цифровых микросхем

Современные цифровые микросхемы характеризуются широким диапазоном выполняемых функций и большим разнообразием вариантов конструктивно-технологического исполнения [2...7].

Цифровые ИС, как и аналоговые, выпускаются сериями. Микросхемы одной серии имеют одинаковые напряжения питания, электрические и эксплуатационные характеристики и при совместном применении не нуждаются в дополнительных согласующих элементах. Принадлежность ИС к



той или иной серии указывают в ее условном обозначении. Среди большого числа серий цифровых ИС можно выделить следующие группы: серии функционально полного состава, серии, специализированные по функциональному назначению, микропроцессорные комплекты больших интегральных схем.

Серии первой группы включают ИС различного функционального назначения: логические, триггеры, регистры, счетчики, дешифраторы, кодопреобразователи и т. д. Чем шире функциональный состав серии, тем в большей степени она обеспечивает выполнение требований к микроэлектронной аппаратуре в отношении надежности, компактности, экономичности, технологичности, удобства эксплуатации и ремонта. Некоторые серии состоят из 100 и более типов ИС. Примерами серий ИС с развитым функциональным составом могут служить серии К500, К155, К555, К561, 564 и др. Такие серии можно назвать универсальными, имея в виду широкую область их применения.

Серии ИС второй группы характеризуются более узкой специализацией. К ним относят серии ИС памяти К537, К565, К556, К573, К1601 и др., серии ИС сопряжения с линиями передачи и управления различными устройствами (интерфейсные ИС) К169, К170, К1102, серии ИС аналого-цифрового и цифро-аналогового преобразования К572, К1107, К1113 и др., серии ИС вторичных источников питания и т. д.

Серии ИС третьей группы, называемые микропроцессорными комплектами БИС, включают ИС, необходимые для построения микропроцессорных вычислительных и управляющих устройств. Сюда входят микропроцессоры, БИС ввода-вывода, таймеры, генераторы, различные вспомогательные ИС. Примеры микропроцессорных комплектов: К580, К1810, К588, К1801, К1802, К1804 и др.

Цифровую микросхему как функциональный узел характеризуют системой сигналов, которые целесообразно разделить на информационные ($X_1 \ldots X_m$ — входные, $Y_1 \ldots Y_n$ — выходные) и управляющие ($V_1 \ldots V_k$). Каждая ИС в соответствии со своим функциональным назначением выполняет определенные операции над входными сигналами (переменными), так что выходные сигналы (переменные) представляют собой результат этих операций: $Y_j = F(X_1, \ldots, X_m)$. Операторами F могут быть как простейшие логические преобразования, так и сложные многофункциональные преобразования, имеющие, например, место в БИС памяти, микропроцессоре и др.

Сигналы управления определяют вид операции, режим работы ИС, обеспечивают синхронизацию, установку начального состояния, коммутируют входы и выходы, стробируют входные или выходные сигналы, задают адрес, например в БИС памяти, и т. д.

Современные ИС повышенного уровня интеграции содержат в едином полупроводниковом кристалле десятки и сотни тысяч транзисторов, объединенных в сложные функциональные узлы и устройства. Такие БИС имеют большое число внешних выводов (24, 48 или 64) для информационных и управляющих сигналов. Учитывая сложность таких ИС, их свойства обычно рассматривают на структурном уровне с привязкой основных элементов структуры ИС к ее информационным и управляющим сигналам. Такой подход оказывается целесообразным и при рассмотрении сравнительно несложных ИС, таких как триггеры, регистры и т. п.

От функциональной сложности микросхемы зависит и система ее электрических параметров, которые обычно разделяют на статические и динамические. В общем случае перечень параметров может включать десятки наименований, причем многие из параметров характерны только для ИС какого-либо одного класса. Поэтому ограничимся рассмотрением тех из них, которые характеризуют большинство ИС. В дальнейших разделах книги этот перечень по мере необходимости будет расширен.

К статическим параметрам ИС относятся: напряжение источника питания $U_{и.п}$; входное $U^0_{вх}$, $U^1_{вх}$ и выходное $U^0_{вых}$, $U^1_{вых}$ напряжение низкого (лог. 0) и высокого (лог. 1) уровня соответственно (рис. 4.1); входной $I^0_{вх}$, $I^1_{вх}$ и выходной $I^0_{вых}$, $I^1_{вых}$ токи при напряжениях низкого и высокого уровней соответственно; допустимое напряжение статической помехи $U_п$, средняя потребляемая мощность $P_{пот.ср} = U_{и.п}(I^0_{пот} + I^1_{пот})/2$.

Динамические параметры характеризуют свойства ИС в режиме переключения. К ним относятся (рис. 4.1): время задержки распространения сигнала при включении $t^{1,0}_{зд,р}$ и выключении $t^{0,1}_{зд,р}$, среднее время задержки распространения сигнала через ИС от ее входа к выходу $t_{зд,р,ср}$ (определяется как полусумма задержек при включении и выключении); динамическая помехоустойчивость, динамическая потребляемая мощность.

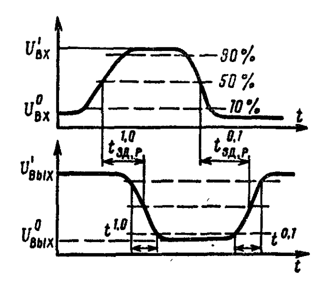


Рис. 4.1. Временные диаграммы напряжений на входе и выходе логического элемента

Потребляемая микросхемой от источника питания мощность в режиме переключения обычно значительно выше, чем в статическом режиме. Для некоторых типов ИС это превышение может достигать двух-трех порядков. Это объясняется наличием в микросхемах емкостных элементов, работой биполярных транзисторов с насыщением и другими причинами. Указанное обстоятельство следует учитывать при расчете энергоемкости источников питания микроэлектронных устройств.

Динамическая помехоустойчивость количественно определяется амплитудой кратковременного импульса помехи на входе ИС, при которой уровень сигнала на выходе не выходит за установленные пределы. Причиной возникновения импульсов помех могут быть емкостные и индуктивные связи в межсоединениях, источники мощных энергетических излучений (реле, тиристоров и др.), броски тока и напряжения в цепях питания. Имеется тесная связь между временными параметрами и динамической помехоустойчивостью: чем меньше средняя задержка, т. е. чем выше быстродействие ИС, тем ниже ее динамическая помехоустойчивость. Об этом следует помнить при выборе ИС: неоправданное завышение требований к быстродействию ИС неминуемо приводит к снижению надежности функционирования микроэлектронных устройств из-за сбоев под воздействием импульсов помех.

Современные цифровые ИС характеризуются широким диапазоном электрических параметров. Наиболее важным показателем, определяющим многие свойства и область применения ИС, является быстродействие. Если оценить этот показатель частотой переключения, то достигнутый уровень определяется 2000 МГц. С быстродействием непосредственно связан другой важный показатель — потребляемая мощность: чем выше скорость переключения, тем большая мощность потребляется ИС от источника питания. В свою очередь, мощность потребления определяет уровень рассеиваемой мощности, а через этот показатель — допустимую плотность размещения элементов (транзисторов) в полупроводниковом кристалле, т. е. уровень интеграции: чем выше уровень потребляемой мощности, тем ниже уровень интеграции. Поэтому практически целесообразно иметь серии ИС с различным быстродействием и энергопотреблением.

Для реализации ИС с различным быстродействием используют несколько отличающихся друг от друга схемотехнических принципов. Наиболее быстродействующие ИС построены на основе элементов эмиттерно-связанной логики (ЭСЛ). Такие ИС могут переключаться с высокой частотой, достигающей в некоторых микросхемах 2000 МГц, но при этом они потребляют значительную

Таблица 4.1

Тип логики	Серии ИС	$U_{и\,п}$, В	$U^1_{вых}$, В	$U^0_{вых}$, В	$U_п$, В	$t_{зд.р.ср}$, нс	$P_{пот}$, мВт
ЭСЛ	К1500 К500	−4,5 −5,2	−1,03 −0,98	−1,61 −1,63	0,1 0,1	1,4 2,9	16 34
ТТЛШ	К1531 К531 К1533 К555	5	2,7	0,5	0,5	3,8 5 12 20	2,1 16 2,4 7,5
ТЛНС—КМДП	К176 К561 564	9 5*	7,7 4,99	0,5 0,01	0,9 2,5	200 160	10^{-3} 10^{-5}**
ТТЛ	К131 К155 К134	5	2,4	0,4	0,4	11 19 100	40 25 2

* Сохраняют работоспособность при изменении напряжения питания от 3 до 15 В.
** Не более 0,1 мВт на частоте 1 МГц.

мощность и имеют низкую помехоустойчивость. Учитывая эти особенности микросхем ЭСЛ, их практическое применение ограничивают устройствами очень высокого быстродействия.

Для микроэлектронных устройств с меньшим быстродействием более приемлемы ИС, построенные на основе элементов транзисторно-транзисторной логики (ТТЛ) и ТТЛ с диодами Шотки (ТТЛШ). Эти микросхемы по быстродействию перекрывают диапазон до 150 МГц, характеризуются меньшим энергопотреблением и более высокой помехоустойчивостью, что и обусловливает их широкое применение.

Для устройств с низкой частотой переключения выпускают ИС транзисторной логики с непосредственными связями (ТЛНС) на комплементарных МДП транзисторах (КМДП). Комплементарной называют пару МДП транзисторов с каналами разного типа проводимости. Такие ИС способны переключаться с частотой до 1 МГц и отличаются самым низким уровнем энергопотребления.

Таким образом, по схемотехническому признаку серии ИС можно распределить на следующие группы: ЭСЛ, ТТЛ и ТТЛШ, ТЛНС—КМДП. Для более полного представления об особенностях ИС указанных типов логики кратко рассмотрим параметры их базовых элементов и сравним их (табл. 4.1 [3...7]).

Элемент ЭСЛ (рис. 4.2, а) состоит из переключателя тока на транзисторах VT1—VT3 и двух эмиттерных повторителей на транзисторах VT4, VT5. Число входов логического элемента определяет число параллельно включенных транзисторов в левом плече переключателя тока. Рассматриваемый элемент имеет два входа X_1, X_2. К базе транзистора VT1 постоянно приложено опорное

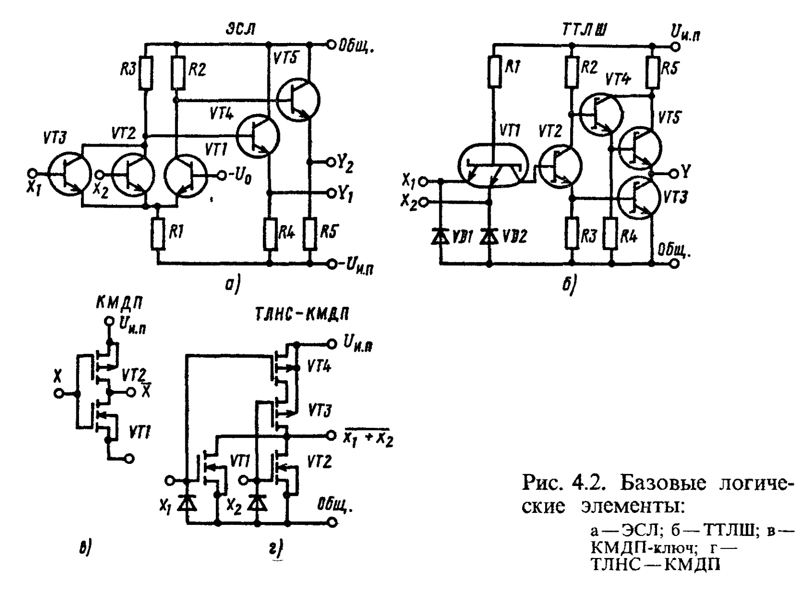


Рис. 4.2. Базовые логические элементы:
а — ЭСЛ; б — ТТЛШ; в — КМДП-ключ; г — ТЛНС — КМДП

напряжение отрицательной полярности $-U_0$, значение которого находится между напряжениями низкого и высокого уровней. Это напряжение формирует каскад, встроенный в логический элемент (на рис. 4.2, а не показан). Эмиттеры всех транзисторов объединены и через высокоомный резистор R1 подключены к источнику напряжения питания отрицательной полярности. Напряжение низкого уровня, равное −1,6 В, соответствует лог. 0, напряжение высокого уровня, равное −0,98 В, соответствует лог. 1.

Эмиттерные повторители необходимы для согласования уровней входных и выходных сигналов, а также для снижения выходного сопротивления с целью повышения быстродействия и нагрузочной способности логического элемента. Некоторые элементы ЭСЛ не имеют резисторов на выходах. Такие выходы называют «с открытым эмиттером». Элементы с открытыми эмиттерными выходами можно параллельно включать на общую выходную нагрузку либо подключать к линии передачи. Во всех этих случаях предусматривают работу выходных цепей элемента от дополнительного источника напряжения −2В.

При поступлении хотя бы на один вход X_1 или X_2 напряжения высокого уровня соответствующий транзистор VT3 или VT2 открывается, поскольку напряжение на его базе положительно относительно базы транзистора VT1. Через открытый транзистор протекает ток, который на резисторе R3 формирует напряжение отрицательной относительно корпуса полярности. Это напряжение низкого уровня передается эмиттерным повторителем на выход Y_1. При этом транзистор VT1 закрыт, поэтому на выходе Y_2 будет напряжение высокого уровня.

При наличии на входах X_1 и X_2 напряжений низкого уровня транзисторы VT2, VT3 закрыты, а транзистор VT1 открыт и состояние выходов изменяется на обратное. Элемент ЭСЛ имеет парафазный выход. На выходе Y_1 выполняется логическая операция ИЛИ-НЕ: $Y_1 = \overline{X_1 + X_2}$, на выходе Y_2 — операция ИЛИ: $Y_2 = X_1 + X_2$.

Элементы ЭСЛ отличаются повышенным быстродействием в результате использования в них принципа переключения тока и из-за отсутствия насыщения транзисторов. Но вместе с тем они характеризуются значительным энергопотреблением. Другим недостатком элементов ЭСЛ является их низкая помехоустойчивость и повышенная чувствительность к кратковременным помехам.

На базе элементов ЭСЛ построены ИС серий 100, К193, К500, К570, К1500 и др. Наиболее развитый функциональный состав имеют серии 100, К500. Серия К1500 нового поколения микросхем ЭСЛ характеризуется более высоким быстродействием и меньшим энергопотреблением.

Элементы ТТЛ и ТТЛШ построены на основе единого схемотехнического принципа (рис. 4.2, б). Отличие элемента ТТЛ от ТТЛШ состоит в том, что в транзисторах ТТЛ нет диодов Шотки. Диод Шотки, включенный в транзистор между базой и коллектором, ограничивает насыщение транзистора (см. гл. 1), что обеспечивает более высокое быстродействие микросхем ТТЛШ и их меньшее энергопотребление.

В схеме логического элемента на входе находится многоэмиттерный транзистор VT1, выполняющий логическую операцию И (число эмиттеров может достигать восьми), на выходе — сложный инвертор на транзисторах VT2 — VT5. Таким образом, элемент выполняет логическую операцию И-НЕ: $Y=\overline{X_1X_2}$. Все микросхемы ТТЛ и ТТЛШ имеют напряжение питания 5 В. Напряжение низкого уровня (лог. 0) для всех микросхем ТТЛ равно 0,4 В, напряжение высокого уровня (лог. 1) составляет 2,4 В (см. табл. 4.1). У микросхем ТТЛШ указанные напряжения имеют близкие значения.

При поступлении на входы X_1X_2 сигналов высокого уровня эмиттерные переходы транзистора VT1 закрываются. Ток через резистор R1 и открытый коллекторный переход транзистора VT1 поступает в базу транзистора VT2 и открывает его. Падением напряжения на резисторе R3 открывается транзистор VT3. Транзисторы VT4, VT5 закрываются. В результате на выходе элемента устанавливается напряжение низкого уровня. При появлении на одном из входов сигнала низкого уровня открывается соответствующий эмиттерный переход транзистора VT1 и через этот переход потечет ток $I^0_{\text{вх}}$. Транзисторы VT2, VT3 закроются, а транзисторы VT4, VT5 откроются. На выходе элемента установится напряжение высокого уровня.

Для защиты входов от бросков напряжения отрицательной полярности в структуру элемента встроены диоды VD1, VD2.

Серии микросхем ТТЛ и ТТЛШ перекрывают широкий диапазон по быстродействию и энергопотреблению. Это обеспечивается комплексированием серий, рассчитанных на различное быстродействие, но совместимых по всем характеристикам, нередко даже по разводке выводов в корпусе. Так, комплекс серий микросхем ТТЛ включает серии 130, К131 (частота переключения ИС до 30 МГц), серии 133, К155 (до 10 МГц), серии К134, К158 (до 3 МГц). На смену микросхемам ТТЛ пришли микросхемы ТТЛШ серий 530, К531 (частота переключения до 80 МГц), 533, К555 (до 10 МГц) и сейчас развиваются серии микросхем ТТЛШ второго поколения К1531 (до 150 МГц), К1533 (до 30 МГц), отличающиеся значительно меньшим энергопотреблением при повышенном быстродействии.

Самым низким уровнем потребляемой мощности отличаются микросхемы ТЛНС на КМДП транзисторах. Основу таких микросхем составляет ключевой каскад (рис. 4.2, в) на двух соединенных стоками МДП транзисторах VT1, VT2 с каналами разного типа проводимости: VT1 имеет канал типа n, VT2 — канал типа p. На объединенные затворы подается входной сигнал. Напряжение питания положительной полярности может составлять от 3 до 15 В. Напряжение низкого уровня (лог. 0) для микросхем КМДП равно 0,01 В, напряжение высокого уровня (лог. 1) практически равно напряжению питания.

При входном сигнале низкого уровня транзистор VT1 закрыт, а VT2 — открыт. На выходе ключевого каскада устанавливается напряжение высокого уровня, т. е. лог. 1. При входном сигнале высокого уровня состояния транзисторов изменяются на обратные, и на выходе устанавливается напряжение низкого уровня, т. е. лог. 0. Таким образом, ключ выполняет операцию НЕ (инверсии): $Y=\bar{X}$.

Особенностью КМДП ключа и ИС на его основе является то, что в статическом режиме потребляемая от источника питания мощность меньше на несколько порядков по сравнению с самыми маломощными логическими элементами ТТЛ и ТТЛШ. Это объясняется тем, что в любом статическом состоянии ключа один из транзисторов закрыт и, следовательно, ток через ключ не проходит. В режиме переключения из-за наличия емкостей на входе и выходе ключа его переход из одного состояния в другое происходит за какое-то время, когда оба транзистора открыты. В таком режиме от источника питания отбирается значительный ток, что и обусловливает существенное увеличение динамической потребляемой мощности. Превышение составляет несколько порядков по отношению к уровню потребляемой мощности в статическом режиме.

Логический элемент ИЛИ-НЕ на основе КМДП-ключа приведен на рис. 4.2, г. Если оба входных сигнала низкого уровня, транзисторы VT1, VT2 закрыты, а VT3, VT4 — открыты. На выходе элемента устанавливается напряжение высокого уровня (лог. 1). Если хотя бы на одном из входов, например X_1, присутствует напряжение высокого уровня, транзистор VT1 открыт, а VT4 закрыт. Поэтому на выходе устанавливается напряжение низкого уровня (лог. 0).

Элементы на КМДП-ключах характеризуются повышенной помехоустойчивостью: допустимое напряжение статической помехи равно половине напряжения питания. Однако такие ИС отличаются повышенной чувствительностью к воздействию статического электричества из-за присущего им высокого входного сопротивления. Для защиты от воздействия статического напряжения в структуру ИС встроены диодно-резистивные цепи.

Основная область применения микросхем КМДП-типа — это цифровые устройства невысокого быстродействия с ограниченным энергоресурсом. Быстродействие КМПД микросхем характеризуется частотой переключения до 3 МГц.

Наиболее полный функциональный состав имеют серии К561, 564, К176. Первые две серии близки по составу и параметрам (см. табл. 4.1). Микросхемы указанных серий сохраняют работоспособность при изменении напряжения питания от 3 до 15 В. Эта особенность ИС позволяет существенно снизить

требования к источникам питания в отношении их мощности и качества фильтрации и за этот счет получить значительный выигрыш в массе и размерах цифровых устройств [8]. Некоторые серии, например 164, К176 требуют напряжения питания 9 В, но они также способны работать при изменениях напряжения питания в значительных пределах.

Одним из перспективных направлений развития цифровых БИС является использование новых схемотехнических и технологических принципов формирования функциональных структур на базе элементов интегральной инжекционной логики (ИИЛ). Иначе такие элементы принято называть приборами с инжекционным питанием (см. гл. 1). Микросхемы ИИЛ характеризуются низким энергопотреблением (менее 1 мкВт на логический элемент), требуют низковольтного источника питания, имеют малый логический перепад и низкую помехоустойчивость. Благодаря малой потребляемой мощности и отсутствию в схемах ИИЛ дополнительных резисторов и других компонентов удается реализовать высокую плотность размещения приборов в кристалле, т. е. высокий уровень интеграции. Вместе с тем, присущие элементам ИИЛ особенности не позволяют их использовать в обычном варианте конструктивного исполнения логических ИС, поскольку требуются специальные меры по сопряжению с ИС других классов и по защите от помех. Поэтому основной областью применения технологии ИИЛ являются БИС микропроцессоров, БИС памяти и других сложных функциональных узлов. Такие БИС в основном состоят из схем ИИЛ, но по периферии кристалла содержат элементы ТТЛ или ТТЛШ. Следовательно, по внешним электрическим характеристикам БИС на элементах ИИЛ не отличаются от ИС ТТЛ и ТТЛШ и могут применяться совместно.

В некоторые серии входят ИС на МДП транзисторах с каналами одного типа проводимости: либо электронной, либо дырочной. Ряд серий содержит в основе элементы диодно-транзисторной логики: К511, К514, К523. Микросхемы этих серий имеют повышенную помехоустойчивость и соответствующую область применения, например в электронном оборудовании станков с программным числовым управлением и т. п.

4.2. Микросхемы и узлы комбинационного типа

Комбинационными называют функциональные узлы, которые не содержат элементов памяти (триггеров). Состояние такого узла однозначно определяется комбинацией входных сигналов и не зависит от предыдущего состояния. К этому классу функциональных узлов относятся логические ИС, шифраторы, дешифраторы, кодопреобразователи, устройства сравнения, сумматоры, мультиплексоры. Эти узлы имеют микроэлектронное исполнение, т. е. являются микросхемами, но могут быть также реализованы на основе нескольких ИС, более простых в функциональном отношении. Например, для выполнения функции дешифратора можно выбрать соответствующую ИС либо использовать несколько логических ИС, соединив их в схему дешифратора.

Логические ИС выполняют операции конъюнкции (И), дизъюнкции (ИЛИ), инверсии (НЕ) и более сложные логические операции И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ и др.

Таблица 4.2

Логическая операция	Обозначение логического элемента	Таблица истинности
И	а)	X_1 X_2 | Y 1 1 | 1 0 1 | 0 1 0 | 0 0 0 | 0
ИЛИ	б)	X_1 X_2 | Y 1 1 | 1 0 1 | 1 1 0 | 1 0 0 | 0
НЕ	в)	X | Y 1 | 0 0 | 1
И-НЕ	г)	X_1 X_2 | Y 1 1 | 0 0 1 | 1 1 0 | 1 0 0 | 1
ИЛИ-НЕ	д)	X_1 X_2 | Y 1 1 | 0 0 1 | 0 1 0 | 0 0 0 | 1
И-ИЛИ-НЕ	е)	$X_1 \cdot X_2$ | $X_3 \cdot X_4$ | Y 1 | 1 | 0 0 | 1 | 0 1 | 0 | 0 0 | 0 | 1

В табл. 4.2 приведены условные обозначения и таблицы истинности некоторых логических элементов. Таблицы истинности показывают, каким будет сигнал на выходе, т. е. низкого уровня (лог. *0*) или высокого уровня (лог. *1*), при

той или другой комбинации сигналов на входах. В табл. 4.2 приведены элементы с двумя входами. Для логических элементов с бо́льшим числом входов правила функционирования, отражаемые таблицами истинности, сохраняются.

Логическая ИС как функциональный узел может состоять из нескольких логических элементов, каждый из которых выполняет одну-две операции из числа тех, что указаны ранее. Логические элементы в функциональном отношении являются автономными и могут применяться в устройстве самостоятельно, независимо от других элементов, входящих в данную ИС. Однако надо иметь в виду то, что все элементы одной ИС связаны по цепям питания, так что если какой-то элемент не используется, он все равно потребляет от источника питания мощность. Поэтому для удобства конструирования микроэлектронных устройств в составе серий ИС предусматривают несколько типов логических ИС, отличающихся числом логических элементов и числом их входов.

Конструктивно логические элементы одной ИС объединены единой подложкой, т. е. полупроводниковым кристаллом. Поскольку число выводов корпуса ограничено, то и логических элементов в таком корпусе можно разместить тем меньше, чем больше входов у каждого из них. Например, серия К155, микросхемы которой выпускаются в корпусах с 14 и 16 выводами, включает следующий ряд логических микросхем: К155ЛА1 — два четырехвходовых логических элемента, К155ЛА2 — один восьмивходовый, К155ЛА3 — четыре двухвходовых, К155ЛА4 — три трехвходовых логических элемента.

Логические ИС, принадлежащие одной серии, могут различаться нагрузочной способностью. Нагрузочная способность логического элемента определяется коэффициентом разветвления $K_{раз}$, численно равным количеству входов других элементов, которые могут быть одновременно подключены к его выходу. Типичное значение указанного параметра не превышает 10. Приведенное значение получают при делении значения выходного тока логического элемента на значение его входного тока для состояния лог. 0 или лог. 1 в зависимости от типа логики. Например, у многих ИС серии К155 выходной ток при напряжении низкого уровня равен 16 мА, а при напряжении высокого уровня — 0,4 мА. Входные токи для указанных состояний равны 1,6 и 0,04 мА соответственно. Следовательно, логический элемент допускает подключение к его выходу не более десяти входов таких же элементов.

В любую серию обычно включают логические ИС с повышенной нагрузочной способностью, которые имеют более мощный выходной каскад и поэтому способны управлять не 10, а 30 или 50 логическими элементами. Такие ИС применяют также для работы на линию передачи, для обеспечения выходов из субблока и т. д.

Характерной особенностью некоторых ИС является отсутствие в выходном каскаде нагрузочных резисторов. Например, у элементов ЭСЛ отсутствуют выходные резисторы и эмиттеры выходных повторителей оказываются «открытыми». У элементов ТТЛ и ТТЛШ могут отсутствовать транзисторы верхнего плеча в схеме сложного инвертора. Такие выходы называют «с открытым коллектором». В сериях ИС на МДП транзисторах также имеются ИС с открытым стоковым выходом.

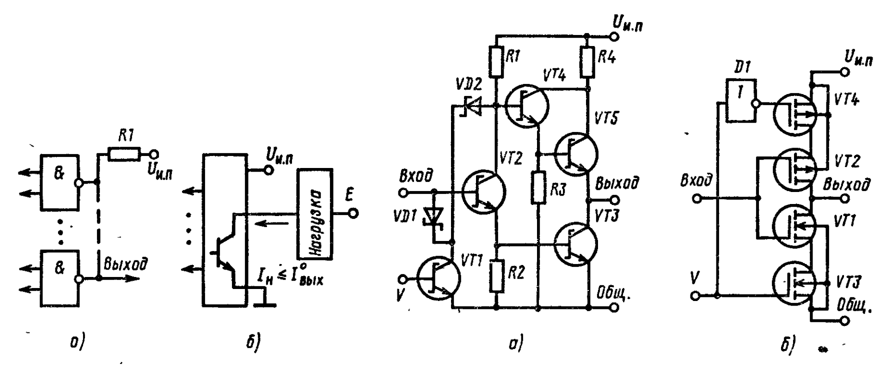


Рис. 4.3. Варианты соединения элементов с открытым выходом:

а — при объединении по схеме «монтажное И»; б — при подключении нагрузки

Рис. 4.4. Инверторы с выходами на три состояния:

а — ТТЛШ; б — КМДП

Логические элементы с открытым выходом можно объединять по схеме «монтажное И» (рис. 4.3, а) с подключением через резистор к источнику напряжения питания. Такие ИС допускают также подключение нагрузок типа тиристоров, реле, индикаторов и т. п., но при условии, что ток нагрузки не более допустимого выходного тока ИС (рис. 4.3, б).

Некоторые ИС во многих сериях имеют выходы с тремя состояниями: лог. 0, лог. 1 и «отключено». В состоянии «отключено» выход ИС, оставаясь электрически подключенным к нагрузке, практически оказывается отключенным от нее в том смысле, что он не отдает в нагрузку и не принимает от нее ток. На рис. 4.4, а и б приведены схемы инверторов ТТЛШ и ТЛНС-КМДП с выходами на три состояния. В элементе ТТЛШ выход переходит в третье состояние при наличии на управляющем входе V сигнала высокого уровня, когда транзистор VT1 открыт и шунтирует входы транзисторов VT2 и VT4. В результате все транзисторы кроме VT1 закрываются, и в выходной цепи может протекать только остаточный ток закрытых транзисторов. В схеме на рис. 4.4, б третье состояние выхода обеспечивает управляющий сигнал низкого уровня, закрывающий транзистор VT3. Этот же сигнал, но с инвертированным элементом D1 уровнем, закрывает транзистор VT4. Микросхемы с отключаемым выходом особенно удобны при работе нескольких ИС на одну нагрузку или на линию передачи.

Шифратор (кодер) предназначен для преобразования напряжения высокого уровня на одном из m входов в двоичный код, формируемый на n выходах. Число входов и выходов связаны соотношением $m = 2^n$. Возможны варианты шифраторов, в которых кодируемый входной сигнал низкого уровня, как, например, у шифраторов К155ИВ1, К555ИВ1 (рис. 4.5). Кодируемый сигнал низкого уровня поступает на один из входов $X_0 ... X_7$. На остальных входах должны быть сигналы высокого уровня (табл. 4.3). На выходах Y_2, Y_1, Y_0 формируется двоичный код, соответствующий тому входу, на котором находится напряжение низкого уровня. Таким образом, восьми разным позициям напряжения низкого уровня на входах соответствуют во-

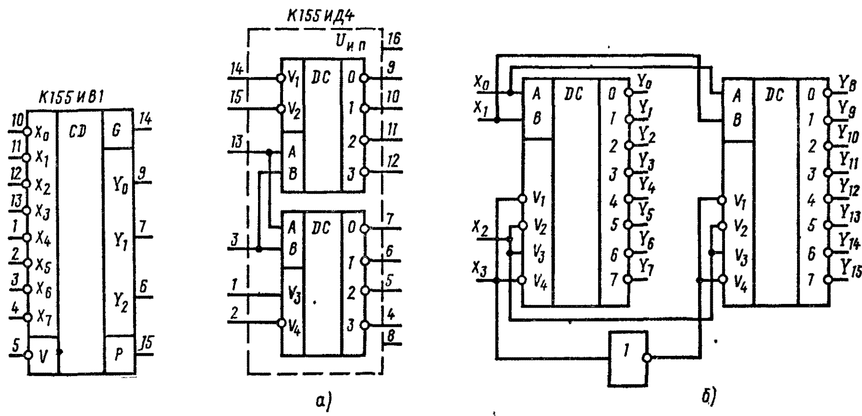


Рис. 4.5. Шифратор К155ИВ1 (К555ИВ1)

Рис. 4.6. Дешифратор К155ИД4 (К555ИД4) (а) и способ соединения двух дешифраторов для увеличения разрядности (б)

семь различных комбинаций напряжений низкого и высокого уровня на выходах.

Микросхема шифратора имеет управляющий (стробирующий) вход V и два дополнительных выхода G, P. Сигналы на входе V разрешают работу ИС в режиме кодирования V=0 или запрещают V=1. В случае запрета на всех выходах устанавливаются напряжения высокого уровня независимо от сигналов на входах. На выходе P формируется сигнал разрешения переноса информации с выходов шифратора P=1. Сигнал запрещения переноса P=0 появляется тогда, когда на всех входах будут сигналы высокого уровня. В этом случае появляется напряжение высокого уровня на выходе G. Сигналы с выходов G и P используют для управления ИС, которая принимает сигналы с выходов шифратора.

Некоторые шифраторы основную функцию реализуют с приоритетом кодируемого сигнала. Например, в шифраторе К155ИВ1 функция приоритета выполняется следующим образом. Если на входах шифратора появятся несколько сигналов низкого уровня, то приоритетом обладает сигнал низкого

Таблица 4.3

X_0	X_1	X_2	X_3	X_4	X_5	X_6	X_7	Y_2	Y_1	Y_0	G	P
1	1	1	1	1	1	1	0	0	0	0	0	1
1	1	1	1	1	1	0	1	0	0	1	0	1
1	1	1	1	1	0	1	1	0	1	0	0	1
1	1	1	1	0	1	1	1	0	1	1	0	1
1	1	1	0	1	1	1	1	1	0	0	0	1
1	1	0	1	1	1	1	1	1	0	1	0	1
1	0	1	1	1	1	1	1	1	1	0	0	1
0	1	1	1	1	1	1	1	1	1	1	0	1
1	1	1	1	1	1	1	1	1	1	1	1	0

Таблица 4.4

Микросхема	Число входов-выходов	Средняя задержка, нс	Напряжение питания, В	Потребляемая мощность, мВт	Наличие стробирующего входа
		Шифраторы			
К500ИВ165	8–3	18	–5,2	730	+
К155ИВ1	8–3	19	5	300	+
К555ИВ1	8–3	55	5	100	+
К555ИВ3	8–3	32	5	95	–
		Дешифраторы			
К1500ИД170	2×3–8	3	–4,5	518	+
К500ИД161	3–8	6	–5,2	650	+
К500ИД162	3–8	6	–5,2	650	+
К531ИД7П	3–8	12	5	370	+
К531ИД14П	2(2–4)	12	5	450	+
К155ИД1	4–10	—	5	132	–
К155ИД10	4–10	—	5	—	–
К155ИД4	2–2×4	32	5	200	+
К555ИД4	2–2×4	28	5	50	+
К555ИД6	4–10	27	5	65	–
К555ИД10	4–10	27	5	65	–
К555ИД7	3–8	31	5	50	+
К155ИД3	4–16	35	5	280	+
К134ИД3	4–16	70	5	125	+
К134ИД6	4–10	350	5	40	–
К561ИД1	4–10	580*	3...15	0,1*	–
564ИД1	4–10	580*	3...15	0,1*	–
К176ИД1	4–10	350	9	0,9	–

* При напряжении питания 5 В.

уровня, находящийся на входе со старшим номером. Это означает, что двоичный код на выходе будет соответствовать этому сигналу низкого уровня. Например, при комбинациях входных сигналов 11110111, 00000111, 10100111, записанных в порядке, принятом в табл. 4.3, результат будет один: на выходе во всех случаях будет сформирован код 011, поскольку приоритетом обладает нулевой сигнал на входе X_4. Микросхемы шифраторов разных серий и их параметры приведены в табл. 4.4 [3...7].

Дешифратор (декодер) выполняет операцию преобразования m-элементного параллельного кода на входах в сигнал высокого уровня или в сигнал низкого уровня на одном из n выходов. Дешифратор называется полным, если число выходов равно числу возможных наборов входных сигналов, т. е. $n=2^m$. Неполный дешифратор имеет меньшее число выходов, как, например, дешифратор К155ИД1, который при четырех входах имеет десять выходов, необходимых для дешифрирования состояний десятичного счетчика.

Микросхемы дешифраторов разных серий (табл. 4.4) отличаются быстродействием, которое характеризуется средним временем задержки распространения сигнала от входа до выхода, энергопотреблением, числом выходов (полные

Таблица 4.5

Микросхема	Напряжение питания, В	Потребляемая мощность, мВт	Тип индикатора
К155ПП5	5	235	СИД-ОА
К176ИД2	9	0,9	ИВ
К176ИД3	9	0,9	ИВ
К490ИП2	9	400	СИД-ОА
К514ИД1	5	250	СИД-ОК
К514ИД2	5	250	СИД-ОА
К514ПР1	5	300	СИД-ОК
564ИД4	±5	0,05	ЖКИ, СИД-ОА ***
564ИД5	±5	0,05	ЖКИ, СИД-ОА ***
564ИК2	10	0,2	ЖКИ, СИД-ОК
К155ИД8	5	—	матрица СИД 7×5
К155ИД9	5	—	матрица СИД 7×4
К155ИД11	5	700	шкала
К155ИД12	5	300	шкала
К155ПР6 *	5	520	—
К155ПР7 **	5	520	—

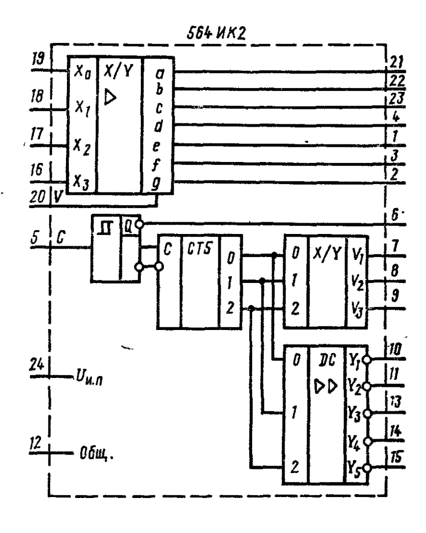
* Преобразователь двоично-десятичного кода в двоичный.
** Преобразователь двоичного кода в двоично-десятичный.
*** Управление СИД-ОА через 564ПУ1.

и неполные дешифраторы), наличием или отсутствием стробирующего (управляющего) входа. Сигнал на этом входе разрешает или запрещает выполнение микросхемой операции дешифрирования. Например, ИС сдвоенного двухразрядного дешифратора низкого уровня К155ИД4, К555ИД4 (рис. 4.6) имеет по два стробирующих входа $\bar{V}_1$, $\bar{V}_2$; V_3, $\bar{V}_4$ в каждом дешифраторе. Одноименные информационные входы А, В внутри ИС соединены. Входные сигналы можно дешифрировать либо первым (при $\bar{V}_1 = \bar{V}_2 = 0$, $V_3 = 0$, $\bar{V}_4 = 1$), либо вторым ($\bar{V}_1 = \bar{V}_2 = 1$, $V_3 = 1$, $\bar{V}_4 = 0$) дешифратором.

При объединении управляющих входов одной ИС по схеме на рис. 4.6, б получают дешифратор трехразрядного двоичного кода. При этом сохраняется один стробирующий вход, что позволяет выполнить еще один шаг наращивания разрядности дешифратора до четырех. Для этого нужно соединить две ИС так, чтобы одноименные информационные входы были соединены между собой, а управляющие входы ИС — через инвертор (рис. 4.6, б).

Кодопреобразователь представляет собой функциональный узел, преобразующий m-элементный параллельный код, поступивший на входы, в n-элементный параллельный код на выходах. Цифровые узлы этого типа применяют, если нужно перекодировать информацию. В табл. 4.5 приведены ИС кодопреобразователей и их параметры. Характерной особенностью указанных в таблице ИС является то, что они преобразуют четырехразрядный двоично-десятичный код в семиэлементный код, сигналы которого управляют индикаторами разных типов: на светоизлучающих полупроводниковых диодах с объединенными эмиттерами (анодами) — СИД-ОА или базами (катодами) — СИД-ОК, катодолюминесцентными вакуумными индикаторами — ИВ, жидкокристаллическими индикаторами — ЖКИ.

Рис. 4.7. Функциональная схема ИС 564ИК2



В устройствах с цифровым отсчетом широко используют принцип динамической индикации, реализация которого позволяет одним кодопреобразователем управлять многоразрядным индикатором. При этом существенно упрощается устройство управления и снижается потребляемая им мощность. В основе принципа динамической индикации лежит переключение выходов кодопреобразователя с одного разряда на другой синхронно с изменением входного кода. Переключение осуществляет система специально формируемых управляющих сигналов со скоростью, достаточной для того, чтобы глаз не успевал замечать мерцание символов. Обычно выбирают частоту обращения к разрядам индикатора 100...150 Гц.

В составе 564 серии имеется микросхема 564ИК2 повышенной функциональной сложности, которая предназначена для реализации принципа динамической индикации и представляет собой устройство управления пятью семисегментными индикаторами или одним индикатором, содержащим пять семисегментных разрядов [43].

В структуру ИС (рис. 4.7) входят выполненные на одном кристалле: преобразователь двоично-десятичного кода $X_3X_2X_1X_0$ в семиэлементный код управления сегментами разрядов индикатора; триггер Шмитта; счетчик на пять; преобразователь выходного кода счетчика в код $V_3V_2V_1$ управления мультиплексором; дешифратор кода счетчика в сигналы $Y_1...Y_5$ выборки разряда индикатора. Выходы кодопреобразователя и дешифратора имеют повышенную нагрузочную способность. Ток каждого выхода кодопреобразователя может достигать 10 мА, а дешифратора — 80 мА. Выходы дешифратора могут принимать одно из двух состояний: лог. 0 и отключено.

Напряжение питания ИС может быть выбрано в диапазоне от 3 до 15 В. Для управления режимом ИС предусмотрены входы для сигналов V и C. При V=1 обеспечивается рабочий режим кодопреобразователя и управления индикатором. При V=0 индикатор погашен. Вход C предназначен для тактовых сигналов с частотой 100...200 Гц, которые после формирователя прямоугольных импульсов (триггера Шмитта) поступают на вход счетчика на пять. Трехразрядные кодовые комбинации с выходов счетчика преобразуются затем в сигналы управления мультиплексором и сигналы выборки разряда индикатора.

Микросхема 564ИК2 может работать в режиме внутренней синхронизации, при котором функции генератора исходных тактовых сигналов выполняет триггер Шмитта, охваченный RC-обратной связью. Частота колебаний [Гц]

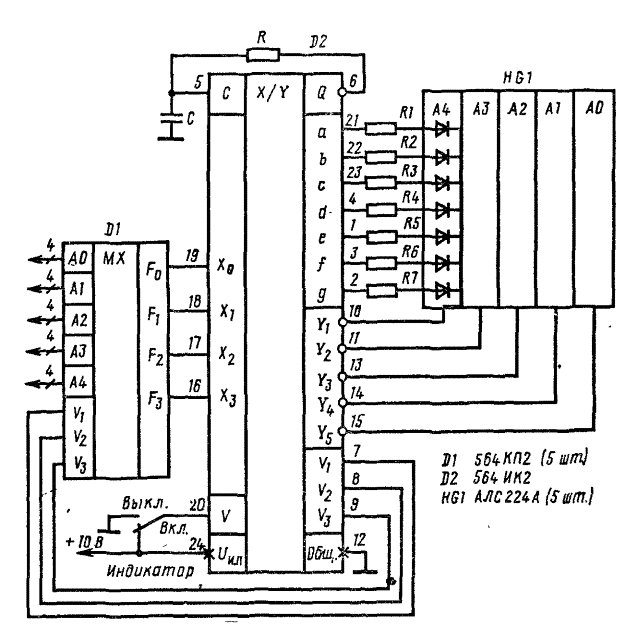


Рис. 4.8. Вариант применения ИС 564ИК2

образованного таким способом мультивибратора F = 400/(RC), где сопротивление выражено в килоомах, а емкость в пикофарадах.

Примером практического применения 564ИК2 является устройство управления пятиразрядным индикатором на пяти СИД-ОК типа АЛС224А (рис. 4.8). Устройство состоит из мультиплексора, кодопреобразователя и индикатора. Одноименные сегменты всех разрядов индикатора соединены между собой и подключены к выходам кодопреобразователя. Катоды разрядов подключены к выходам дешифратора $Y_1 ... Y_5$. Выходы V_3, V_2, V_1 соединены со входами управления мультиплексора.

Мультиплексор имеет пять четырехразрядных входов (каналов), на которые поступают двоично-десятичные коды, например с выходов пяти декадных счетчиков. Под управлением кода $V_3V_2V_1$ мультиплексор коммутирует тот или иной канал на четырехразрядный выход и через него на входы кодопреобразователя. Последовательность поступления на входы кодопреобразователя кодов цифр A_0, A_1, A_2, A_3, A_4 и смена соответствующих этим кодам состояний выходов дешифратора $Y_1 ... Y_5$ приведены в табл. 4.6.

Микросхема 564ИК2 управляет индикатором следующим образом. Пусть, например, на управляющие входы мультиплексора поступили сигналы $V_3 = 1$, $V_2 = 0$, $V_1 = 0$. Под управлением этого набора сигналов в соответствии с табл. 4.6 мультиплексор коммутирует четырехразрядный код цифры A_4 на входы кодопреобразователя. Кодопреобразователь на своих выходах формирует сигналы управления сегментами в соответствии с табл. 4.7. Эти сигналы подведены к сегментам всех пяти разрядов, но воспримет их только тот разряд,

Таблица 4.6

Код управления мультиплексором			Код на входах кодопреобразователя				Код выборки разряда индикатора				
V_3	V_2	V_1	X_3	X_2	X_1	X_0	Y_1	Y_2	Y_3	Y_4	Y_5
0	0	0	A_0				Z	Z	Z	Z	0
0	0	1	A_1				Z	Z	Z	0	Z
0	1	0	A_2				Z	Z	0	Z	Z
0	1	1	A_3				Z	0	Z	Z	Z
1	0	0	A_4				0	Z	Z	Z	Z

Примечание. Z — состояние «отключено».

на который поступает сигнал Y_i низкого уровня. В данном примере, как следует из табл. 4.6, такой сигнал $Y_1=0$ поступит на катоды СИД старшего разряда. Остальные выходы будут находиться в третьем состоянии. Поэтому ток потечет только через сегменты старшего разряда, высветив цифру, соответствующую коду A_4. Поскольку весь цикл состоит из пяти тактов, что определяет коэффициент деления счетчика, то в следующем такте будет сформирован управляющий код $V_3=V_2=V_1=0$, и на входы кодопреобразователя поступит четырехразрядный код A_0. Одновременно на выходе Y_5 образуется напряжение низкого уровня, которое выбирает для индикации самый младший разряд индикатора, и т. д. Поскольку переключение происходит достаточно быстро, глаз не замечает мелькания цифр и поэтому на индикаторном табло виден весь ряд знаков.

Мультиплексор (управляемый кодом коммутатор) предназначен для коммутации одного из m входов (каналов) на выход. Входы мильтиплексора, m — информационных и k — управляющих, находятся в следующем соответствии: $m=2^k$. Выход обычно один, он может быть прямым или инверсным. Но в некоторых случаях предусмотрены оба выхода для парафазного представления сигнала.

Рассмотрим систему входных, выходных и управляющих сигналов, а также правила работы мультиплексора на примере типичного варианта микроэлектронной реализации этого узла в виде микросхем К531КП2П, К555КП2, К155КП2. Эти ИС выполнены на основе элементов ТТЛ, ТТЛШ и поэтому совместимы по всем параметрам. У них один тип корпуса и одинаковая разводка выводов (рис. 4.9, а).

Таблица 4.7

X_3 X_2 X_1 X_0	a b c d e f g	Цифра	X_3 X_2 X_1X_0	a b c d e f g	Цифра
0 0 0 0	1 1 1 1 1 1 0	0	0 1 0 1	1 0 1 1 0 1 1	5
0 0 0 1	0 1 1 0 0 0 0	1	0 1 1 0	1 0 1 1 1 1 1	6
0 0 1 0	1 1 0 1 1 0 1	2	0 1 1 1	1 1 1 0 0 0 0	7
0 0 1 1	1 1 1 1 0 0 1	3	1 0 0 0	1 1 1 1 1 1 1	8
0 1 0 0	0 1 1 0 0 1 1	4	1 0 0 1	1 1 1 1 0 1 1	9

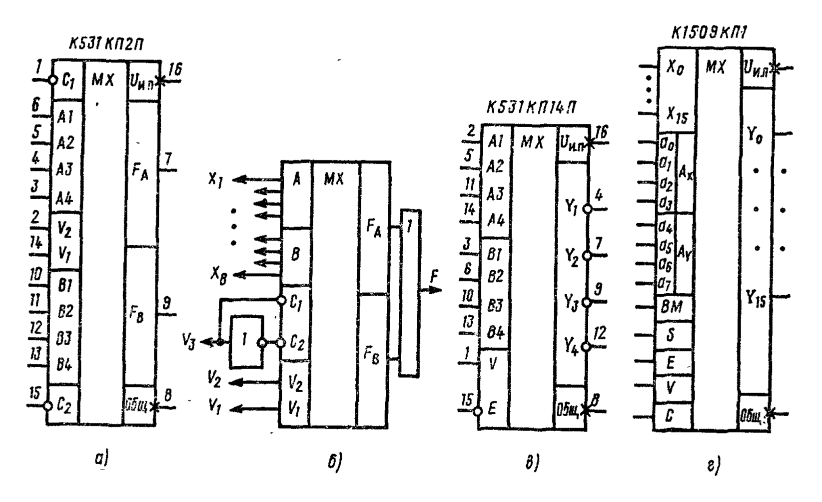


Рис. 4.9. Микросхемы мультиплексоров:
а — К531КП2П (К555КП2), б — способ увеличения числа каналов; в — К531КП14П (К555КП14П, К1533КП14), г — К1509КП1 (матричный коммутатор)

Мультиплексор состоит из двух частей, каждая из которых содержит четыре канала: A1 — A4 и B1 — B4, стробирующий вход (инверсный) C_1, C_2, один выход F_A и F_B. Управляющие входы V_2, V_1 являются общими, т. е. сигналы на этих входах оказывают одновременное воздействие на обе части ИС. Правила работы мультиплексора раскрывает табл. 4.8.

У ИС с выходом на три состояния при отсутствии разрешающего сигнала на стробирующем входе выход переходит в состояние отключено, поэтому выходы таких ИС можно объединять по схеме монтажное ИЛИ.

Быстродействие мультиплексоров зависит прежде всего от типа коммутирующих элементов и их режима. Наибольшим быстродействием обладают мультиплексоры серий К1500, К500, 100, наименьшим — мультиплексоры маломощных серий ТТЛ, например К134, и серий ИС типа КМДП: К561, 564 (табл. 4.9). При оценке временных параметров следует иметь в виду, что задержка распространения сигнала к выходу от информационного, управляющего и стробирующего входов различна. Например, у восьмиканального мультиплексора К155КП7 значения этих параметров 17, 27, 41 нс соответственно.

Таблица 4.8

Стробирующий вход C_1 (C_2)	Управляющие входы V_2, V_1		Выход F_A	Выход F_B
0	0	0	A_1	B_1
0	0	1	A_2	B_2
0	1	0	A_3	B_3
0	1	1	A_4	B_4
1	X	X	0	0

Примечание: X — любое значение: 0 или 1.

Таблица 4.9

Микросхема	Число каналов	Задержка, нс	Потребляемая мощность, мВт	Напряжение питания, В	Наличие стробирующего входа
К1500КП164	16	2,6	440	−4,5	−
К1500КП163 **	8×2	1,9	690	−4,5	—
К155КП1	16	17	390	5	+
К1509КП1	16×16	100	800	5	+
К500ИД164	8	8	650	−5,2	−
К531КП7П(КП15)*	8	7	350	5	+
К555КП7(КП15)*	8	24	50	5	+
К155КП5(КП7)	8	17	215	5	−(+)
К134КП10	8	275	33	5	−
К561КП2, 564КП2	8	600	0,15	3...15	+
К590КН1	8	1000	15	−15, +5	+
К561КП1, 564КП1	4×2	600	0,15	3...15	+
К1500КП171	4×3	1,7	513	−4,5	+
К531КП2П	4×2	9	350	5	+
К555КП2П(КП12)*	4×2	20	55	5	+
К555КП13	4×2	19	102	5	+
К155КП2	4×2	20	300	5	+
К134КП9	4×2	275	33	5	−
К531КП11(КП14) *	2(4) ***	7	400	5	+
К555КП11(КП14) *	2(4) ***	18	58	5	+
К1533КП11(КП14) *	2(4) ***	20	38	5	+
К561ЛС2 *	2(4) ***	450	0,25	3...15	−

* Выход на три состояния;
** Два восьмиканальных мультиплексора;
*** Два четырехразрядных канала.

Для увеличения числа каналов объединяют несколько мультиплексоров, используя с этой целью стробирующие входы, как это показано на рис. 4.9, б. Здесь два четырехканальных мультиплексора (рис. 4.9, а) объединены в восьмиканальную схему, в которой из двух стробирующих входов образован третий управляющий вход V_3. Выходы объединены логическим элементом.

Отдельную группу составляют мультиплексоры, каналы которых состоят из нескольких, например четырех, разрядов: К531КП11П, К555КП14 и др. Особенность многоразрядных мультиплексоров состоит в том, что на выход коммутируют не единичный сигнал, а группу сигналов, т. е. кодовую комбинацию. Такие ИС включены в серии 530, К531, К555, К1533 в двух вариантах исполнения: с прямыми выходами (К531КП11П, К555КП11П, К1533КП11) и с инверсными (К531КП14П, К555КП14П, К1533КП14). Указанные ИС имеют выходы на три состояния, единую схему разводки выводов в корпусе (рис. 4.9, в), одинаковое напряжение питания и уровни сигналов 0 и 1. Мультиплексор, приведенный на рис. 4.9, в, имеет два четырехразрядных канала А и В, четырехразрядный выход Y и два управляющих входа $\bar{E}$ и V. Сигнал на входе определяет режим работы ИС: при $\bar{E}=1$ входы блокированы, а выходы принимают третье состояние, при $\bar{E}=0$ ИС переходит в рабочий режим. Сигнал

на входе V определяет выбор канала для коммутации на выход: при $V=0$ к выходу подключается канал A, при $V=1$ — канал B.

Более гибкая схема коммутации входов и выходов под управлением цифрового кода реализована в ИС матричного коммутатора К1509КП1 (рис. 4.9, г). Она выполнена на основе МДП транзисторов с каналами типа n, конструктивно оформлена в корпусе 244.48-11 с 48 выводами [38]. Напряжение питания и уровни информационных и управляющих сигналов у этой ИС такие же, как у ИС серий ТТЛ, ТТЛШ. Структура ИС включает коммутационную матрицу, состоящую из 16 строк и 16 столбцов. Каждая строка соединена со своим входом (каналом), а столбец — с выходом. Следовательно, ИС имеет 16 каналов $X_0 - X_{15}$ и 16 выходов $Y_0 - Y_{15}$, причем выходы могут принимать третье состояние. В каждой из 256 точек коммутации расположен ключ на МДП транзисторе и триггер. Состояние триггера определяют входные управляющие сигналы, а триггер, в свою очередь, определяет состояние ключа. Обращение к нужному триггеру для передачи ему команды на коммутацию обеспечивает восьмиразрядный адресный код. Четыре разряда кода $A_X\{a_3 - a_0\}$ адресуют строку, т. е. выбирают канал (вход), который следует коммутировать. Другие четыре разряда $A_Y\{a_7 - a_4\}$ адресуют столбец, т. е. выбирают выход, с которым будет соединен выбранный вход. Таким образом, ИС позволяет осуществить коммутацию любого из 16 входов (каналов) на любой из 16 выходов.

Режим работы коммутатора определяют пять управляющих сигналов: $E=1$ разрешает обращение к ИС; $E=0$ переводит выходы в третье состояние; $BM=1$ обеспечивает доступ к адресованному выходу; $BM=0$ переводит адресованный выход в третье состояние; $S=1$ устанавливает требуемое соединение; $S=0$ запрещает соединение, блокируя адресные входы; $V=0$ определяет асинхронный режим передачи информации от входа к выходу; при $V=1$ передачу синхронизируют сигналы на входе C. Таким образом, для установления соединения, например канала X_4 с выходом Y_9, и передачи информации в асинхронном режиме необходимо на входы ИС подать следующие сигналы: $A_X\{0101\}$ (старший разряд слева), $A_Y\{1001\}$, $BM=1$, $S=1$, $E=1$, $V=0$.

Коммутатор К1509КП1 переключает каналы с частотой до 10 МГц, осуществляет задержку распространения сигнала через канал от входа до выхода не более 40 нс, причем длительность входного сигнала не должна быть менее 30 нс. Коммутационное поле можно наращивать, объединяя с этой целью несколько ИС.

Мультиплексоры на КМДП элементах, относящиеся к сериям К561, 564, например К561КП1, 564КП1 (рис. 4.10), отличаются от рассмотренных тем, что обладают свойством двусторонней проводимости. Их называют двунаправленными, поскольку они позволяют коммутировать цифровые и аналоговые сигналы в обоих направлениях, и поэтому могут быть использованы не только в качестве мультиплексора для коммутации одного из входов на выход, но и в качестве демультиплексора (селектора) для коммутации входа на один из выходов [8, 24].

Структурная схема включает две группы двунаправленных ключей и дешифратор, выходные сигналы которого, воздействуя на управляющие входы E ключей, определяют их состояние: при $E=0$ ключ закрыт, при $E=1$ ключ

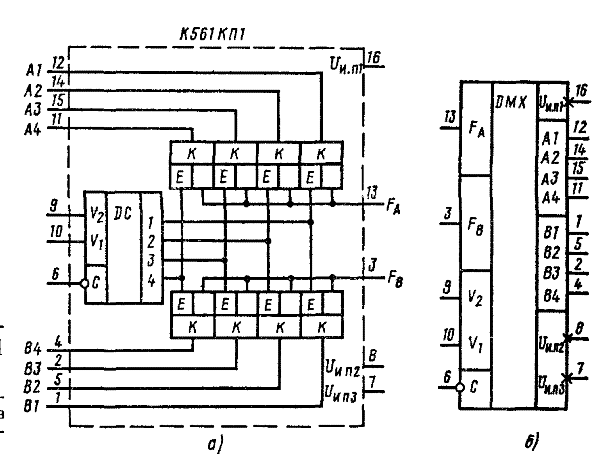


Рис. 4.10. Мультиплексор-селектор К561КП1 (564КП1):

а — функциональная схема; б — использование выводов в режиме селектора (демультиплексора)

открыт и обеспечивает низкоомную цепь распространения сигнала через него. Такой ключ обычно называют аналоговым, поскольку он обеспечивает неискаженную передачу сигналов. Ключ имеет два равнозначных вывода, каждый из которых может быть входом и выходом. По одному из выводов ключи объединены в две группы, у каждой из которых есть возможность передавать сигнал с одного из четырех входов на выход. В этом режиме ИС работает как сдвоенный четырехканальный мультиплексор.

Помимо информационных входов A_1-A_4, B_1-B_4, ИС имеет стробирующий инверсный вход C и два управляющих V_1, V_2, сигналы на которых после дешифрирования в соответствии с табл. 4.8 определяют коммутируемый на выход канал при наличии разрешающего сигнала $\bar{C}=0$. Если на входе C напряжение высокого уровня, ключи разомкнуты, что эквивалентно третьему состоянию выходов. В режиме селектора (демультиплексора) входы и выходы меняются местами (рис. 4.10, б).

Рассмотрим более подробно вопрос о режиме питания ИС и уровнях сигналов. В общем случае к ИС могут быть подведены три напряжения питания: $U_{и.п1}$ (вывод 16), $U_{и.п2}$ (вывод 8), $U_{и.п3}$ (вывод 7). От значений указанных напряжений зависят уровни управляющих сигналов на входах V_1, V_2, C: напряжение высокого уровня равно напряжению $U_{и.п1}$, напряжение низкого уровня — напряжению $U_{и.п2}$. Уровни коммутируемых сигналов определяют напряжения: $U_{и.п1}$ — наибольшее значение сигнала, $U_{и.п3}$ — наименьшее. Разность напряжений $U_{и.п1} - U_{и.п3}$ не должна превышать 15 В.

Для иллюстрации приведем несколько примеров. При передаче цифровых сигналов типичными являются следующие напряжения источников питания: $U_{и.п1}=5$ В, $U_{и.п2}=U_{и.п3}=0$. В таком случае управляющие сигналы должны иметь уровни 0 и 5 В, коммутируемые сигналы могут иметь уровни от 0 до 5 В. Другой пример: пусть требуется передать сигналы с уровнями от -5 до 5 В. Для этого к ИС необходимо подвести следующие питающие напряжения: $U_{и.п1}=5$ В, $U_{и.п3}=-5$ В. Чтобы управлять ИС сигналами одной полярности, следует подать $U_{и.п2}=0$, т. е. вывод 8 должен быть соединен с корпусом.

К параметрам микросхем серий К561, 564, приведенным в табл. 4.9, также относятся: наибольший размах коммутируемого напряжения 15 В, наибольшее значение тока через отрытый ключ 10 мА, сопротивление открытого канала 120...300 Ом.

В сериях К176, К561, 564 имеются ИС (К176КТ1, К561КТ3, 564КТ3), содержащие отдельные двунаправленные ключи с рассмотренными ранее свойствами.

Микросхемы ключей, мультиплексоров и селекторов серии К590, выполненные на основе МДП транзисторов с каналами типа p, обладают примерно теми же возможностями, что и ИС серий типа КМДП, но уступают им по быстродействию. В некоторых сериях предусмотрены ИС сильноточных ключей, применяемых для сопряжения маломощных цифровых узлов с сильноточными нагрузками. Например, К514КТ1 состоит из девяти ключей на биполярных транзисторах с открытым коллекторным выходом, рассчитанным на ток до 50 мА, К146КТ1 содержит пять ключей с выходным током до 0,4 А.

Устройство контроля четности предназначено для проверки кодовых комбинаций, поступающих на его входы, на наличие в них чётного (нечетного) числа единиц. Такой цифровой узел имеет m входов и один выход. На выходе формируется напряжение высокого уровня только в том случае, если число единиц во входном коде нечетное. Основу узла контроля четности составляет сумматор по модулю два, реализующий логическую операцию: $F=X_1 \oplus X_2 \oplus ... \oplus X_m$. Для двух переменных эту операцию называют «исключительно ИЛИ»: $F=X_1 \oplus X_2 = X_1\bar{X}_2+\bar{X}_1X_2$. Функция F имеет значение 1 только в том случае, если в наборе из двух переменных имеется одна 1, в остальных случаях значение функции равно 0. Логический элемент «исключающее ИЛИ», реализующий указанную операцию, обозначается символом «=1».

Таблица 4.10

Микросхема	Число входов	Средняя задержка, нс	Потребляемая мощность, мВт	Напряжение питания, В
К1500ИЕ160	9×2*	3,1	517	−4,5
К1500ЛП107	2×5	1,7	432	−4,5
К500ИЕ160	12	8	405	−5,2
К500ЛП107	2×3	3,9	126	−5,2
К531ЛП5	2×4	10	375	5
К531ИП5	9	20	525	5
К555ЛП5	2×4	26	50	5
К555ЛП12	2×4	30	50	5
К155ЛП5	2×4	20	250	5
К155ИП2	8	58	280	5
К134ИП2	8	380	50	5
К561СА1	12	600	1	3...15
564СА1	12	900	0,025	3...15
564ИП6	9	700	0,025	3...15

* Вторая цифра указывает число схем контроля четности в данной микросхеме.

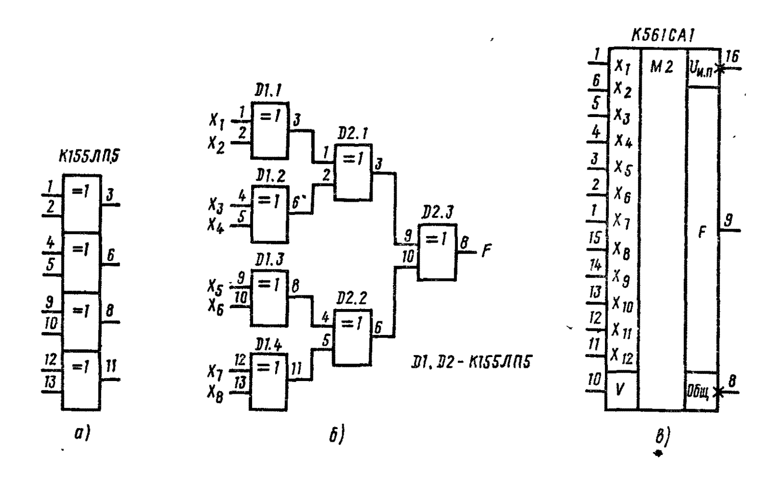


Рис. 4.11. Устройства контроля четности:
а — К155ЛП5 (К531ЛП5, К555ЛП5); б — способ применения для увеличения числа входов; в — К561СА1 (564СА1)

Сумматоры по модулю 2 входят в состав многих серий (табл. 4.10). Некоторые ИС содержат двухвходовые сумматоры по модулю два или, что то же самое, логические элементы «исключающее ИЛИ», например К155ЛП5, К531ЛП5, К555ЛП5 (рис. 4.11, а). Из этих ИС можно составить многовходовое устройство контроля четности, как показано на рис. 4.11, б. Такую же структурную схему имеют К155ИП2, К134ИП2 и др.

В некоторых устройствах контроля четности есть дополнительный вход, сигнал на котором управляет формой представления сигнала на выходе. Например, у К561СА1 и 564СА1 (рис. 4.11, в) при V=1 признаком нечетности единиц во входном 12-разрядном коде является напряжение высокого уровня (лог. 1) на выходе, а при V=0 этот же признак индицируется напряжением низкого уровня (лог. 0).

Устройство сравнения (цифровой компаратор) выполняет операцию сравнения двух кодов $A=\{a_{m-1}...a_1a_0\}$, $B=\{b_{m-1}...b_1b_0\}$ и формирует признак результата сравнения в виде напряжения высокого уровня на одном из выходов: $F_{A=B}$, $F_{A>B}$, $F_{A<B}$. Наиболее простой является схема формирования признака равенства двух чисел: оно состоит из логического элемента ИЛИ-НЕ (рис. 4.12, а), на входы которой подаются результаты поразрядного сложения по модулю два. За счет некоторого усложнения устройства получают два других выхода компаратора.

Для наращивания разрядности компаратора используют входы расширения A>B, A=B, A<B. Для примера на рис. 4.12, б показана схема соединения двух ИС К561ИП2 для увеличения разрядности компаратора до восьми. Заметим, что у указанной ИС расширительный вход A>B является избыточным, поэтому он не задействован и находится под напряжением высокого уровня. Электрические параметры ИС компараторов приведены в табл. 4.11.

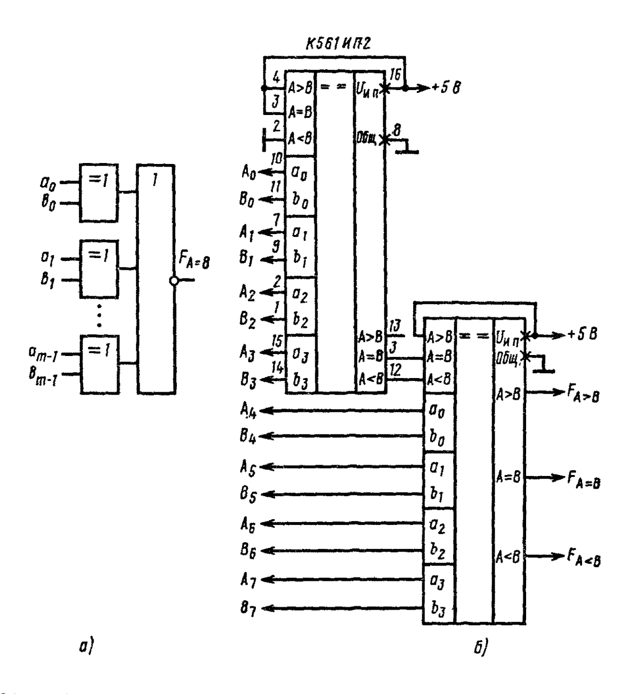


Рис. 4.12. Устройства сравнения:
а — вариант построения; б — К561ИП2 и способ применения для наращивания разрядности

Компараторы находят широкое применение в анализаторах логических состояний, кодов, в делителях с переменным коэффициентом деления, в автоматических устройствах контроля управления и т. д.

В функциональном составе практически всех популярных серий имеются ИС, предназначенные для выполнения арифметических операций сложения, вычитания и др. К таким ИС относят сумматоры, их составную часть — полусумматоры, микросхемы ускоренного переноса (СУП), арифметико-логические устройства (АЛУ), умножители. Кратко рассмотрим указанные цифровые узлы и варианты их микроэлектронной реализации.

Таблица 4.11

Микросхема	Разрядность чисел	Время сравнения, нс	Потребляемая мощность, мВт	Напряжение питания, В
К1500СП166	9	2,9	765	−4,5
К531СП1	4	17	575	5
К555СП1	4	33	97	5
К134СП1	4	200	45	5
К561ИП2	4	600	1	10
		1 400	0,25	5
564ИП2	4	360	0,1	10
		900	0,025	5

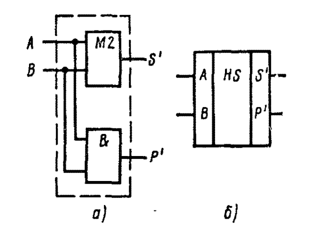


Рис. 4.13. Полусумматор:
а — функциональная схема, б — условное обозначение

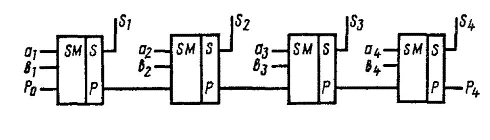


Рис. 4.14. Четырехразрядный сумматор с последовательным переносом

Полусумматор — это узел (рис. 4.13) с двумя входами и двумя выходами, выполняющий операцию арифметического сложения двух одноразрядных чисел A и B в соответствии со следующим правилом: при любых наборах сигналов A и B на выходе сигнала суммы S′ формируется результат сложения по модулю два, на выходе сигнала переноса P′ во всех случаях будет 0, кроме A = B = 1, когда P = 1. Таким образом, для реализации полусумматора необходимы сумматор по модулю два и логический элемент И.

Полный одноразрядный сумматор выполняет операцию арифметического сложения двух одноразрядных чисел A_i и B_i с учетом переноса из младшего разряда P_{i-1}. Он имеет три входа и два выхода для сигнала суммы S_i и сигнала переноса P_i. Правило работы сумматора определяется табл. 4.12.

Многоразрядные сумматоры выполняют операцию арифметического сложения двух многоразрядных чисел. Число входов и выходов сумматора определяется разрядностью слагаемых. По организации переноса различают сумматоры с последовательным (рис. 4.14) и параллельным переносом. По первому способу построены, например, четырехразрядные сумматоры К155ИМ3, К555ИМ7. Быстродействие такого сумматора определяется временем распространения сигнала переноса через все его элементы, и поэтому оно значительно ниже быстродействия его элементов.

Сумматоры с параллельным переносом обладают самым высоким быстродействием благодаря тому, что имеют в своей структуре схему ускоренного формирования переноса во все разряды одновременно. Примером является микросхема К555ИМ6. Многие ИС четырехразрядных сумматоров имеют

Таблица 4.12

Входы			Выходы		Входы			Выходы	
A_i	B_i	P_{i-1}	S_i	P_i	A_i	B_i	P_{i-1}	S_i	P_i
0	0	0	0	0	1	0	0	1	0
0	0	1	1	0	1	0	1	0	1
0	1	0	1	0	1	1	0	0	1
0	1	1	0	1	1	1	1	1	1

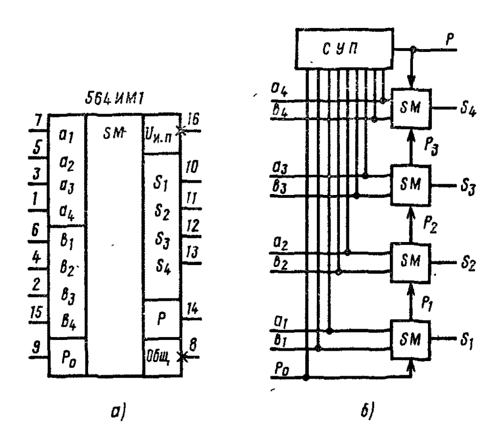


Рис. 4.15. Сумматор 564ИМ1:
а — условное обозначение; б — функциональная схема

Рис. 4.16. Микросхема АЛУ 564ИП3

встроенную СУП, например К561ИМ1, 564ИМ1 (рис. 4.15, а). Как видно из структурной схемы (рис. 4.15, б), внутри ИС сигнал переноса распространяется по последовательной цепи, но одновременно происходит формирование группового сигнала переноса. Для этого на входы СУП поступают сигналы суммируемых четырехразрядных чисел А и В одновременно с их поступлением на входы одноразрядных сумматоров. Задержка формирования суммы больше, чем сигнала группового переноса: например, у 564ИМ1 задержка по выходам S_4 и Р составляет 1,1 и 0,14 мкс соответственно. Поэтому встроенная СУП позволяет существенно ускорить процесс сложения многоразрядных чисел в суммирующем устройстве, образованном соединением нескольких ИС сумматоров. В таком устройстве выход Р группового переноса предыдущего разряда соединяется со входом P_0 переноса последующего (старшего) разряда. Таким способом образуется в многоразрядных сумматорах комбинированный перенос. Электрические характеристики ИС сумматоров некоторых серий представлены в табл. 4.13.

Арифметико-логическое устройство предназначено для выполнения логических и арифметических операций над двумя многоразрядными числами. Типичным вариантом микроэлектронной реализации АЛУ являются ИС (см. табл. 4.13), рассчитанные на выполнение 16 логических и 16 арифметических операций с двумя четырехразрядными числами. Например, 564ИП3 (рис. 4.16) имеет восемь функциональных входов для ввода двух чисел А и В, четыре выхода F_3 — F_0 для представления результата действий с числами, четыре управляющих входа S_3 — S_0 для задания одной из 16 операций, вход V признака операций (1 — логические, 0 — арифметические), вход переноса C_n, выход компаратора $F_{A=B}$ и выходы C_{n+4}, G, P для организации параллельного переноса при наращивании разрядности АЛУ. Наращивание осуществляют с помощью дополнительной микросхемы СУП (см. табл. 4.13). Так, 564ИП4 позволяет объединить четыре АЛУ564ИП3 и получить 16-разрядное АЛУ.

Таблица 4.13

Микросхема	Вид микросхемы	Разрядность	Задержка, нс	Потребляемая мощность, мВт	Напряжение питания, В
К500ИМ180	Сумматор	1×2	7	470	−5,2
К555ИМ6	Сумматор	4	24	195	5
К555ИМ7	Сумматор	4	25	375	5
К155ИМ1	Сумматор	1	75	175	5
К155ИМ2	Сумматор	2	37	290	5
К155ИМ3	Сумматор	4	55	640	5
К134ИМ4	Сумматор	4	350	55	5
К134ИМ5	Сумматор	1	200	32	5
К561ИМ1	Сумматор	4	140	0,1	3...15
К500ИП181	АЛУ	4	11	755	−5,2
К500ИП179	СУП	4	5,5	470	−5,2
К531ИП3П	АЛУ	4	23	1110	5
К531ИП4П	СУП	4	10	435	5
К555ИП3	АЛУ	4	56	180	5
К555ИП4	СУП	4	22	185	5
К1533ИП3	АЛУ	4	25	110	5
К155ИП3	АЛУ	4	41	750	5
К155ИП4	СУП	4	20	280	5
К134ИП3	АЛУ	4	380	100	5
К134ИП4	СУП	4	200	30	5
564ИП3	АЛУ	4	400	0,1	3...15
564ИП4	СУП	4	190	0,01	3...15

На основе микросхем АЛУ, СУП и других можно строить различные вычислительные устройства, управляемые системой команд, т. е. работающие под управлением программ. АЛУ входит в структуру микропроцессоров.

При реализации цифровых устройств, осуществляющих обработку информации, нередко возникает необходимость в выполнении операции умножения двух чисел. Эту операцию можно выполнить с помощью АЛУ путем сочетания операций сложения и сдвига, т. е. программно. В таком случае решение задачи требует много времени. Для ускорения умножения чисел разработаны и включены в состав некоторых серий специальные ИС умножителей: К531ИК1П, К555ИП8, К561ИП5, 564ИП5, К1518ВЖ1 и др.

4.3. Микросхемы и узлы последовательностного типа

Цифровые функциональные узлы, содержащие элементы памяти (триггеры), получили название последовательностных узлов. К ним относят триггеры, счетчики, делители, распределители импульсов. Эти функциональные узлы входят в состав многих серий ИС.

Триггеры составляют основу функциональных узлов последовательностного типа. От функциональных возможностей триггеров и режимов управления их работой зависят характеристики регистров, счетчиков и других узлов. В современных сериях триггеры представлены достаточно широко и разнообразно (табл. 4.14): одноступенчатые и двухступенчатые, асинхронные и синхронные, с записью по одному и по двум входам, со счетным входом и универсальные по применению, со статическим и динамическим управлением. RS-триггер имеет два информационных входа S и R, сигналы на которых определяют состояние

триггера, и два выхода: прямой Q и инверсный $\bar{Q}$. Различают асинхронные и синхронные триггеры. Особенностью асинхронных триггеров является то, что установка их состояния, т. е. запись информации, осуществляется с поступлением сигналов на входы. В синхронных триггерах есть также вход С для синхронизирующего (тактового) сигнала. Запись информации производится сигналами на информационных входах, но с поступлением тактового сигнала, т. е. при $C=1$. Если $C=0$, триггер находится в режиме хранения.

Обозначим состояние триггера в момент изменения входных сигналов индексом n, а после переключения — индексом $n+1$. Закон функционирования триггеров описывается таблицами состояний, которые приведены в табл. 4.14.

Как следует из таблицы состояний RS-триггера, при комбинации $S=1$, $R=0$ в триггер записывается 1 независимо от его предыдущего состояния. Другой набор входных сигналов: $S=0$, $R=1$ устанавливает триггер в 0. Комбинация $S=R=0$ является нейтральной, поскольку обеспечивает режим хранения записанной ранее информации. При нейтральной комбинации входных сигналов триггер может находиться в одном из состояний устойчивого равновесия $Q=1$, $\bar{Q}=0$ или $Q=0$, $\bar{Q}=1$ сколь угодно долго. Комбинация $S=R=1$ является запрещенной, поскольку она приводит к непредсказуемости состояния триггера, если после нее на входы поступит нейтральная комбинация. RS-триггер применяют как элемент памяти в запоминающих устройствах и регистрах.

D-триггер имеет два входа: информационный D и тактовый С и два выхода Q, $\bar{Q}$. При $C=1$ состояние триггера определяет сигнал на входе D. При $C=0$ триггер находится в режиме хранения. Разновидностью D-триггера является DV-триггер с управляющим входом V. Сигнал $V=1$ переводит DV-триггер в режим D-триггера, а сигнал $V=0$ — в режим хранения информации. DV-триггеры удобны для применения в узлах, где требуется управлять триггером без прерывания последовательности тактовых импульсов.

Т-триггер (счетный) имеет один вход Т и два выхода: прямой и инверсный. Особенность Т-триггера состоит в том, что с приходом очередного импульса на вход он изменяет состояние на обратное. Следовательно, Т-триггер считает входные импульсы с коэффициентом, равным двум. Разновидностью этого триггера является TV-триггер, имеющий управляющий вход V. При $V=1$ TV-триггер работает в режиме Т-триггера, при $V=0$ он переходит в режим хранения. Триггеры со счетным входом составляют основу счетчиков и делителей.

JK-триггер (универсальный) имеет два информационных входа: J и К, тактовый вход С и два выхода: прямой и инверсный. Он обладает свойствами всех других, поэтому наиболее широко представлен в современных сериях ИС.

Наряду с информационными и тактовыми входами обычно триггеры имеют входы для установки начального состояния. Например, JKRS-триггер имеет вход S для установки его в 1 и вход R для установки в 0. Может быть предусмотрен в ИС триггера только один из входов. Начальное состояние триггера устанавливается коротким импульсом положительной, если установочный вход прямой, или отрицательной полярности, если вход инверсный, причем, как правило, в «паузе» между тактовыми сигналами. Так что в большинстве триггеров установка начального состояния не зависит от сигнала на тактовом входе, т. е. является асинхронной.

Таблица 4.14

Вид триггера	Таблица состояний			Условные обозначения
Асинхронный RS Синхронный RS	S^n	R^n	Q^{n+1}	а)
	0 1 0 1	0 0 1 1	Q^n 1 0 —	
DV D (при V=1)	D^n	V^n	Q^{n+1}	б)
	0 1 0 1	0 0 1 1	Q^n Q^n 0 1	
TV T (при V=1)	T^n	V^n	Q^{n+1}	в)
	0 1 0 1	0 0 1 1	Q^n Q^n Q^n $\bar{Q}^n$	
JK JKRS с входной логикой и входами асинхронной установки состояния	J^n	K^n	Q^{n+1}	г)
	0 1 0 1	0 0 1 1	Q^n 1 0 $\bar{Q}^n$	

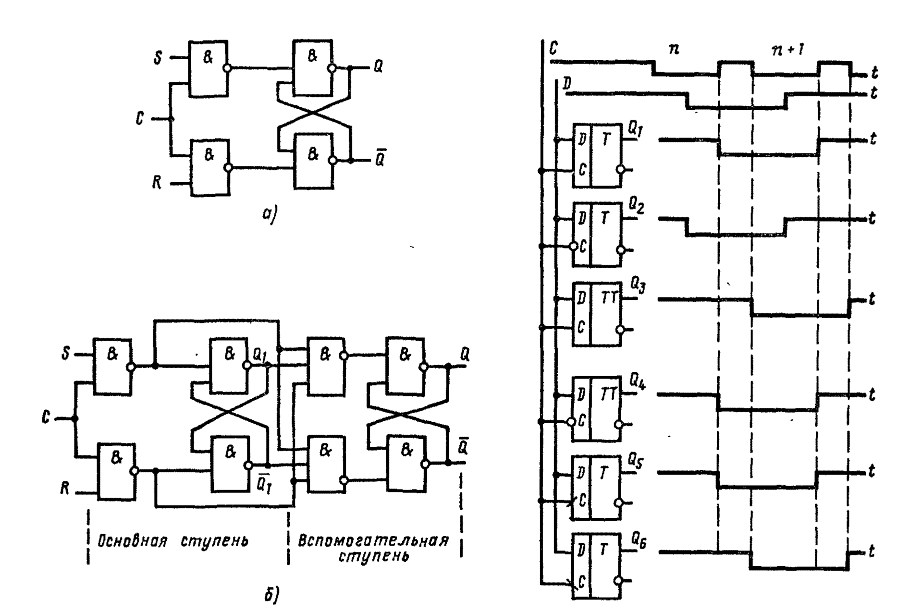


Рис. 4.17. RS-триггер:
а — одноступенчатый; б — двухступенчатый

Рис. 4.18. Временные диаграммы D-триггеров

Нередко для расширения функциональных возможностей триггеры снабжаются входной логикой, которая реализуется встроенными логическими элементами. Заметим, К155ТВ1 имеет по три конъюнктивно связанных входа J и K (табл. 4.14).

Многие свойства и особенности триггеров, существенно важные при практическом применении, определяются принципом их построения. По этому признаку все рассмотренные триггеры принято разделять на одноступенчатые и двухступенчатые. Рассмотрим указанные триггерные структуры на примере RS-триггеров.

Одноступенчатым назван триггер, имеющий одну ступень запоминания информации. Вариант функциональной схемы такого триггера приведен на рис. 4.17, а. Запись в триггер информации, которая находится на входах S, R, начинается сразу после поступления разрешающего сигнала на вход C. Двухступенчатые триггеры имеют две ступени запоминания информации: основную и вспомогательную (рис. 4.17, б), каждая из которых представляет собой одноступенчатый RS-триггер. Управляются ступени так, что с приходом тактового импульса информация записывается в первую ступень, а после его снятия переписывается во вторую и появляется на выходах триггера. Таким образом, в двухступенчатых триггерах процесс передачи информации от входов к выходам имеет двухтактный характер. Быстродействие двухступенчатого триггера вдвое ниже по сравнению с одноступенчатым.

По режиму управления различают триггеры со статическим и динамическим управлением. Рассмотренные ранее триггеры имеют статическое управление по тактовому входу, при котором триггер восприимчив к сигналам на информационных входах все время, пока на тактовом входе присутствует 1

(прямой статический вход) либо 0 (инверсный статический вход). Триггеры с динамическим управлением по тактовому входу построены по другим принципам, существенно отличающимся от рассмотренных и основанных, например, на блокировании своих информационных входов после установления нового состояния.

Тактовый сигнал на динамическом входе воспринимается триггером как разрешающий запись информации только при изменении его уровня от 0 к 1 (прямой динамический вход) или от 1 к 0 (инверсный динамический вход). Другие состояния тактового сигнала триггер воспринимает как отсутствие разрешения на прием информации. Например, триггер с прямым динамическим входом C примет входную информацию только при изменении тактового сигнала от 0 к 1. Информация сразу поступает на выход триггера. Если информационные сигналы изменились в присутствии 1 на входе C, то триггер на это не отреагирует. В подобном случае двухступенчатый триггер, имеющий статическое управление, ведет себя иначе: он изменит записанную в первую ступень информацию, не успев передать ее во вторую. В этом отличии реакций триггеров с динамическим и статическим управлением на одинаковые условия на входах и состоит основной внешний признак режима управления работой триггера.

По функциональным возможностям триггеры с динамическим управлением близки к двухступенчатым триггерам, в частности, они также могут быть использованы в счетном режиме.

Для иллюстрации рассмотренных положений на рис. 4.18 приведены временные диаграммы выходных сигналов D-триггеров, отличающихся по структуре и режиму управления. Все триггеры находятся под одинаковым воздействием информационного и тактового сигналов. Приведенные на диаграммах выходные сигналы принадлежат: Q_1, Q_2 — одноступенчатым триггерам с прямым и инверсным статическим тактовым входом соответственно; Q_3, Q_4 — двухступенчатым триггерам с прямым и инверсным статическим тактовым входом; Q_5, Q_6 — триггерам с динамическим управлением с прямым и инверсным динамическим тактовым входом.

Из диаграмм следует, что с приходом тактового импульса изменение выходного сигнала наблюдается у одноступенчатых триггеров с прямым входом $C(Q_1)$, у двухступенчатых триггеров с инверсным входом $C(Q_4)$ и у триггеров с прямым динамическим входом $C(Q_5)$. У двухступенчатых триггеров с прямым входом C и у триггеров с инверсным динамическим входом C состояние изменяется с окончанием тактового импульса.

Внешне реакция триггеров одноступенчатого, двухступенчатого и триггера с прямым динамическим тактовым входом одинакова, однако взаимозаменяемы в счетчиках и регистрах сдвига только два последних триггера: использовать одноступенчатый триггер в регистре сдвига, например, вместо двухступенчатого нельзя из-за присущего ему однотактного механизма передачи информации со входа на выход.

Существенно отличающимися от рассмотренных свойствами обладает триггер Шмитта. У него один вход и один выход. Триггер состоит из двух инверторов, охваченных обратной связью (рис. 4.19, а). Характеристика передачи триггера имеет гистерезис (рис. 4.19, б), что обусловливает наличие двух пороговых уровней срабатывания при изменении входного сигнала: при достижении напряжения на входе $U_{п1}$ триггер скачком переходит в высоко-

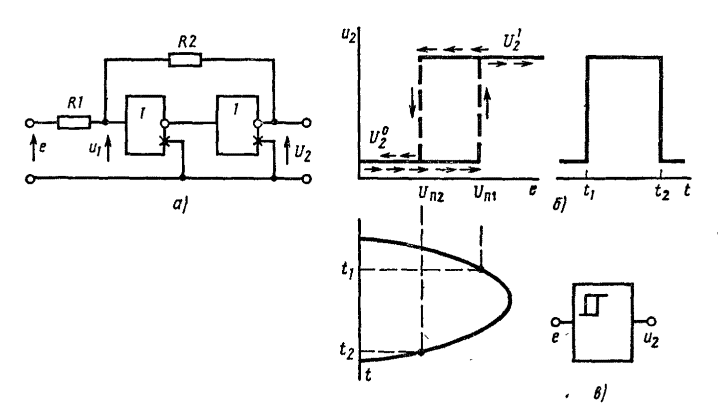


Рис. 4.19. Триггер Шмитта:

а — функциональная схема; б — характеристика передачи

уровневое состояние на выходе, при уменьшении входного напряжения до $U_{п2}$ триггер возвращается в исходное состояние. Такой принцип работы триггера определяет область его применения в качестве формирователей прямоугольных импульсов из колебаний произвольной формы, одновибраторов, реле времени и т. п. Выполнять функции элемента памяти триггер Шмитта не может, поэтому применять его в регистрах и счетчиках нельзя. Микросхемы триггеров Шмитта входят в состав ряда серий.

Возможности интегральных триггеров по выполняемым функциям, быстродействию и другим показателям характеризуют данные, приведенные в табл. 4.15. Из представленных данных следует, что в состав серий цифровых ИС обычно входят одноступенчатые RS-, D- или DV-триггеры для применения в регистрах хранения и других узлах в качестве элементов памяти, а также JK- и D-триггеры двухступенчатой структуры или с динамическим управлением для применения в регистрах сдвига, счетчиках и делителях.

Для построения регистров сдвига и счетчиков с последовательным переносом наиболее удобным оказался двухступенчатый D-, DV-триггер: однофазная система записи позволяет уменьшить число соединений и, кроме того, он может быть преобразован в триггер со счетным входом путем соединения входа D с инверсным выходом $\bar{Q}$. Для построения счетчиков с параллельным переносом удобнее JK-триггер с входной логикой. К тому же JK-триггер является универсальным в том отношении, что может выполнить функции любого триггера.

Быстродействие триггеров определяет тип базового логического элемента. Наибольшим быстродействием обладают триггеры ЭСЛ серий 100, К500, К570 и К1500, наибольшая частота переключений которых лежит в диапазоне от 100 до 500 МГц. Меньшим быстродействием характеризуются триггеры ТТЛШ: до 75 МГц (530, К531), до 15 МГц (533, К1533, К555) и триггеры ТТЛ: до 30 МГц (130, К131), до 10 МГц (133, К155). Самыми «медленными» являются триггеры маломощных серий ТТЛ (К134) и КМДП (К176, К561, 564) с частотой переключения не более 1...3 МГц. Триггеры на КМДП-структурах отличает самый низкий уровень энергопотребления.

Таблица 4.15

Микросхема	Вид триггера	Число триггеров	Средняя задержка, нс	Частота переключения, МГц	Потребляемая мощность, мВт	Напряжение питания, В
			Триггеры Шмитта			
К531ТЛ3П		4	12	80	280	5
К555ТЛ2		6	22	45	185	5
К155ТЛ1		2	24	40	137	5
К155ТЛ2		6	22	45	240	5
К155ТЛ3		4	22	45	160	5
К561ТЛ1		4	300	2	0,02	3...15**
			Одноступенчатые триггеры			
К1500ТМ130	DV	3	2	500	480	−4,5
К500ТМ130	DV	2	4	250	182	−5,2
К500ТМ133	DV	4	5,4	185	390	−5,2
К500ТМ134	DV*	2	5,5	180	286	−5,2
К500ТМ173	DV*	4	6,2	160	345	−5,2
К531ТМ8П	D	4	15	80	480	5
К531ТМ9П	D	6	17	75	720	5
К555ТМ7	D	4	27	35	60	5
К555ТМ8	D	4	32	30	90	5
К555ТМ9	D	6	32	30	130	5
К555ТР2	RS	4	27	35	35	5
К155ТМ5	D	4	27	35	265	5
К155ТМ8	D	4	30	30	225	5
К561ТМ3	D	4	350	2	0,2	3...15**
К561ТР2	RS	4	300	5	0,2	3...15**
			Двухступенчатые триггеры			
К1500ТМ131	DV	3	2,1	410	480	−4,5
К570ТМ1	D	1	2,5	350	286	−5,2
К500ТВ135	JK	2	4,5	110	354	−5,2
К500ТМ231	DV	2	3,3	150	340	−5,2
К531ТВ9П	JK	2	7	80	250	5
К531ТМ2П	D	2	12	40	250	5
К1533ТМ2	D	2	19	25	22	5
К555ТВ9	JK	2	25	20	40	5
К555ТМ2	D	2	32	15	40	5
К155ТВ1	3J—3K	1	32	15	100	5
К155ТВ15	JK	2	20	25	150	5
К155ТМ2	D	2	32	15	150	5
К134ТВ1	JK	1	200	2,5	8	5
К134ТМ2А	D	2	120	4	6	5
К511ТВ1	JK	2	500	1	578	15
К176ТВ1	JK	2	—	1,7	0,9	9
К176ТМ2	D	2	—	1	0,03	9
К561ТВ1, 564ТВ1	JK	2	250	2	0,02	3...15**
К561ТМ2, 564ТМ2	D	2	150	3	0,2	3...15**

* Триггеры имеют мультиплексорные входы
** Значения параметров при напряжении питания 10 В.

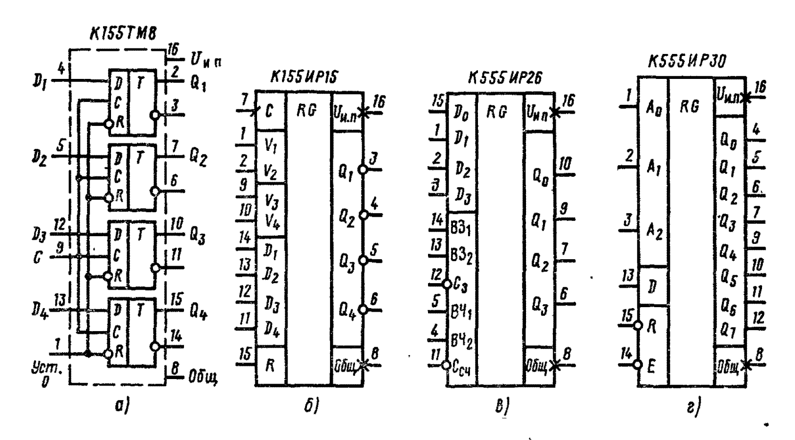


Рис. 4.20. Регистры хранения:
а — на микросхеме К155ТМ8; б — К155ИР15 (К555ИР15); в — К555ИР26, г — К555ИР30

Конструктивное выполнение интегральных триггеров разнообразно: в одном случае в корпусе ИС размещается один триггер, в другом — несколько триггеров, которые функционально самостоятельны, но связаны по цепям питания. В некоторых ИС триггеры, входящие в их структуру, связаны по тактовым и установочным входам.

Регистром называют цифровой узел, предназначенный для записи и хранения кода. Помимо хранения некоторые виды регистров могут преобразовывать информацию, например, из последовательной во времени формы представления в параллельную, сдвигать записанную информацию на один или несколько разрядов в сторону младшего или старшего разряда, инвертировать код. В соответствии с назначением различают регистры хранения и регистры сдвига.

По принципу хранения информации регистры делят на статические и динамические. Статические регистры построены на триггерах и могут хранить записанную информацию сколь угодно долго (при наличии напряжения питания). В динамических регистрах функции элементов памяти выполняют МДП конденсаторы. Подобный элемент памяти может хранить информацию лишь в течение некоторого интервала времени. Поэтому в динамических регистрах записанная информация находится в постоянном движении. В книге рассмотрены только статические регистры ввиду их более широкого применения.

Важнейшими характеристиками регистров являются разрядность и быстродействие. Разрядность регистра зависит от количества разрядов в записываемом числе. Быстродействие характеризуется максимальной тактовой частотой, с которой может производиться запись, чтение и сдвиг информации.

Основу регистра хранения составляют одноступенчатые D- или RS-триггеры. В этом качестве могут применяться и JK-триггеры, но их возможности больше, чем требуется для регистра хранения. Вариант четырехразрядного регистра хранения приведен на рис. 4.20, а. Здесь использована ИС К155ТМ8, которая содержит четыре D-триггера с объединенными входами установки нуля

и синхронизации. Числа в триггеры регистра записывают по входам D при разрешающем сигнале C=1. После смены сигнала на входе C на 0 триггеры переходят в режим хранения. В это время ко входам D можно подвести следующее число, которое при появлении сигнала C=1 запишется в регистр, заменив в его триггерах предыдущую информацию. Для обнуления регистра (сброса информации) ко входу $\bar{R}$ подводят отрицательный импульс на время, достаточное для перевода всех триггеров в нулевое состояние. Обычно это время указывают в справочниках. Пока регистр выполняет свои функции, на установочном входе поддерживается напряжение высокого уровня.

Достаточно широкой номенклатурой представлены в сериях ИС регистры хранения, выполненные по различным вариантам и отличающиеся функциональными возможностями, электрическими характеристиками, режимами управления (см. табл. 4.16). Многие регистры имеют выходы на три состояния и соответствующее управление ими, специальные входы для сигналов управления режимом записи, причем нередко управляющие сигналы объединены логическим оператором. Например, четырехразрядные регистры К155ИР15, К555ИР15 (рис. 4.20, б) помимо информационных входов и выходов, входов синхронизации и установки имеют две пары дизъюнктивно связанных управляющих входов: V_1, V_2 — для установки выходов регистра в третье состояние при напряжении высокого уровня на одном из них, V_3, V_4 — для разрешения записи числа в регистр при напряжении низкого уровня на обоих входах.

Ряд серий содержит многорегистровые ИС. Для примера приведем микросхему с четырьмя четырехразрядными регистрами К555ИР26 (рис. 4.20, в). Эта ИС имеет по четыре информационных входа и выхода, две пары адресных входов для раздельной выборки регистров при записи ($ВЗ_1$, $ВЗ_2$) и при чтении ($ВЧ_1$, $ВЧ_2$), два управляющих входа, сигналы на которых разрешают запись $\bar{C}_з$ и считывание $\bar{C}_{сч}$. Указанное разделение адресных и управляющих сигналов позволяет одновременно записывать и считывать информацию. Выборку регистров производят адресными кодами, подаваемыми на входы $ВЗ_2$, $ВЗ_1$ и $ВЧ_2$, $ВЧ_1$: кодом 00 выбирается регистр 1, 01 — регистр 2, 10 — регистр 3, 11 — регистр 4. Например, чтобы записать число в регистр 2 и одновременно считать число из регистра 4, необходимо записываемое число подвести ко входам D_3 — D_0, на адресных и управляющих входах установить уровни: $ВЗ_2=0$, $ВЗ_1=1$, $ВЧ_2=1$, $ВЧ_1=1$; $\bar{C}_з=\bar{C}_{сч}=0$. При отсутствии разрешающего считывание уровня 0 на входе $C_{сч}$, т. е. при $\bar{C}_{сч}=1$, выходы ИС принимают третье состояние.

Другим примером использования принципа адресации в регистре является ИС К555ИР30 (рис. 4.20, г). Своеобразие ИС заключается в том, что она позволяет адресовать каждый из восьми триггеров, которые входят в ее структуру. Для адресного кода предусмотрены три входа A_2, A_1, A_0. Информация (0 или 1) поступает на вход D, записывается в адресуемый триггер при $\bar{E}=0$ и через 20...30 нс появляется на выходе.

Регистры сдвига представляют собой ряд последовательно соединенных триггеров двухступенчатой структуры. Число триггеров определяет разрядность записываемого кода. По направлению сдвига записанной в регистр информации различают регистры прямого сдвига, т. е. вправо, в сторону младшего разряда, обратного сдвига, т. е. влево, в сторону старшего разряда, и реверсивные

Таблица 4.16

Микросхема	Число разрядов	Средняя задержка, нс	Потребляемая мощность, мВт	Напряжение питания, В
К1500ИР150	6	1,6	716	−4,5
К1500ИР151	6	2,2	890	−4,5
К531ИР19П	4	15	480	5
К531ИР20П	4	15	600	5
К531ИР22П*	8	19	800	5
К555ИР22*	8	43	200	5
К555ИР27	8	30	140	5
К555ИР15*	4	28	100	5
К155ИР15*	4	37	360	5
К1804ИР1*	4	21	715	5
К1804ИР2*	8	43	195	5
К588ИР1*	8	150	2,3	5
К580ИР82*	8	30	800	5
К589ИР12*	8	55	725	5
Многорегистровые микросхемы				
К1802ИР1*	4×16**	55	990	5
К1002ИР1	8×32	500	0,1	5
К555ИР26*	4×4	43	250	5
К555ИР30	1×8	34	180	5
К561ИР11	4×8	600	0,2	3...15
К561ИР12*	4×4	4000	0,02	3...15

* Выходы с тремя состояниями.
** Вторая цифра указывает число регистров.

регистры, допускающие сдвиг в обоих направлениях. В табл. 4.17 представлены ИС регистров сдвига, которые входят в состав ряда наиболее популярных серий.

Микросхемы регистров отличаются не только направлением сдвига, но и числом разрядов, способом записи и считывания информации, быстродействием, энергопотреблением и другими показателями. Для пояснения этих различий рассмотрим несколько типовых вариантов микроэлектронной реализации регистров. Прежде всего следует подчеркнуть, что регистры сдвига в большинстве своем построены на триггерах двухступенчатой структуры. Один такой триггер составляет разряд регистра. Двухступенчатость структуры разряда необходима для обеспечения развязки цепей записи информации в разряд и ее считывания, поскольку эти два процесса происходят одновременно. Для построения регистра можно использовать и одноступенчатые триггеры. Но в таком случае в каждом разряде нужны два триггера. Причем управлять ими необходимо двумя последовательностями тактовых импульсов, сдвинутых по времени друг относительно друга так, чтобы было обеспечено поразрядное продвижение информации от входа регистра к его выходу.

По способу записи информации в регистр и считывания ее с выходов регистра возможны следующие варианты реализации: запись по одному или по всем входам одновременно; считывание по одному или по всем выходам

Таблица 4.17

Микросхема	Число разрядов	Число входов-выходов	Направление сдвига	Средняя задержка, нс	Потребляемая мощность, мВт
К1500ИР141	8	8—8	Реверс	2,4	1070
К500ИР141	4	4—4	—»—	4,3	655
К531ИР11П	4	4—4	—»—	18	675
К531ИР12П	4	4—4	Обратный	18	545
К531ИР24П	8	8—8	Реверс	22	1225
К1533ИР31	24	1—24	Обратный	35	200
К555ИР8	8	1—8	Прямой	32	135
К555ИР9	8	8—1	—»—	40	180
К555ИР10	8	8—1	—»—	35	190
К555ИР11	4	4—4	Реверс	29	115
К555ИР16	4	4—4	—»—	27	111
К155ИР1	4	4—4	—»—	35	410
К155ИР13	8	8—8	—»—	28	580
К134ИР1	4	4—4	Прямой	250	45
К134ИР8	8	1—8	—»—	220	59
К561ИР2	4×2	1—4	Обратный	970	0,05
К561ИР6	8	8—8	—»—	500	0,03
К561ИР9	4	4—4	—»—	360	0,03
К176ИР2	4×2	1—4	—»—	250	1
К176ИР3	4	4—4	Реверс	250	0,9
К176ИР4	64	1—1	Прямой	250	0,9
К155ИР17	12	1—12	Регистры последовательного		
564ИР13	12	1—12	приближения: для АЦП		

одновременно. Применяют различные сочетания способов записи и считывания. В табл. 4.17 информация о том, к какому типу по указанному признаку относится тот или иной регистр, содержится в колонке «число входов-выходов». Например, регистр К555ИР8 имеет один вход и восемь выходов и, следовательно, относится к регистрам с последовательной системой записи и параллельной системой считывания информации. Другой регистр К555ИР9 имеет восемь входов и один выход и поэтому относится к регистрам параллельно-последовательного типа. Примером регистра с параллельной системой записи и считывания служит регистр К155ИР13, у которого восемь входов и восемь выходов по числу разрядов в регистре.

Рассмотрим два варианта регистров, отличающихся по своим возможностям. На рис. 4.21, а приведена типовая схема регистра сдвига последовательно-параллельного типа. Регистр представляет собой последовательную цепь двухступенчатых D-триггеров. Тактовые импульсы (импульсы сдвига) поступают на все триггеры одновременно. Информационным входом регистра является вход триггера старшего разряда. Число выходов равно числу разрядов.

Записываемая информация должна быть представлена последовательным во времени кодом. Код записывается поразрядно со стороны старшего разряда путем продвижения кодовой комбинации с каждым тактовым импульсом от разряда к разряду. Следовательно, для записи четырехразрядного кода необходимы четыре тактовых импульса. Направление сдвига указано на условном графическом изображении ИС регистра стрелкой (рис. 4.21, б).

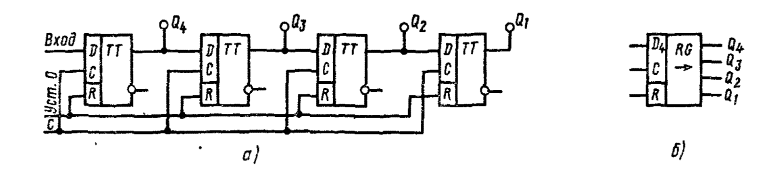


Рис. 4.21. Регистры сдвига:
а — функциональная схема; б — условное обозначение

Считывание в рассматриваемом регистре можно выполнить двумя способами: последовательно во времени и параллельно, т. е. всеми разрядами одновременно. В первом случае информацию снимают поразрядно с выхода младшего разряда Q_1, во втором — со всех выходов в паузе между тактовыми импульсами.

Другой пример схемотехнической реализации регистра приведен на рис. 4.22, а, где показана несколько упрощенная схема реверсивного регистра К155ИР1. Каждый разряд состоит из D-триггера и логического элемента, который выполняет функцию двухканального мультиплексора, управляемого сигналом V. Регистр может записывать информацию поразрядно последовательно во времени и всеми разрядами одновременно. При последовательном способе записи сигнал V должен быть низкого уровня, а записываемый код должен поступать на вход D_0. С каждый тактовым импульсом C_1 входной код продвигается на один разряд в сторону старшего разряда. При параллельном способе записи код поступает на входы D_4 — D_1. Запись осуществляют в паузе между тактовыми импульсами C_1 при $V=1$ импульсом C_2.

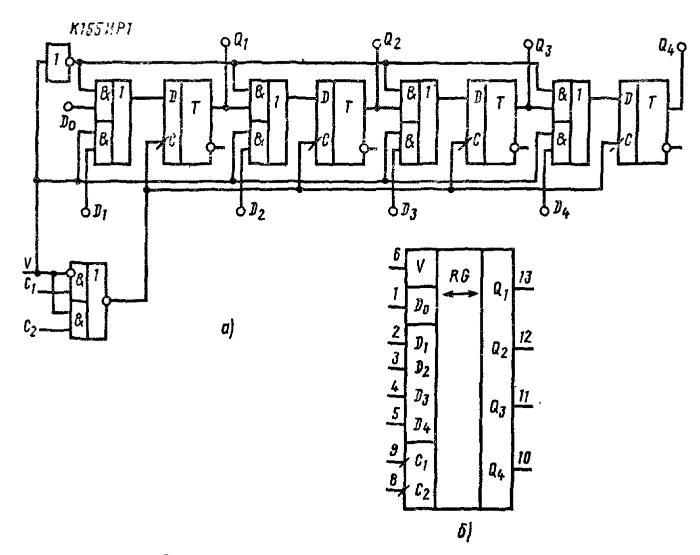


Рис. 4.22. Реверсивный регистр К155ИР1:
а — функциональная схема; б — условное обозначение

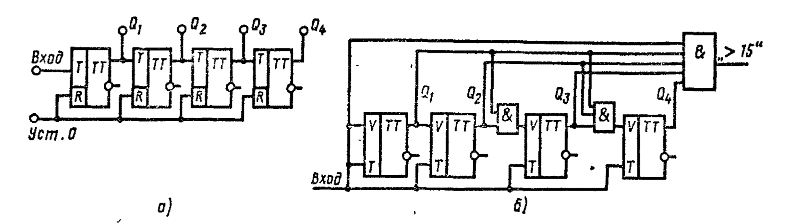


Рис. 4.23. Счетчики:

а — с последовательным переносом; б — с параллельным переносом

Если после записи число необходимо сдвинуть, то регистр переводят в режим сдвига сигналом $V=0$ и управляют сдвигающими импульсами C_1. При условии, что Q_1 — выход младшего разряда, а Q_4 — старшего, регистр сдвигают влево (обратный сдвиг). Но он может быть превращен и в регистр со сдвигом вправо (прямой сдвиг). Для этого необходимо выполнить следующие соединения: D_3 с Q_4, D_2 с Q_3, D_1 с Q_2. Код записывают по входу D_4 при $V=1$, а управляют регистром тактовыми импульсами по входу C_2. Таким образом, в рассмотренном регистре выполняются условия прямого и обратного сдвига. Регистр имеет выходы со всех разрядов и, следовательно, позволяет считывать записанный код в последовательной и параллельной форме представления во времени.

Цифровым счетчиком называют функциональный узел, который осуществляет счет поступающих на его вход импульсов (счетных импульсов), формирует результат счета в заданном коде и при необходимости хранит его. Для построения счетчика необходимы триггеры двухступенчатой структуры.

Рассмотрим два наиболее характерных схемотехнических варианта счетчиков на Т-триггерах. На рис. 4.23, а показана схема четырехразрядного счетчика с последовательным переносом. Он имеет один вход, на который поступают счетные импульсы. Триггеры соединены последовательно, так что каждый последующий разряд срабатывает после того, как переключился предыдущий. Последовательность смены состояний счетчика приведена в табл. 4.18.

Такой счетчик может посчитать 16 импульсов по числу его состояний 2^n, где n — число разрядов (триггеров) счетчика. Результат снимается в виде двоичного кода с выходов всех разрядов одновременно.

Таблица 4.18

Номер состояния	Выходной код				Номер состояния	Выходной код			
	Q_4	Q_3	Q_2	Q_1		Q_4	Q_3	Q_2	Q_1
0	0	0	0	0	8	1	0	0	0
1	0	0	0	1	9	1	0	0	1
2	0	0	1	0	10	1	0	1	0
3	0	0	1	1	11	1	0	1	1
4	0	1	0	0	12	1	1	0	0
5	0	1	0	1	13	1	1	0	1
6	0	1	1	0	14	1	1	1	0
7	0	1	1	1	15	1	1	1	1

Счетчики с последовательным переносом имеют невысокое быстродействие, что обусловлено последовательным во времени срабатыванием разрядов. В этом заключается их основной недостаток. Преимущество состоит в простоте реализации. Но при выборе триггеров надо исходить из того, что их быстродействие должно быть выше в n раз.

Другой вариант счетчика (рис. 4.23, б) характеризуется наибольшим быстродействием, так как в нем реализована схема параллельного переноса. Смена состояний счетчика та же, что и у предыдущего, но время, необходимое на установление нового состояния, значительно меньше, поскольку счетные импульсы воздействуют одновременно на все триггеры. Условие переключения определяет логический элемент И, который на входе V данного разряда формирует разрешающий переключение сигнал, если предыдущие разряды имеют состояние 1. Таким образом, с поступлением каждого счетного импульса переключаются те триггеры, которым предшествуют разряды с состоянием 1 на выходах.

При заполнении счетчика единицами формируется сигнал переноса в старший разряд. При наличии выхода сигнала переноса можно объединять между собой группы четырехразрядных счетчиков путем соединения выхода переноса одной группы со счетным входом другой.

Другим классификационным признаком является направление счета. По этому признаку счетчики делятся на суммирующие, вычитающие, реверсивные. В суммирующих счетчиках смена состояний происходит в соответствии с табл. 4.18: с каждым счетным импульсом результат увеличивается на единицу. В вычитающих счетчиках имеет место обратная смена состояний, соответствующая переходам от конца табл. 4.18 к ее началу. Реверсивные счетчики могут работать в режимах суммирования и вычитания. Пример реверсивного счетчика приведен на рис. 4.24, а. В его схеме предусмотрены два входа для счетных импульсов, обозначенные C_+ и C_-. В режиме сложения импульсы должны поступать на вход C_+, в режиме вычитания — на вход C_-, причем на незадействованном входе должно быть напряжение высокого уровня. Для обеспечения работы счетчика необходимо устройство коммутации импульсов на соответствующий вход. Один из вариантов (рис. 4.24, б) включает RS-триггер и два логических элемента И-НЕ. При сигнале $V_+ = 1$, $V_- = 0$ на прямом выходе триггера устанавливается напряжение высокого уровня, элемент D1 открывается и коммутирует счетные импульсы на вход C_+. При сигнале управления $V_- = 1$, $V_+ = 0$ счетные импульсы поступают на вход C_-, и счетчик работает в режиме вычитания.

Счетчик на рис. 4,24, а имеет два выхода для сигналов переноса: выход «$\geqslant 15$» для сигнала прямого переноса, используемого при работе счетчика в режиме суммирования, и выход «$\leqslant 0$» для сигнала обратного переноса, используемого при работе счетчика в режиме вычитания. Оба выхода переноса используют при наращивании разрядности счетчика так, как это показано на рис. 4.24, б для двух ИС К155ИЕ7. Подключение второй ИС расширяет диапазон счетного устройства до 256 импульсов. Дальнейшее наращивание разрядности счетчика производится аналогичным соединением ИС.

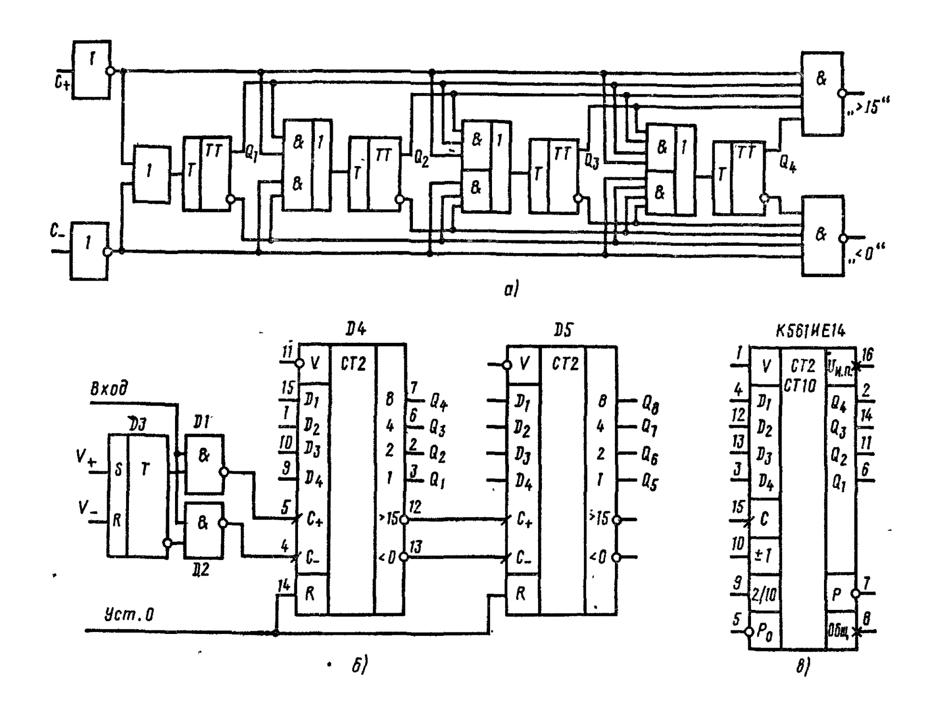


Рис. 4.24. Реверсивные счетчики:

а — функциональная схема; б — способ соединения счетчиков К155ИЕ7 для наращивания разрядности; в — К561ИЕ14 (564ИЕ14)

Двоичные четырехразрядные счетчики достаточно полно представлены в сериях ИС (табл. 4.19). Как правило, ИС двоичного счетчика содержит четыре разряда, может иметь выходы сигналов переноса и, следовательно, допускает непосредственное соединение с другой такой же ИС при наращивании разрядности счетчика. Во многих ИС счетчиков предусмотрены дополнительные входы предварительной установки состояния (входы предустановки), какие имеют, например, ИС на рис. 4.24, б. Входы предустановки используют при реализации делителей.

Наряду с двоичными широкое распространение получили двоично-десятичные счетчики. В отличие от двоичных они имеют число состояний, равное 10, а не 2^n. В таком счетчике четыре триггера, но шесть «лишних» состояний исключены. Счетчик в режиме суммирования проходит состояния в соответствии с табл. 4.18 до позиции с номером 9, после которой он обнуляется. Примеры ИС четырехразрядных двоично-десятичных счетчиков приведены в табл. 4.20. Наглядное представление о системе управляющих сигналов позволяет получить ИС четырехразрядного реверсивного двоично-десятичного счетчика К561ИЕ14 (рис. 4.24, в). Вход С является счетным. Сигнал на входе «±1» управляет направлением счета: при напряжении высокого уровня осуществляется суммирование, при напряжении низкого уровня — вычитание. Вход P_0 предназначен для сиг-

Таблица 4.19

Микросхема	Частота счетных импульсов, МГц	Потребляемая мощность, мВт	Напряжение питания, В	Входы предустановки	Выход переноса
К1500ИЕ136 *	450	880	−4.5	+	+
К500ИЕ136 *	100	780	−5,2	+	+
К531ИЕ17П *	50	800	5	+	+
К531ИЕ15П	45	600	5	+	−
К555ИЕ7 *	12	155	5	+	+
К555ИЕ5	7	75	5	−	−
К555ИЕ10	10	156	5	+	+
К555ИЕ13 *	10	175	5	+	+
К555ИЕ15	10	135	5	+	−
К155ИЕ5	4	265	5	−	−
К155ИЕ7 *	12	510	5	+	+
К134ИЕ5	0,8	600	5	−	−
К561ИЕ10 **	0,3	0,25	3...15 ****	−	−
564ИЕ10 **	1,5	0,03	3...15 ****	−	−
К561ИЕ11 *	0,6	0,03	3...15 ****	+	+
564ИЕ11 *					
К561ИЕ14 *	0,8	0,03	3...15 ****	+	+
564ИЕ14 *					
К561ИЕ16 ***	2	0,04	3...15 ****	−	−

* Реверсивные.
** Сдвоенный четырехразрядный.
*** Счетчик 14-разрядный.
**** Значения параметров при 5 В.

нала разрешения (при напряжении низкого уровня) или запрещения (при напряжении высокого уровня) счета. Входы предустановки $D_1 - D_4$ открываются для записи в счетчик поданного на них кода при наличии разрешающего сигнала $V = 1$. Результат счета снимается с выходов $Q_1 - Q_4$, сигнал переноса при заполнении счетчика единицами — с инверсного выхода $\bar{P}$.

Таблица 4.20

Микросхема	Частота счетных импульсов, МГц	Потребляемая мощность, мВт	Напряжение питания, В	Входы предустановки	Выход переноса
К500ИЕ137 *	100	780	−5,2	+	+
К531ИЕ16П *	50	800	5	+	+
К531ИЕ14П	45	600	5	+	−
К555ИЕ2	10	75	5	−	−
К155ИЕ2	5	265	5	−	−
К555ИЕ6 *	12	155	5	+	+
К155ИЕ6 *	12	510	5	+	+
К555ИЕ9	15	156	5	+	+
К155ИЕ9	20	500	5	+	+

Окончание табл. 4.20

Микросхема	Частота счетных импульсов, МГц	Потребляемая мощность, мВт	Напряжение питания, В	Входы предустановки	Выход переноса
К555ИЕ14	10	135	5	–	–
К155ИЕ14	20	300	5	–	–
К155ИЕ1	10	300	5	–	–
К555ИЕ18	15	156	5	+	+
К134ИЕ2	1,4	36	5	–	–
К511ИЕ1	1	540	15	+	–
К561ИЕ14* 564ИЕ14*	0,8	0,03	3...15**	+	+

* Реверсивные.
** Значения параметров при напряжении 5В.

4.4. Программируемые делители

Делитель — это цифровой узел, предназначенный для деления числа входных импульсов или частоты их следования на заданный коэффициент Большинство делителей построено на основе двоичных счетчиков. Особенность делителя в том, что он имеет один выход.

Коэффициент деления $К_{дел}$ может иметь постоянное или переменное, т. е. программируемое, значение. Делители с переменным $К_{дел}$ (ДПКД) могут быть построены по различным схемотехническим вариантам, например с предустановкой исходного состояния, от которого ведется счет, до переполнения счетчика, либо с установкой заданного промежуточного состояния, до которого, начиная от нулевого, ведется счет входных импульсов, а затем результат сбрасывается и начинается новый счетный цикл.

Пример ДПКД, построенного по первому варианту, приведен на рис. 4.25, а. На входы предустановки ИС К561ИЕ14 подают код, соответствующий числу «лишних» состояний $2^n - К_{дел}$. Выход сигнала переноса Р соединяют через инвертор со входом V. Под воздействием входных импульсов счетчик последовательно проходит состояния от исходного, предварительно установленного, до конечного, при котором он заполняется единицами и формирует на выходе Р сигнал переноса. Этим сигналом разрешается запись в счетчик исходного кода и цикл повторяется.

Другой вариант ДПКД (рис. 4.25, б) предполагает использование компаратора, на входы которого поданы выходной код счетчика и опорный код, соответствующий $К_{дел}$. При достижении счетчиком состояния, код которого равен опорному, компаратор формирует сигнал высокого уровня, переводит RS-триггер в состояние 1, что обеспечивает установку счетчика в нулевое состояние. Дополнительный триггер в ДПКД необходим для исключения возможности сбоя из-за разброса временных параметров разрядов счетчика. Если такой опасности нет, то триггер можно исключить.

Делитель с постоянным $К_{дел}$ упрощается: компаратор заменяют элементом И, на входы которого подают выходные сигналы с тех разрядов счетчика, которые в кодовой комбинации, соответствующей $К_{дел}$, имеют высокий уровень. Пример делителя на девять, построенного на основе счетчика рис. 4.23, а, приведен на рис. 4.25, в.

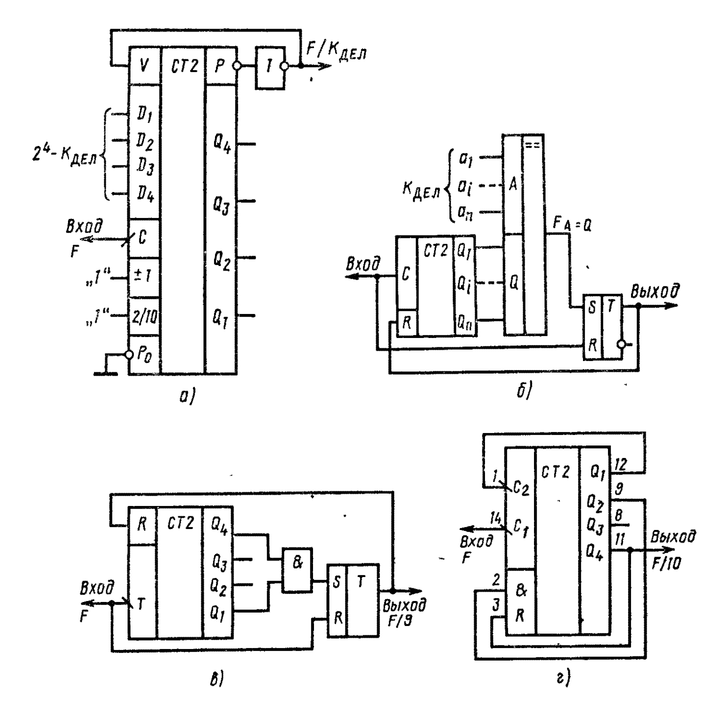


Рис. 4.25. Делители:

а — с предустановкой исходного состояния; б — с установкой конечного состояния; в — с $К_{дел} = 9$; г — с $К_{дел} = 10$ на микросхеме К155ИЕ5

Некоторые ИС счетчиков имеют встроенные элементы И: К155ИЕ1, К155ИЕ2, К155ИЕ4, К155ИЕ5, К555ИЕ5 и др. На их основе можно строить делители без дополнительных элементов только с помощью обратных связей. На рис. 4.25, г приведен делитель на десять на ИС К155ИЕ5.

Многие делители, входящие в серии К176, К561, 564, построены на основе регистра сдвига с перекрестной обратной связью (рис. 4.26, а). Временные диаграммы для пятиразрядного регистра (рис. 4.26, б) иллюстрируют особенности работы такого делителя: в первые пять тактов он заполняется единицами, в последующие пять — нулями, т. е. цикл смены возможных состояний равен десяти тактам. Следовательно, $К_{дел}$ равен удвоенному числу разрядов регистра. Такие счетчики часто называют счетчиками Джонсона. Из временных диаграмм видно, что сигналы на всех выходах имеют одинаковый период повторения, равный $10Т_0$, где $Т_0$ — период повторения входных сигналов, но они сдвинуты друг относительно друга на $Т_0$. По рассмотренной схеме реализованы ИС К561ИЕ19, 564ИЕ19 (рис. 4.26, в). Перекрестная обратная связь должна быть выполнена внешним соединением выходов со входом D по различным вариантам, указанным в табл. 4.21.

На указанных ИС можно построить делитель и по способу предустановки исходного состояния (рис. 4.27). Три последовательно соединенных ИС, каждая из которых может быть настроена на $К_{дел}$ от 1 до 10, образуют трехсту-

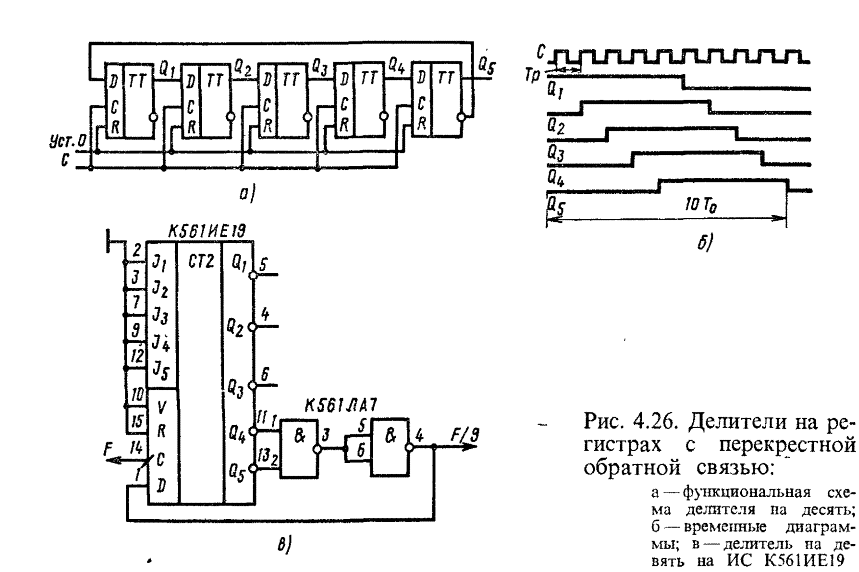


Рис. 4.26. Делители на регистрах с перекрестной обратной связью:

а — функциональная схема делителя на десять; б — временные диаграммы; в — делитель на девять на ИС К561ИЕ19

пенчатый ДПКД с $K_{дел}$ от 1 до 1000. Программируют каждую ИС кодом предустановки на входах $J_1 - J_5$ в соответствии с табл. 4.22. При программировании в первой ступени устанавливают значение $K_{дел}$ в разряде единиц, во второй — десятков, в третьей — сотен. Элементы D4.1, D5 дешифрируют конечное состояние всех ступеней делителя, которое характеризуется значениями сигналов на выходах Q_4 и Q_5 всех ИС 0 и 1 соответственно. Выходом делителя является выход элемента D5. Этот же сигнал на выходе триггера D6 устанавливает напряжение высокого уровня, которым разрешается предустановка делителя в исходное состояние, и далее цикл повторяется [8].

Некоторые делители на основе счетчика Джонсона: К176ИЕ8, К561ИЕ8, 564ИЕ8, К561ИЕ9, 564ИЕ9 имеют встроенный дешифратор состояний. У ИС К561ИЕ8 (рис. 4.28, а) десять выходов, на каждом из которых формируется напряжение высокого уровня при соответствующем этому выходу состоянии счетчика. С помощью внешнего соединения того или иного выхода со входом R можно получить делитель с $K_{дел}$ от 2 до 10. Используя выход сигнала переноса, можно последовательно соединять ИС для получения ДПКД с большим $K_{дел}$. Пример делителя с программируемым $K_{дел}$ от 2 до 1000 приведен на рис. 4.28, б [24]. Про-

Таблица 4.21

Способ соединения выводов ИС	Соединение входа D с выходом					Соединение входа D с выходом элемента И, входы которого соединены с выходами			
Номер вывода	5	4	6	11	13	4,5	4,6	6,11	11,13
$K_{дел}$	2	4	6	8	10	3	5	7	9

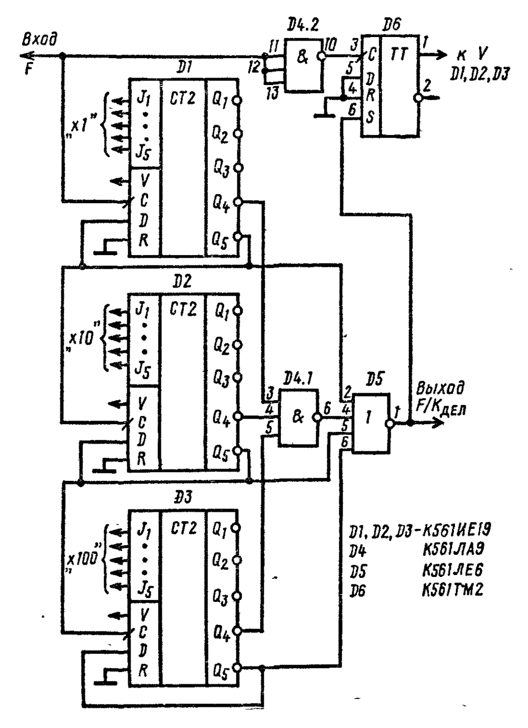


Рис. 4.27. Делитель с программируемым $К_{дел}$ от 1 до 1 000

граммируют $К_{дел}$ путем коммутации выходов ИС переключателями SA1 — SA3 на входы элемента И, вырабатывающего сигнал сброса при достижении всеми ступенями делителя заданных состояний. Триггер на элементах D4.2, D4.3 задерживает сигнал сброса для надежного переключения всех ИС в нулевое состояние.

Для электронной коммутации выходов делителя при программировании $К_{дел}$ можно использовать мультиплексор (рис. 4.29, [26]).

Задающий генератор на К155ЛА3 вырабатывает импульсы с частотой 10 МГц, которые поступают на вход семидекадного делителя, выполненного на

Таблица 4.22

$К_{дел}$	Код предустановки					$К_{дел}$	Код предустановки				
	J_1	J_2	J_3	J_4	J_5		J_1	J_2	J_3	J_4	J_5
10	0	0	0	0	0	5	1	1	1	1	1
9	1	0	0	0	0	4	0	1	1	1	1
8	1	1	0	0	0	3	0	0	1	1	1
7	1	1	1	0	0	2	0	0	0	1	1
6	1	1	1	1	0	1	0	0	0	0	1

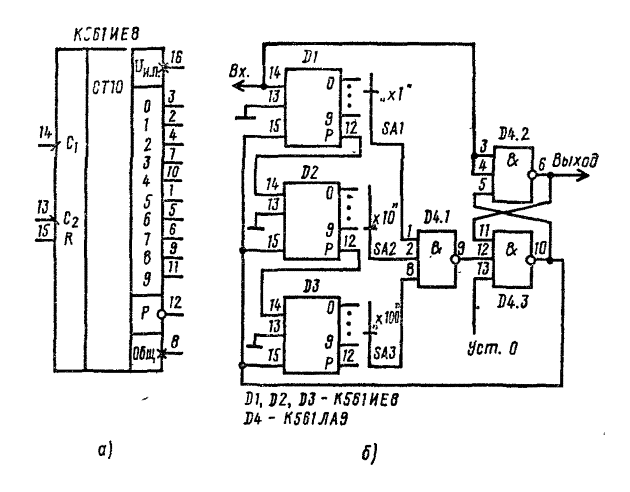


Рис. 4.28. Применение счетчика К561ИЕ8

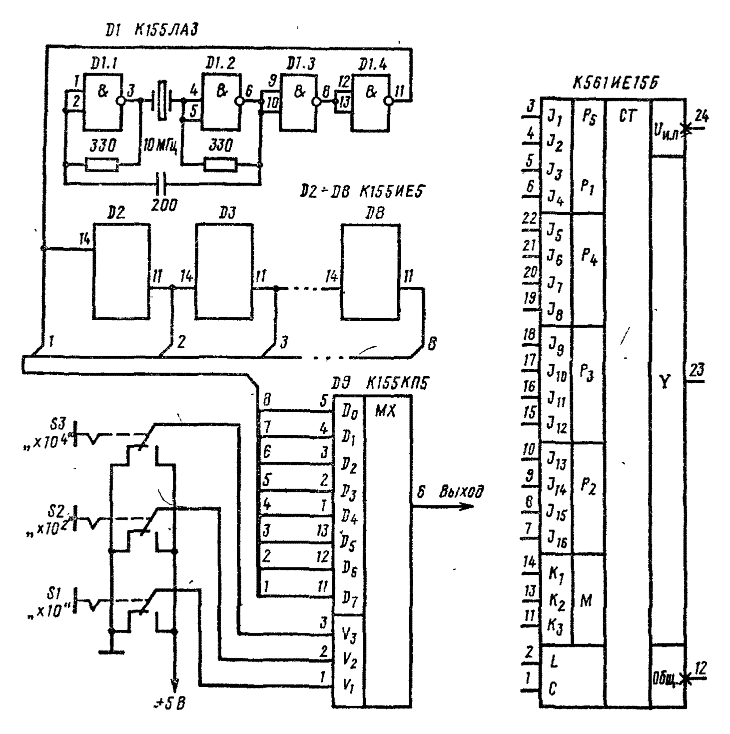


Рис. 4.29. Делитель с переменным $K_{дел}$ в качестве многочастотного генератора импульсов

Рис. 4.30. Микросхема ДПКД К561ИЕ15Б (564ИЕ15)

Таблица 4.23

Микросхема	Коэффициент деления	Частота входных сигналов, МГц	Потребляемая мощность, мВт	Напряжение питания, В,
К193ИЕ7	4	2 000	945	6,3
К193ПЦ1	640; 704	1 000	525	5
К193ИЕ2	10; 11	500	338	5,2
К155ИЕ4	2...12	5	255	5
К555ИЕ5	2...16	7	75	5
К155ИЕ5	2...16	4	265	5
К555ИЕ2	2...10	10	75	5
К155ИЕ2	2...10	5	265	5
К155ИЕ8	64/63...64	15	600	5
К589ХЛ4	2...16	50	300	5
К512ПС2	65536	—	0,01	−1,5
К512ПС3	4096	—	0,005	−1,2
К561ИЕ8, 564ИЕ8	2...10	1,5	0,04	3...15
К561ИЕ9, 564ИЕ9	2.. 8	1	0,03	3...15
К561ИЕ15Б, 564ИЕ15	3...21 327	1	0,05	3...15
К561ИЕ19, 564ИЕ19	2...10	1	0,05	3...15

К155ИЕ5 (см. рис. 4.25,г). Выходы декад подключены ко входам мультиплексора К155КП5. Управляющие сигналы V_3, V_2, V_1, уровни которых устанавливают кнопочными переключателями, позволяют получить на выходе мультиплексора последовательности импульсов с частотой следования F $[Гц] = 10^{4V_3} \times 10^{2V_2} \times 10^{V_1}$. При управляющем коде 000 частота выходных сигналов равна 1 Гц, при коде 111 — 10 МГц.

В рассмотренных примерах для построения делителей использованы двоичные счетчики. В состав некоторых серий входят ИС, предназначенные для применения в качестве делителей с программируемым $К_{дел}$. Характеристики этих ИС, а также ИС счетчиков-делителей приведены в табл. 4.23.

Микросхемы К561ИЕ15Б и 564ИЕ15 являются ДПКД с возможностью программирования $К_{дел}$ от 3 до 21 327. Они конструктивно оформлены в корпусе с 24 выводами (рис. 4.30). Выводы имеют следующее назначение: C — для счетных импульсов, L — для сигналов управления режимом работы (при L = 0 реализуется основной режим — деления частоты, при L = 1 — режим однократного счета, в котором на выходе ИС появляется напряжение высокого уровня после поступления на вход числа импульсов, равного установленному $К_{дел}$; K_1, K_2, K_3, J_1 — J_{15} — для сигналов установки требуемого значения $К_{дел}$; Q — выход.

Коэффициент деления определяет соотношение $К_{дел} = M(10^3P_1 + 10^2P_2 + 10^1P_3 + P_4) + P_5$, где коэффициенты M, $P_1 - P_5$ зависят от сигналов на входах предустановки (соответствие входов и указанных коэффициентов показано на рис. 4.30). Между коэффициентами M, P_1, P_5 существует связь, определенная в табл. 4 24.

Значения M, которые устанавливает код $K_3K_2K_1$, в свою очередь

Таблица 4.24

Код K_3 K_2 K_1	M	P_5		P_1		$K_{дел}$ (макс)
		макс значение	входы установки	миним значение	входы установки	
1 1 1	2	1	J_1	7	J_2 J_3 J_4	17 331
1 1 0	4	3	J_1, J_2	3	J_3 J_4	18 663
1 0 1	5	4	J_1 J_2 J_3	1	J_4	13 329
1 0 0	8	7	J_1 J_2 J_3	1	J_4	21 327
0 1 X	10	9	J_1 J_2 J_3 J_4	0	—	16 659
0 0 X	Режим предварительной установки; X — любое состояние					

определяют значения P_5 и P_1. Поскольку для установки требуемых значений P_5 и P_1 используют одну группу входов J_1-J_4, то возникает вопрос о том, как эти входы распределены между P_5 и P_1. Например, при $M=2$ коэффициенты P_5 и P_1 могут принимать значения 1 и 7 соответственно. Поэтому для установки P_5 достаточно одного входа, а для P_1 требуются три входа предустановки, что и отражено в табл. 4.24. Подобных вопросов с распределением других входов предустановки не возникает, так как на каждый из коэффициентов P_2-P_4 приходится по четыре входа и, таким образом, значения указанных коэффициентов могут быть от 0 до 15.

Программируют ДПКД следующим образом. Прежде всего, заданное значение $K_{дел}$ надо разделить на M, выбрав одно из его значений по табл. 4.24, при котором можно обеспечить требуемый $K_{дел}$. Далее, с учетом получившихся значений P_5 и P_1 и, следовательно, распределения входов предустановки между ними, надо установить коды для всех коэффициентов, имея при этом в виду, что входные переменные с большим цифровым индексом в пределах своих групп являются старшими разрядами. Очевидно, при возможности использования нескольких значений M задача определения кодов предустановки может иметь несколько решений.

Для иллюстрации рассмотрим пример программирования К561ИЕ15Б на значение $K_{дел}=17\,245$. Из табл. 4.24 следует, что для разложения заданного значения $K_{дел}$ можно использовать только три значения M: 2, 4 и 8, поскольку при других значениях наибольший $K_{дел}$ меньше требуемого. Следовательно, возможны три варианта разложения $K_{дел}$ (табл. 4.25).

В первом варианте остаток от деления $P_5=1$ и, следовательно, для его установки достаточен один вход J_1. Три других входа первой группы предназначены (см. табл. 4.24) для установки P_1. Он должен иметь значение 8,

Таблица 4.25

M	Варианты разложения $K_{дел}$	Код $K_3K_2K_1$	Вход предустановки J															
			1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
2	$2\cdot8622+1$	1 1 1	1	1	1	1	0	1	0	0	0	0	1	1	1	1	1	1
4	$4\cdot4311+1$	1 1 0	1	0	0	1	1	0	0	0	1	0	0	0	1	1	0	0
8	$8\cdot2155+5$	1 0 0	1	0	1	1	1	0	1	0	1	0	1	0	1	1	0	1

но трехразрядный двоичный код позволяет установить его максимальное значение равным 7, т. е. $J_4J_3J_2=111$. Поэтому «лишнюю» единицу этого разряда переносим в следующий, а это означает, что к значению $P_2=6$, которое требуется установить, надо прибавить 10. Полученный результат, т. е. 16, также не может быть реализован, поскольку для установки P_2 предназначен четырехразрядный код и, следовательно, больше 15 значение P_2 быть не может. В этом случае поступаем так же, как и в предыдущем: единицу передаем в следующий разряд, т. е. к значению P_3 прибавляем десять и получаем таким образом $P_3=12$. Это значение меньше максимального, равного 15, и поэтому перемещение единиц из старшего разряда в младший заканчивается. Итак, для реализации $K_{дел}=17245$ при $M=2$ необходимо установить значения коэффициентов: $P_1=7$, $P_2=15$, $P_3=12$, $P_4=2$, $P_5=1$. Двоичные коды, соответствующие указанным коэффициентам, приведены в табл. 4.25.

Аналогично решается задача программирования и при других вариантах представления $K_{дел}$. Результат во всех трех вариантах предустановки будет одинаковым: после 17245 входных импульсов на выходе будет сформирован импульс положительной полярности с длительностью, равной периоду входных сигналов.

При необходимости применения рассмотренной ИС в качестве программируемого сигнального или другого вида исполнительного устройства следует использовать режим однократного счета, который устанавливает сигнал $L=1$. В этом режиме ИС с предварительно установленным $K_{дел}$ изменяет уровень на выходе с 0 на 1 при однократном просчете входных импульсов до числа, равного $K_{дел}+1$. В последующие моменты времени состояние выхода не изменяется. Чтобы заново установить ИС на формирование исполнительного сигнала, необходимо на время, равное трем тактам входной последовательности импульсов, подать напряжение низкого уровня на входы K_2 и K_3. Это время требуется для установки ИС в начальное состояние, которое определяет код предустановки. Затем на этих входах должен быть обеспечен уровень, требуемый по условиям программирования $K_{дел}$, т. е. определяемый значением M [8, 24].

Микросхема шестиразрядного ДПКД К155ИЕ8 (рис. 4.31, а) работает на принципе выделения на выходе Z из импульсной последовательности на входе C тех импульсов, место расположения которых в исходной 64-элементной последовательности определяется кодом выборки: $V_{32}V_{16}V_8V_4V_2V_1$. Так, если на входе V_{32} напряжение высокого уровня, то в выходной последовательности будет представлен каждый второй импульс, т. е. частота следования выходных импульсов будет уменьшена в 2 раза. При наличии напряжения высокого уровня на нескольких входах, например на V_{32}, V_{16}, V_8, на выходе будут выделены каждый второй, четвертый и восьмой импульсы. Следовательно, в выходной последовательности импульсы будут расположены на временной оси неравномерно, так что можно говорить о средней частоте следования выходных сигналов, значение которой определяет соотношение $F_{вых}=F_{вх}M/64$, где M — число выходных импульсов, выделяемых в один 64-тактный цикл: $M=32V_{32}+16V_{16}+8V_8+4V_4+2V_2+1V_1$.

Для управления режимом ИС предусмотрены сигналы V_0, T, C_1. Сигналом $V_0=0$ разрешается, а при $V_0=1$ — запрещается режим счета. Сигналы T и C_1

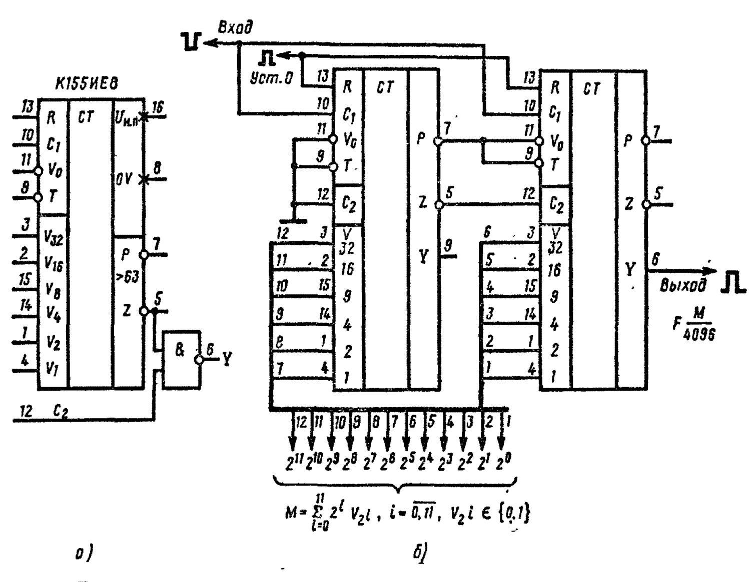


Рис. 4.31. Применение ИС К155ИЕ8 (а) для построения делителя с $K_{дел}$ 4096/4095 до 4096 (б)

являются стробирующими: первый управляет выходом Z, второй — выходом Y Указанные выходы связаны между собой, как показано на рис. 4.31, а, где для наглядности вынесен входящий в структуру ИС элемент И-НЕ. Выходы инверсны относительно друг друга. Открывающими выходы уровнями стробирующих сигналов являются: $T=0$, $C_1=1$. На выходе P формируется отрицательный импульс переноса с длительностью, равной периоду входных сигналов. Способ использования входов стробирующих сигналов и выходов ИС иллюстрирует рис. 4.31, б, на котором приведена схема соединения двух ИС для наращивания разрядности делителя. Данная схема позволяет выделить на выходе любое число импульсов от 1 до 4095 из 4096 — импульсной последовательности, поступающей на вход. Соответственно, $K_{дел}$ может принимать значения от 4096 до 4096/4095. Коэффициент деления, таким образом, при применении микросхемы К155ИЕ8 в общем случае является дробным. Существуют другие способы реализации делителей с дробным коэффициентом деления. Один из таких вариантов приведен на рис. 4.32 [39].

Делитель построен на трех счетчиках К155ИЕ7 (D3 – D5), триггере К155ТМ2 (D6) и логических ИС К155ЛА3 (D1, D2). Коэффициент деления определяет выражение: $K_{дел}=N+(p-m+1)/p$, где N, m, p — коэффициенты деления D3 – D5 соответственно (причем $m<p$). Программируют счетчики на заданный $K_{дел}$ по входам предустановки, подводя к ним двоичные коды, соответствующие числам: N для счетчика D3, p для D5, m – 1 для D4. Счетчики работают в режиме вычитания, изменяя свои состояния от установленного до нулевого. Выходом делителя является выход счетчика D3. Счетчики D4, D5 и триггер D6 составляют устройство управления входом делителя. Это устройство формирует $p-m+1$ сигналов запрета, которые закрывают вход элемента

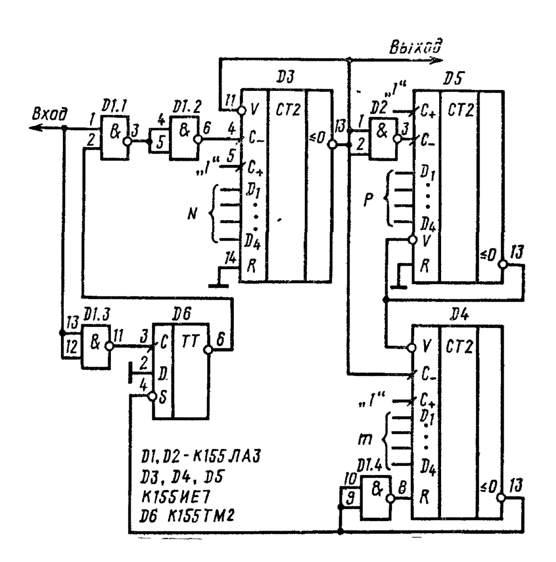


Рис. 4.32. Делитель с дробным коэффициентом деления

D1.1 для счетных импульсов. Таким образом, на p выходных приходится pN+p−m+1 входных импульсов, что и обеспечивает возможность реализации дробного коэффициента деления. Увеличение $К_{дел}$ и уменьшение дискретности его значений достигается наращиванием разрядности счетчиков.

Глава пятая

МИКРОСХЕМЫ ПАМЯТИ И МИКРОПРОЦЕССОРЫ

5.1. Общая характеристика микросхем памяти

Компактная микроэлектронная память находит широкое применение в самых различных по назначению электронных устройствах. Понятие «память» связывается с ЭВМ и определяется как ее функциональная часть, предназначенная для записи, хранения и выдачи данных. Комплекс технических средств, реализующих функцию памяти, называется запоминающим устройством (ЗУ).

Микросхема памяти содержит выполненные в одном полупроводниковом кристалле матрицу-накопитель, представляющую собой совокупность элементов памяти (ЭП), и функциональные узлы, необходимые для управления матрицей-накопителем, усиления сигналов при записи и считывании, обеспечения режима синхронизации. Элемент памяти может хранить один разряд числа, т. е. один бит информации.

По назначению микросхемы памяти делят на две группы: для оперативных запоминающих устройств (ОЗУ) и для постоянных запоминающих устройств (ПЗУ). Оперативные запоминающие устройства предназначены для хранения

переменной информации: программ и чисел, необходимых для текущих вычислений. Такие ЗУ позволяют в ходе выполнения программы заменять старую информацию новой. По способу хранения информации ОЗУ разделяют на статические и динамические. Статические ОЗУ, элементами памяти в которых являются триггеры, способны хранить информацию неограниченное время (при условии, что имеется напряжение питания). Динамические ОЗУ, роль элементов памяти в которых выполняют электрические конденсаторы, для сохранения записанной информации нуждаются в ее периодической перезаписи (регенерации). Оба типа ОЗУ являются энергозависимыми: при выключении питания информация разрушается.

Постоянные ЗУ предназначены для хранения постоянной информации: подпрограмм, микропрограмм, констант и т. п. Такие ЗУ работают только в режиме многократного считывания. По способу программирования, т. е. занесения информации, ПЗУ разделяют на масочные (заказные), программируемые пользователем (ППЗУ) и репрограммируемые (РПЗУ). Первые две разновидности ПЗУ программируют однократно, и они не допускают последующего изменения занесенной информации. По устройству накопителя ПЗУ существенно отличаются от ОЗУ, прежде всего тем, что место ЭП в накопителе ПЗУ занимают перемычки между шинами в виде пленочных проводников, диодов или транзисторов. Наличие перемычки соответствует 1, ее отсутствие — 0, либо наоборот, если выходы ИС инверсные.

Репрограммируемые ПЗУ допускают неоднократное изменение своего содержимого. Перепрограммирование производят с помощью специально предусмотренных в структуре РПЗУ функциональных узлов. Элементом памяти в РПЗУ является полевой транзистор со структурой МНОП или МОП с плавающим затвором, нередко называемый МОП транзистором с лавинной инжекцией заряда (ЛИЗМОП). Свойства указанных транзисторов подробно описаны в гл. 1. Здесь будет уместным напомнить о том, что эти транзисторы под воздействием программирующего напряжения способны запасать электрический заряд под затвором и сохранять его там много тысяч часов без напряжения питания. Указанный заряд изменяет пороговое напряжение транзистора: оно становится меньше того значения, которое имеет транзистор без заряда под затвором. На этом свойстве и основана возможность программирования матрицы РПЗУ. Однако время программирования довольно значительное, что делает практически невозможным использование РПЗУ в качестве ОЗУ.

Для перепрограммирования такого ПЗУ необходимо предварительно стереть имеющуюся информацию. Эту операцию осуществляют по-разному: в РПЗУ на МНОП транзисторах стирание производит электрический сигнал, который вытесняет накопленный под затвором заряд; в РПЗУ на ЛИЗМОП транзисторах эту функцию выполняет ультрафиолетовое излучение, которое облучает кристалл через специально предусмотренное в корпусе окно. Различия в устройстве и назначении ИС памяти указаны в их условном обозначении.

Наряду с полупроводниковыми ИС памяти в последние годы получили развитие другие направления создания малогабаритных ЗУ, основанные на использовании физических явлений в тонких магнитных пленках. Одно из таких направлений базируется на возможности образования в тонкой пленке

ортоферрита микронных по размерам областей (цилиндрических магнитных доменов — ЦМД) с противоположным по отношению к окружающей области направлением вектора намагниченности. Наличие или отсутствие ЦМД в определенном месте пленки является признаком того, что в этом месте записаны 1 или 0 соответственно. Микросхемы ЗУ на ЦМД существенно отличаются от полупроводниковых ИС памяти: они содержат постоянные магниты, систему проводниковых обмоток для создания электромагнитного поля, требуют для питания источника напряжения переменного тока, имеют невысокое быстродействие, характеризуются большими размерами и массой. Однако эти ИС позволяют хранить большие объемы информации, обладают свойством энергонезависимости и могут эффективно выполнять функции внешних ЗУ. От существующих накопителей на магнитных дисках, лентах и барабанах ЗУ на ЦМД выгодно отличаются более высоким быстродействием и отсутствием электромеханических элементов в конструкции.

Основные функциональные характеристики микросхем памяти — информационная емкость, разрядность, быстродействие, потребляемая мощность.

Информационная емкость определяется числом одновременно хранящихся в накопителе единиц информации — бит. Для характеристики информационной емкости нередко используют более крупные единицы: байт, равный 8 битам, Кбит (К обозначает число, равное 2^{10}, т. е. 1024), Кбайт.

Разрядность определяется количеством двоичных символов, т. е. разрядов, в запоминаемом слове. Под «словом» понимается совокупность 0 и 1: любая кодовая комбинация может быть названа «словом». Наибольшее распространение получила в ИС ОЗУ одноразрядная организация, при которой ИС имеет один информационный вход и один выход, и следовательно, допускает запись и считывание информации только по одному разряду. У микросхем ПЗУ организация многоразрядная, т. е. словарная, допускающая считывание информации в виде слова.

Быстродействие количественно характеризуется несколькими временными параметрами, среди которых можно выделить в качестве обобщающего параметра время цикла записи (считывания), отсчитываемое от момента поступления кода адреса до завершения всех процессов в ИС при записи (считывании) информации. В статических ОЗУ время цикла считывания практически равно времени выборки адреса, которое определяется задержкой выходного сигнала относительно момента поступления кода адреса. В динамических ОЗУ время цикла считывания больше времени выборки адреса, так как после завершения считывания необходимо некоторое время на установление функциональных узлов в исходное состояние. В систему временных параметров входят также длительность управляющих сигналов, их взаимный сдвиг, период повторения и период регенерации.

Потребляемая мощность может существенно различаться при хранении и при обращении, поэтому в таких случаях приводят два значения этого параметра.

Быстродействие, потребляемая мощность, уровень интеграции и другие показатели ЗУ в значительной степени зависят от технологии. Микросхемы памяти изготавливают наиболее перспективными технологическими методами, за которыми традиционно установились названия реализуемых элементов: ЭСЛ,

ТТЛ, ТТЛШ, ИИЛ, ТЛНС на n-МДП и КМДП транзисторах. Первые пять технологических методов позволяют получить ИС памяти с повышенным быстродействием. Технологию КМДП широко используют для изготовления ИС памяти среднего и низкого быстродействия, но с малым энергопотреблением и высоким уровнем интеграции.

Выпускаются ИС памяти как в составе широко применяемых серий ИС, например 100, К500, К155, 564 и др., так и специальными сериями: К565, К537, К556, К1601 и др. [12].

5.2. Микросхемы оперативных запоминающих устройств

Микросхемы памяти, предназначенные для построения ОЗУ, делят на два класса по типу ЭП: статические и динамические ОЗУ. Эти разновидности ИС памяти имеют ряд существенных отличий как в устройстве, так и в режиме работы, что отражается и на их практическом использовании.

Структура ИС статических ОЗУ (рис. 5.1) включает матрицу накопителя, дешифраторы кода адреса строк и столбцов, устройство ввода-вывода (УВВ). Для управления ИС предназначены: адресные сигналы $A_{N-1}-A_0$, обеспечивающие обращение к заданному ЭП, сигнал «Запись — Считывание» (ЗС), определяющий режим ИС, сигнал «Выборка микросхемы» (ВМ), разрешающий доступ к накопителю по информационным входу D и выходу F.

Матрица накопителя состоит из строк и столбцов, на пересечениях которых размещены элементы памяти. Основу ЭП, вариант схемотехнической реали-

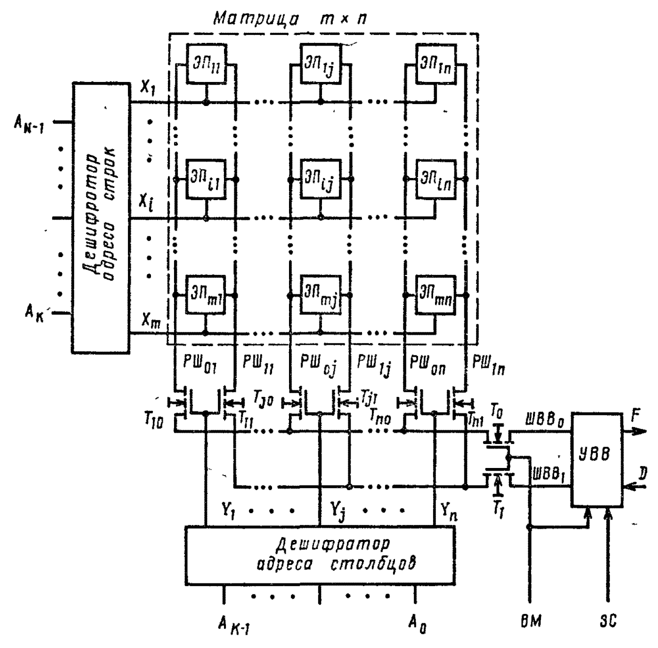


Рис. 5.1. Структура микросхемы статического ОЗУ

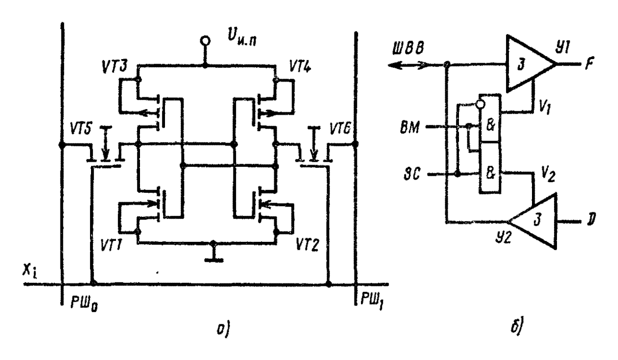


Рис. 5.2. Элементы ИС статического ОЗУ:
а элемент памяти; б — устройство ввода-вывода

зации которого приведен на рис. 5.2, а, составляет статический триггер на транзисторах VT_1-VT_4. Транзисторы VT_5, VT_6 являются ключами, через которые триггер подключается к информационным разрядным шинам $РШ_0$ и $РШ_1$. Состояние ключей зависит от уровня сигнала на шине строки X_i: при 1 ключи открыты и информация из разрядных шин записывается в триггер или считывается из него в разрядные шины и далее на выход; при 0 ключи закрыты, и триггер находится в режиме хранения.

Для обращения к ИС для записи 0 или 1 следует подвести эту информацию ко входу D, затем подать код адреса, разрешающий сигнал ВМ и сигнал ЗС, соответствующий режиму записи. При указанных сигналах возбуждается заданная строка, выбранная дешифратором кода адреса строк, и в результате этого открывается доступ по информационным (разрядным) шинам ко всем ЭП данной строки. Одновременно возбуждается один из выходов дешифратора кода адреса столбцов и коммутирует соответствующий столбец на УВВ. Доступ к разрядным шинам выбранного столбца со стороны УВВ обеспечивает сигнал ВМ = 1, открывающий ключи T_0 и T_1. Настройку УВВ на прием сигнала со входа D осуществляет сигнал ЗС равный 1. Обращение к ИС для считывания информации происходит аналогично, но при значении сигнала ЗС равном 0. Обычно для реализации УВВ применяют усилители-формирователи ключевого типа с тремя состояниями выхода (см. рис. 4.4). Два таких усилителя (рис. 5.2, б) образуют устройство вывода $У_1$ и ввода $У_2$ информации. Вход $У_1$ и выход $У_2$ соединены с шиной ввода-вывода ШВВ, которая может быть одно- или двухпроводной.

Для управления состоянием ключей предназначены сигналы V_1 и V_2, которые могут иметь значение 0 и 1, причем в одних устройствах выход переходит в третье состояние при 1 на управляющем входе V, как у элемента на рис. 4.4, а, в других — при 0, как в элементе на рис. 4.4, б. Для второго случая составлена логика управления ключами на рис. 5.2, б. Сигналы ВМ и ЗС определяют сигналы V_1 и V_2 так, что при запрещении сигналом ВМ = 0 обращения к ИС, точнее, к матрице накопителя, сигналы управления имеют нулевое значение и выходы ключей переходят в третье состояние. В режиме записи ВМ = 1, ЗС = 1 открыт ключ $У_2$, а у ключа $У_1$ выход находится в третьем состоянии. Так же можно показать, что в режиме считывания ключи меняются состояниями.

Таблица 5.1

Микросхема	Емкость, бит	Время цикла, нс	Потребляемая мощность, мкВт/бит	Напряжение питания, В	Технология
		Статические ОЗУ			
К500РУ415	1К×1	40	800	−5,2	ЭСЛ
К500РУ470	4К×1	35	240	−5,2	ЭСЛ
К1500РУ415	1К×1	20	660	−4,5	ЭСЛ
К155РУ7	1К×1	45	680	5	ТТЛ
К541РУ1	4К×1	155	110	5	ИИЛ
К541РУ3А	16К×1	170	35	5	ИИЛ
К565РУ2	1К×1	450	385	5	n-МДП
К132РУ3А	1К×1	75	540	5	n-МДП
К132РУ5А	4К×1	85	200	5	n-МДП
К132РУ6А	16К×1	75	30	5	n-МДП
К134РУ6	1К×1	1000	600	5	ТТЛ
К537РУ1	1К×1	1300	13	5	КМДП
К537РУ3А	4К×1	290	25	5	КМДП
К537РУ9А	2К×8	400	2,5	5	КМДП
		Динамические ОЗУ			
К565РУ1А	4К×1	200	175	±5,12	n-МДП
К565РУ3А	16К×1	200	28	±5,12	n-МДП
К565РУ5Б	64К×1	230	4	5	n-МДП
К565РУ6Б	16К×1	230	9	5	n-МДП

Примечание. Потребляемая мощность в режиме хранения у ИС серии К537 меньше, чем при обращении, на два-три порядка, у К565 в 10...20 раз.

Характеристики ИС статических ОЗУ приведены в табл. 5.1. Из сопоставления параметров ИС памяти, изготовленных по разным технологиям, следует, что наибольшим быстродействием обладают ИС на элементах ЭСЛ, характеризуемые временем обращения 20...30 нс. Однако эти ИС имеют самый высокий уровень энергопотребления. Наименьшей потребляемой мощностью отличаются ИС, выполненные по КМДП технологии. Эта особенность ИС на КМДП элементах при сравнительно небольшом времени обращения, составляющем 0,1...0,4 мкс, позволяет широко применять их для цифровых устройств с существенно ограниченным энергоресурсом, а также для построения энергонезависимых ОЗУ, используя способность рассматриваемых ИС работать в режиме хранения от аварийного источника напряжения 1,5...2 В и потреблять от него очень малый ток. Батарея аварийного питания подключается к ИС памяти через ключ, например, полупроводниковый диод, который в нормальном режиме питания закрыт. При выключении основного питания автоматически через открывающийся в этом случае диод к ИС подключается аварийная батарея, которая позволяет сохранять записанную информацию.

Снижение уровня энергопотребления прямо связано с повышением информационной емкости. Из табл. 5.1 можно видеть, что у ряда ИС, изготовленных по технологиям n-МДП, КМДП и ИИЛ, информационная емкость составляет 16 384 бит. Получает развитие в ИС статических ОЗУ и словарная организация памяти, например микросхема К537РУ9А имеет

организацию 2К×8 бит. Это очень удобно при реализации ОЗУ цифровых устройств, так как во многих случаях можно обойтись одной ИС памяти. В дополнение к ИС памяти, приведенным в табл. 5.1, следует указать на ИС, содержащие несколько адресуемых регистров. Многорегистровые ИС (см. табл. 4.16) могут быть использованы для хранения небольшого количества слов. Порядок работы с ними и их основные режимы изложены в § 4.3. Большинство многорегистровых ИС имеет организацию, допускающую обращение по адресу к любому регистру. Но некоторые из ИС, например К1002ИР1, имеют организацию магазинного, как ее называют, типа. Указанная ИС состоит из 32 восьмиразрядных регистров, объединенных так, что для записи восьмиразрядного кода, т. е. байта, служат входы первого регистра, а для считывания — выходы последнего. В структуре ИС предусмотрено устройство автоматического сдвигателя кода, записанный в первый регистр код автоматически перемещается последовательно через все внутренние регистры в последний регистр. Следующий байт — в предпоследний и т. д. Информация считывается также последовательно во времени в порядке ее записи. Следовательно, особенность магазинного ЗУ состоит в том, что оно не допускает произвольную выборку ячейки памяти, в данном случае регистра. Существует другая возможность организации ЗУ магазинного типа, при которой информация записывается и считывается через одни и те же входы-выходы. Поэтому записанную в ЗУ информацию считывают в обратном порядке. Такие ЗУ нередко называют «стек».

Регистровые ЗУ магазинного типа, как К1002ИР1, могут применяться для согласования устройств с неравномерной скоростью передачи, поскольку они допускают выполнение записи и считывания в независимых друг от друга и асинхронных режимах. Есть возможность наращивать разрядность таких ЗУ их последовательным соединением [40].

В ИС памяти динамического типа функции ЭП выполняет электрический конденсатор, созданный внутри МДП структуры. Информация представляется в виде заряда: например, наличие заряда на конденсаторе соответствует 1 отсутствие — 0. Поскольку время сохранения конденсатором заряда ограничено, предусматривается периодическое восстановление (регенерация) записанной информации. В этом состоит одна из отличительных особенностей динамических ОЗУ. Кроме того, для них необходима синхронизация, обеспечивающая требуемую последовательность включений и выключений функциональных узлов.

Наиболее широкое в настоящее время распространение получил вариант реализации ЭП (рис. 5.3) на конденсаторе C_1 и ключевом транзисторе VT_1. Выборка ЭП производится сигналом 1 на шине строки, который открывает транзистор и соединяет конденсатор с шиной столбца (разрядной шиной РШ). Предварительно через транзистор VT_2, открываемый тактовым сигналом $\overline{TC}=1$, емкость $C_ш$ РШ заряжается до напряжения U_0. При подключении C_1 к РШ изменяется потенциал шины. Однако это изменение весьма незначительно, так как емкость запоминающего конденсатора много меньше емкости РШ. Поэтому для индикации малого изменения потенциала РШ применен усилитель дифференциального типа с повышенной чувствительностью, включенный в середину РШ. В каждой полушине имеется один опорный элемент, на котором

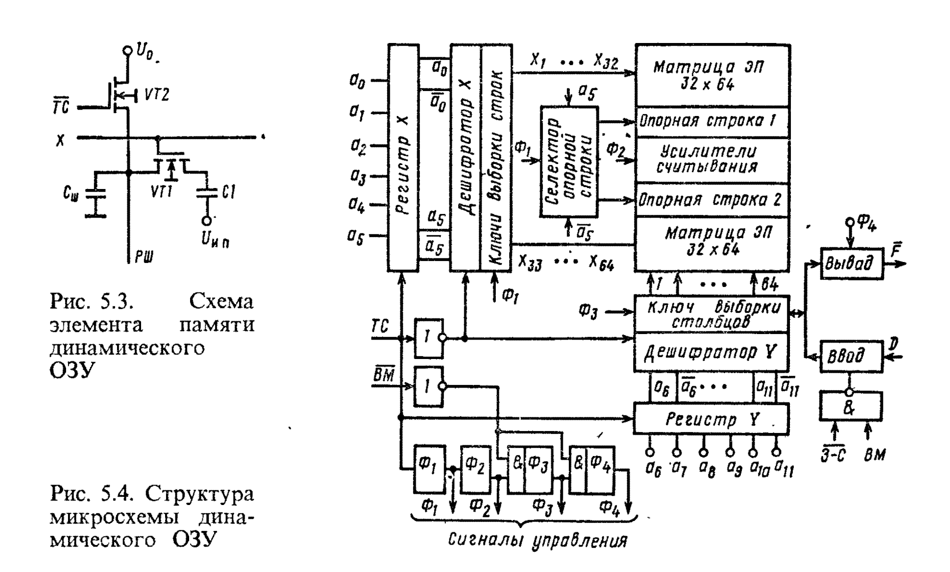


Рис. 5.3. Схема элемента памяти динамического ОЗУ

Рис. 5.4. Структура микросхемы динамического ОЗУ

поддерживается опорный уровень напряжения. Работа ИС организована так, что при выборке ЭП в одной полушине одновременно выбирается опорный элемент из другой полушины. Таким образом, ко входам усилителя подключаются ЭП и опорный элемент. Усилитель реагирует на разность потенциалов полушин, которая имеет положительный или отрицательный знак в зависимости от считываемого уровня. Примером ИС динамического ОЗУ рассмотренного типа является К565РУ1, структурная схема которой приведена на рис. 5.4. Она включает выполненные в одном кремниевом кристалле матрицу накопителя с 4096 ЭП, расположенными на пересечениях 64 строк и 64 столбцов, 64 усилителя, два шестиразрядных регистра для хранения кода адреса строк и столбцов, два дешифратора с 64 выходами каждый, ключи выборки строк и столбцов, устройство ввода-вывода и устройство управления и синхронизации, включающее четыре формирователя $Ф_1-Ф_4$ управляющих сигналов. Матрица разделена на две части по 32×64 ЭП в каждой. Между ними размещены усилители.

Микросхема управляется сигналами: кода адреса, тактовым ТС, выборки микросхемы ВМ и записи-считывания ЗС. Сигнал ТС разрешает обращение к матрице по адресным входам. По его положительному перепаду код адреса записывается в регистры и затем дешифрируется. Одновременно запускается формирователь $Ф_1$, а от него формирователь $Ф_2$. Внутренние сигналы $Ф_1$ и $Ф_2$ управляют последовательностью операций по выбору строки. Напряжением высокого уровня (уровнем 1) с выхода дешифратора открывается один из ключей выборки строк, через который на соответствующую строку матрицы поступает сигнал $Ф_1$. В результате все ЭП этой строки оказываются подключенными к своим разрядным шинам. Одновременно сигнал $Ф_1$ подключает к разрядным шинам опорные элементы, причем так, что если выбран ЭП из верхней полуматрицы, то возбуждается опорная строка, расположенная в нижней полуматрице. Таким образом, опорный элемент во

всех случаях подключается к усилителю с противоположной стороны по отношению к выбранному ЭП.

Сигнал $Ф_2$ включает усилитель считывания и происходит регенерация информации во всех ЭП выбранной строки. При наличии разрешения по входу ВМ сигнал $Ф_2$ запускает формирователь $Ф_3$, выходным сигналом которого затем запускается формирователь $Ф_4$. Управляющий сигнал $Ф_3$, открывая транзисторные ключи, коммутирует цепь, соединяющую шины ввода-вывода с выбранной дешифратором Y разрядной шиной. Сигнал $Ф_4$ открывает устройство вывода информации.

По отрицательному перепаду ТС все функциональные узлы переходят в исходное состояние, при котором из-за отсутствия разрешающих сигналов $Ф_1$ и $Ф_3$ закрываются ключи выборки строк и столбцов и накопитель изолируется от всех цепей. Время, необходимое для установления этих процессов, определяется одним из временных параметров — минимальной длительностью паузы между ТС.

Сигнал ВМ разрешает обращение к матрице по информационным входу и выходу. При разрешающем сигнале ВМ формируются сигналы $Ф_3$ и $Ф_4$, управляющие составлением цепи от выбранного ЭП до входа или выхода микросхемы. Сигнал $\overline{ЗС}$ определяет режим микросхемы: при нулевом уровне — запись, при единичном — считывание.

При построении модуля динамического ОЗУ предусматривается специальный цикл регенерации, который представляет собой цикл считывания по адресу регенерации. Адрес регенерации формируется счетчиком, разрядность которого определяется разрядностью кода адреса строк. Число циклов регенерации равно числу строк в матрице. Поскольку регенерация осуществляется одновременно во всех ЭП выбранной строки, цикл обращения к матрице реализуется при отсутствии разрешающего сигнала ВМ, когда разрядные шины изолированы от шины ввода-вывода.

Время, необходимое для регенерации одной строки, равно длительности цикла считывания $t_{ц\,сч}$. В это время обращение к ИС запрещено. Для регенерации m строк требуется время $mt_{ц.сч}$, что составляет $mt_{ц.сч}/T_{рег}$ часть от периода регенерации $T_{рег}$, равного обычно 1...2 мс. В частности, для модулей ОЗУ на ИС К565РУ1 время занятости на регенерацию составляет 1,3% общего времени работы ОЗУ.

Характеристики ИС динамических ОЗУ приведены в табл. 5.1. Микросхемы К565РУ3 и РУ5 устроены по рассмотренному принципу, но имеют некоторые особенности, в частности, в их структуре предусмотрен мультиплексор адресного кода. Адресацию осуществляют в два такта: вначале в ИС вводят адрес строки, затем — столбца. Ввод той или другой половин адресного кода сопровождается стробирующими сигналами $\overline{RAS}$ и $\overline{CAS}$ соответственно.

Микросхемы динамических ОЗУ имеют преимущество перед статическими в информационной емкости при сравнительно небольшой потребляемой мощности. Указанное преимущество динамических ОЗУ является основным. Их применяют в устройствах обработки больших объемов информации. В тех случаях, когда объем информации ограничен, целесообразно использовать ИС памяти статического типа, поскольку они значительно проще в применении.

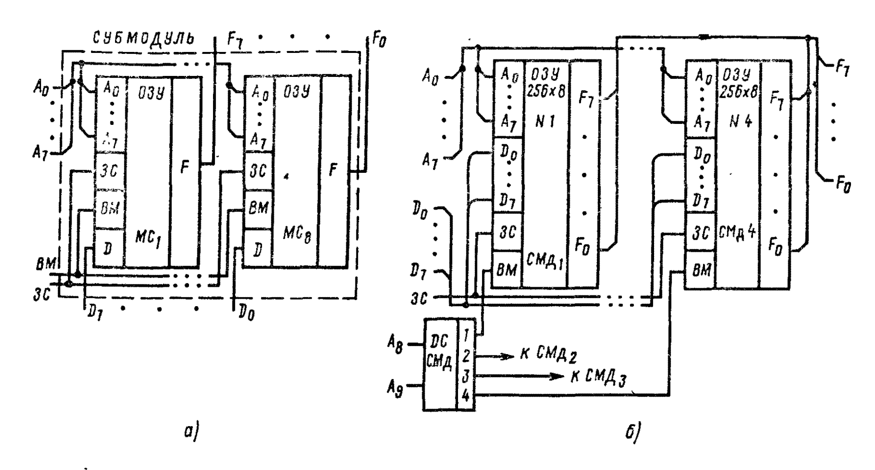


Рис. 5.5. Способ соединения микросхем ОЗУ для наращивания разрядности и числа слов

Обычно требования к информационной емкости ОЗУ значительно превосходят возможности одной ИС памяти как в отношении разрядности, так и числа хранимых слов. Поэтому при построении ЗУ ИС объединяют в модули, которые вместе с регистрами и устройством управления образуют функционально-законченный блок ОЗУ.

Для наращивания разрядности слов в ИС памяти объединяют одноименные адресные и управляющие входы, как показано на рис. 5.5, а. Назовем образованную таким способом часть ЗУ субмодулем (СМд). Для наращивания разрядности слов до байта необходимы восемь ИС памяти. Записывают слова в СМд по входам $D_7 - D_0$, считывают с выходов $F_7 - F_0$ всеми разрядами одновременно при условии, что на входе ВМ присутствует сигнал с разрешающим уровнем. В том случае, если на входе ВМ сигнал имеет уровень запрета обращения, СМд находится в режиме хранения и не реагирует на адресные и управляющие сигналы.

Для наращивания числа хранимых слов СМд объединяют в модуль путем соединения одноименных выводов СМд, за исключением ВМ, которые подключают к выходам дешифратора кода адреса СМд. Число выходов дешифратора равно числу СМд. На входы дешифратора подают дополнительные (старшие) разряды кода адреса. Пример модуля статического ОЗУ с емкостью 1024×8 бит на четырех СМд приведен на рис. 5.5, б.

Код адреса имеет десять разрядов $A_9 - A_0$. Два старших разряда определяют тот субмодуль, к которому следует обратиться для записи в него информации или ее считывания: при $A_9A_8 = 00$ дешифратор формирует сигнал 1 на своем первом выходе, открывая тем самым доступ к первому СМд. При 01 разрешается обращение ко второму СМд и т. д. Нередко ОЗУ с такой организацией адресации называют «страничного типа», имея в виду, что при увеличении адресного кода в естественном порядке от нулевого значения до конечного, информация заполняет ОЗУ по СМд: вначале первый СМд, затем второй и так до последнего СМд, подобно постраничной записи в блокноте.

При объединении ИС памяти надо учитывать необходимость управления адресными и другими входами в условиях, когда коэффициент объединения достигает нескольких десятков. Для решения этой задачи следует применять ключи с повышенной нагрузочной способностью. В случае отсутствия таких ключей необходимо предусмотреть разбиение объединяемых выводов на группы и введение устройств управления для каждой группы.

Способ объединения ИС памяти по выходам зависит от устройства их выхода. Наиболее распространен вариант выхода с тремя состояниями. В этом случае применима схема «монтажное ИЛИ», когда выходы ИС объединяются путем непосредственного соединения.

5.3. Микросхемы постоянных запоминающих устройств

Микросхемы ПЗУ принято делить на три класса: ПЗУ масочные, программируемые изготовителем по способу заказного фотошаблона (маски); ПЗУ, программируемые пользователем по способу пережигания плавких перемычек (ППЗУ), и репрограммируемые ПЗУ, допускающие многократное перепрограммирование их пользователем (РПЗУ). Между ними есть существенные различия в способе программирования, т. е. занесения в них информации, и обращения с ними при применении. Поэтому целесообразно рассмотреть каждый класс ПЗУ отдельно.

Микросхемы ПЗУ масочного типа изготавливают на основе полупроводниковых диодов, биполярных и МДП транзисторов, выполняющих роль программируемых элементов памяти. На рис. 5.6 приведена типичная структура ПЗУ с емкостью 256×4 бит, выполненная по ТТЛ (ТТЛШ) технологии. Она включает матрицу из 32 строк (адресных шин) и 32 столбцов (разрядных шин). На пересечении каждой строки и столбца расположен p-n переход и металло-пленочное соединение, которые вместе составляют «элемент памяти».

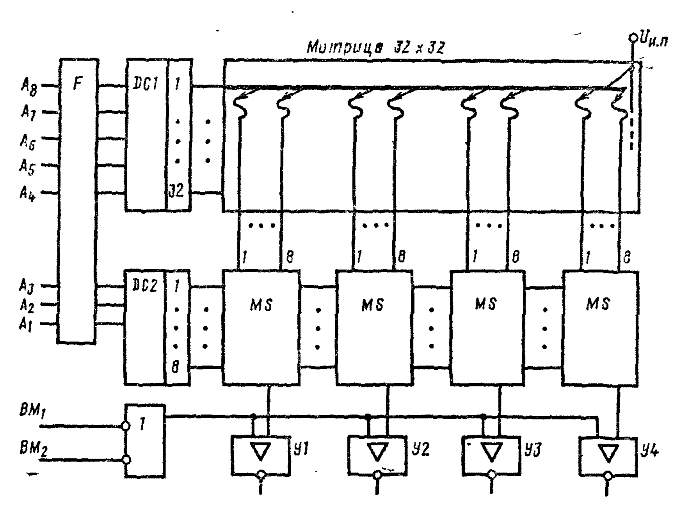


Рис. 5.6. Структура микросхемы ПЗУ

Программирование матрицы заключается в формировании на одной из завершающих технологических операций схемы соединений: наличие перемычки соответствует напряжению низкого уровня (лог. 0), ее отсутствие — напряжению высокого уровня (лог. 1). В структуру ИС входят также блок адресных формирователей F, дешифраторы кода адреса, один из которых служит для выборки строк DC_1, а другой — DC_2 — столбцов. Выборку столбцов осуществляют селекторы, управляемые выходными сигналами второго дешифратора. Каждый селектор имеет восемь входов. На выходах селекторов находятся усилители считывания и устройства управления их состоянием, входными сигналами которого являются сигналы BM_1, BM_2. В данном случае они связаны дизъюнктивно: наличие двух сигналов с разрешающим уровнем (лог. 0) обеспечивает рабочий режим ИС, при лог. 1 на одном из входов усилители закрываются и информация не считывается. Выборка четырехразрядных слов производится восьмиразрядным адресным кодом, три младших разряда которого поступают на вход второго дешифратора и коммутируют на выход каждого селектора один из его входов, соответствующих коду.

Структуру рассмотренного типа имеют ИС ПЗУ серий К155, К555, предназначенные для применения в генераторах символов русского алфавита (К155РЕ21), латинского алфавита (К155РЕ22), цифр и арифметических знаков (К155РЕ23), дополнительных знаков (К155РЕ24), алфавитно-цифровых символов (К555РЕ4). Можно привести и другие примеры ИС ПЗУ, рассчитанных на применение в качестве ЗУ, например таблиц значений синусов и косинусов (К568РЕ1), символов международного телеграфного кода (К568РЕ2), редактора текстов для ассемблера (К568РЕ3), программного обеспечения для микро-ЭВМ «Искра» (К1610РЕ1) и т. д.

Однако ИС ПЗУ в основном программируются по заказу пользователя. Заказ оформляется по форме, предусмотренной техническими условиями на ИС. Возможности ИС ПЗУ можно представить следующими данными: емкость до одного мегабита (К596РЕ2 — 64К × 16 бит); разрядность входного слова 4, 8, 16; время считывания (выборки адреса) 30...600 нс; выходы многих ИС ПЗУ имеют третье состояние и совместимы с ТТЛ-сигналами. Некоторые ИС допускают применение импульсного питания для снижения потребляемой мощности.

Микросхемы ППЗУ во многом похожи на ИС ПЗУ масочного типа, в частности имеют схожее устройство, но допускают программирование, тоже однократное, самим пользователем. Для реализации этой возможности в структуре ИС предусмотрены специальные устройства, включенные на выходах и обеспечивающие формирование тока программирования. Микросхема ППЗУ выпускается с целыми металло-пленочными перемычками из легкоплавкого материала, например нихрома, с низким сопротивлением. Наличие перемычки соответствует напряжению низкого (лог. 0) или высокого (лог. 1) уровня в зависимости от выходного усилителя: при инверсном выходе — лог. 0, при прямом — лог. 1. Для примера рассмотрим ИС ППЗУ серии К556, которая является наиболее представительной серией ИС ППЗУ (табл. 5.2) и широко применяемой в вычислительных и управляющих устройствах различного назначения.

Микросхема К556РТ4 с организацией 256 × 4 бит имеет структуру, приведенную на рис. 5.6, дополненную выходными формирователями тока

Таблица 5.2

Микросхема	Емкость, бит	Время считывания, нс	Потребляемая мощность, мВт	Напряжение питания, В	Технология
К500РТ416	256×4	20	728	−5,2	ЭСЛ
К1500РТ416	256×4	20	161	−4,5	ЭСЛ
К556РТ4А	256×4	70	690	5	ТТЛШ
К556РТ5	512×8	80	1000	5	ТТЛШ
К556РТ13	1К×4	60	740	5	ТТЛШ
К556РТ14	2К×4	60	740	5	ТТЛШ
К556РТ16	8К×8	85	1000	5	ТТЛШ
К556РТ17	512×8	50	890	5	ТТЛШ
К556РТ18	2К×8	60	950	5	ТТЛШ
К541РТ1	256×4	80	400	5	ИИЛ
К565РТ1	1К×4	750	13	±5, 12	n-МДП
К155РЕ3	32×8	65	550	5	ТТЛ
К556РТ1	ПЛМ	70	850	5	ТТЛШ
К556РТ2	ПЛМ	80	900	5	ТТЛШ

программирования. Выходы усилителей считывания инверсные, поэтому наличие перемычек соответствует заполнению матрицы нулями. Программирование заключается в пережигании перемычек в тех местах, т. е. в тех «элементах памяти», где нужно записать 1.

Принцип программирования можно пояснить с помощью схемы на рис. 5.7, а. На этапе подготовки следует проверить ИС на наличие нулей во всех ЭП, подавая на адресные входы последовательно все адресные наборы и контролируя состояния выходов устройством контроля. Затем ключами К1—К4 закоротить с корпусом выходы ИС. Уровни напряжений на других входах определяются показанными на рисунке положениями контактов реле Р1.1, Р1.2 и Р1.3. На этапе программирования необходимо подвести код адреса программируемого элемента, разомкнуть ключ того выхода, к которому этот ЭП относится, и запустить генератор одиночных импульсов. При этом на входы

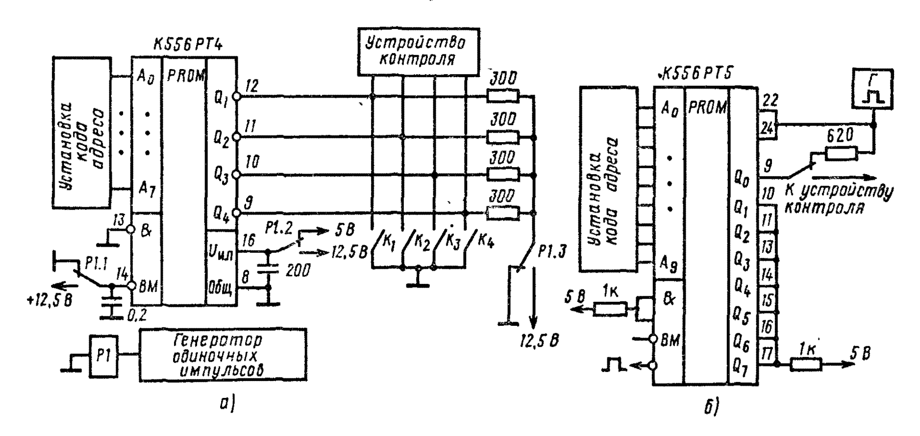


Рис. 5.7. Схема устройства для программирования микросхем ППЗУ:
а — с инверсными выходами, б — с прямыми выходами

BM_2, выбранный выход и вывод питания поступает напряжение 12,5 В, подключаемое контактами реле. Время программирования составляет примерно 300 мс и определяется в данной схеме временем удержания реле во включенном состоянии. Через выбранную перемычку протекает ток, достаточный для ее пережигания. Температурный режим ИС таков, что одновременно можно пережигать одну перемычку, в противном случае возможен выход из строя ИС из-за перегрева, поскольку уровень выделяемой мощности при программировании велик.

После программирования следует проверить состояние всех ЭП и при необходимости повторить цикл программирования. Более надежным является программирование серий импульсов длительностью 25 ... 50 мкс, скважностью 10 и фронтом 0,3 ... 3 мкс. Для реализации этих условий требуется программатор с автоматическим формированием программирующих импульсов.

Для программирования ИС ППЗУ, у которых в исходном состоянии в матрице записаны 1 (при наличии у усилителей считывания прямых выходов), необходимо изменить режим на этапе подготовки: выходы такой ИС перед программированием должны быть подключены к источнику напряжения 5 В. Рисунок 5.7, б иллюстрирует особенности программирования К556РТ5, в которой пережигание перемычки соответствует записи 0. Эта ИС имеет четыре входа для сигналов ВМ, связанных конъюнктивно: разрешение на считывание дает комбинация 1100 (сигнал BM_1 — старший). При программировании выводы 24 и 22 объединены и на них от генератора подают импульсы длительностью 25 ... 50 мкс, скважностью 5 ... 10 и амплитудой 12,5 В в течение 300 мс. Одновременно такие же импульсы поступают на вход BM_4, а также на выбранный выход.

Разновидностью ППЗУ являются программируемые выжиганием плавких перемычек логические матрицы (ПЛМ), выполненные по ТТЛШ-технологии, К556РТ1 и К556РТ2, имеющие идентичные характеристики и конструктивные параметры, но отличающиеся типом выхода: у первой ИС выход с открытым коллектором, у второй — на три состояния (рис. 5.8, а). Микросхема ПЛМ имеет 16 входов A_{15} — A_0 для переменных, над которыми ПЛМ выполняет запрограммированные операции, вход ВМ с нулевым разрешающим уровнем, вход РЗ разрешения записи (т. е. программирования) и восемь выходов. Структура ИС (рис. 5.8, б) включает операционную часть из матрицы И, матрицы ИЛИ, входных и выходных усилителей и программирующую часть из адресных формирователей (АФ1, АФ2) и программируемого дешифратора ДШ.

Основу ПЛМ (рис. 5.8, в) составляют матрицы И и ИЛИ. Матрица И выполняет операции конъюнкции над 16 входными переменными и их инверсными значениями, которые поступают на строчные шины матрицы. Требуемые логические произведения формируются на шинах столбцов путем выжигания ненужных перемычек между строками и столбцами (на рис. 5.8, в оставленные перемычки указаны точками). Число столбцов 48, следовательно, на выходе матрицы И можно получить до 48 логических произведений, в каждое из которых может входить до 16 переменных и их инверсий. Матрица ИЛИ выполняет операцию дизъюнкции над логическими произведениями, сформированными матрицей И. Число выходов этой матрицы — восемь,

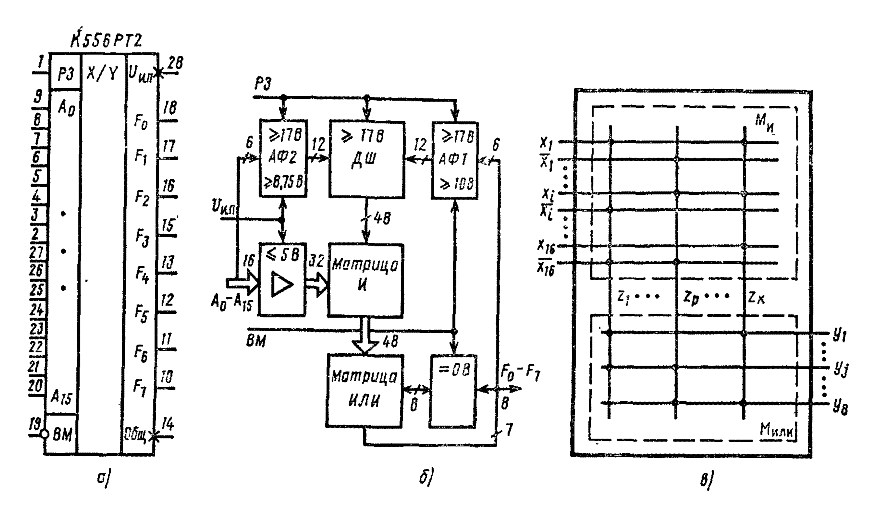


Рис. 5.8. Программируемая логическая матрица:
а — условное обозначение микросхемы ПЛМ К556РТ2; б — структура микросхемы ПЛМ; в — матрицы И, ИЛИ

поэтому она способна сформировать до восьми логических сумм, в каждую из которых может входить до 48 логических произведений. Программирование матрицы ИЛИ выполняется так же, как и матрицы И, путем выжигания ненужных перемычек. Таким образом, возможности ПЛМ характеризуются числом точек коммутации, равным в данном примере 1920. На выходах матрицы ИЛИ размещены программируемые усилители, которые в зависимости от состояния перемычки могут передавать значение выходной функции в прямой или инверсной форме представления.

Для программирования служат встроенные в ИС узлы программирующей части, которые возбуждаются разрешающим сигналом РЗ. Программирование осуществляют способом, аналогичным программированию ППЗУ, в три этапа: вначале программируется матрица И, затем матрица ИЛИ и выходные инверторы [41].

Широко применяются ПЛМ, программируемые по способу заказного фотошаблона на заводе-изготовителе. Такие ПЛМ являются разновидностью масочных ПЗУ. Они включены, в частности, в состав некоторых микропроцессорных комплектов в качестве ПЗУ микрокоманд. На основе ПЛМ можно строить самые различные цифровые устройства как комбинационного, так и последовательностного типов.

Репрограммируемые ПЗУ допускают многократное перепрограммирование пользователем. Выпускаемые ИС РПЗУ принято разделять на два класса по способу программирования: ИС с режимом записи и стирания электрическими сигналами и ИС с записью электрическими сигналами и стиранием ультрафиолетовым излучением. Указанные типы ИС отличаются устройством, принципом действия, режимами. Однако у них есть ряд общих свойств: возможность многократного программирования (от 100 до 10 тысяч циклов в зависимости от типа ИС), способность сохранять информацию при отсутствии

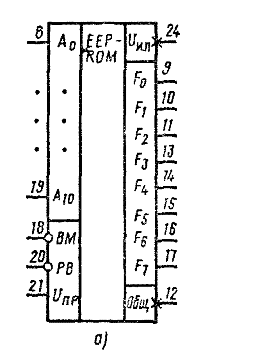
Таблица 5.3

Микросхема	Емкость, бит	Время считывания, мкс	Потребляемая мощность, мВт	Напряжение питания, В	Технология
К558РР1	256×8	5	307	5, −12	МНОП
К558РР2А	2К×8	0,35	480	5	МНОП
К558РР21А	1К×8	0,35	480	5	МНОП
К558РР23А	2К×4	0,35	480	5	МНОП
К1601РР1	1К×4	1,8	625	5, −12	МНОП
К1601РР11	512×4	1,8	625	5, −12	МНОП
К1601РР3	2К×8	1,6	850	5, −12	МНОП
К1601РР31	1К×8	1,6	850	5, −12	МНОП
К1601РР33	2К×4	1,6	850	5, −12	МНОП
К1609РР1	2К×8	0,35	525	5	n-МОП
К1609РР11	1К×8	0,35	525	5	n-МОП
К573РР2	2К×8	0,35	620	5	n-МОП
К573РР21	1К×8	0,35	620	5	n-МОП
К573РФ1	1К×8	0,45	1100	±5, 12	n-МОП
К573РФ2	2К×8	0,45	580	5	n-МОП
К573РФ3	4К×16	0,45	450	5	n-МОП
К573РФ4	8К×8	0,5	700	5, 12	n-МОП
К573РФ5	2К×8	0,45	580	5	n-МОП
К573РФ6	8К×8	0,3	870	5	n-МОП

питания несколько тысяч часов, необходимость значительного времени на программирование (что исключает возможность использования в качестве ОЗУ), сравнительно большое время считывания. Общим для обоих классов ИС РПЗУ является также устойчивая тенденция ускоренного их развития как в направлении повышения информационной емкости, так и в направлении повышения быстродействия, снижения программирующего напряжения, улучшения других электрических характеристик. Примеры ИС РПЗУ и их параметры представлены в табл. 5.3 [12].

Микросхемы РПЗУ с электрической системой перепрограммирования выполняют на основе МНОП-структур (ИС серий К558, К1601) и ЛИЗМОП-структур с двойным затвором (К573РР2, К1609РР1 и др.). Микросхемы РПЗУ со стиранием информации ультрафиолетовым излучением изготавливают на основе ЛИЗМОП-структур с плавающим затвором (см. гл. 1).

Устройство, принцип действия, режимы управления работой микросхем РПЗУ разных классов во многом аналогичны. Например, микросхемы К558РР2, К1609РР1, К573РР2, К573РФ2 с информационной емкостью 2К×8 бит, относящиеся к разным классам РПЗУ по типу элемента памяти, имеют похожую структуру, одинаковую разводку и назначение выводов корпуса (рис. 5.9). Накопитель с матричной организацией содержит 128 строк и 128 столбцов, на пересечениях которых расположены 16 384 элементов памяти. Управление накопителем осуществляют семью старшими разрядами адресного кода, который после дешифрования выбирает строку со 128 элементами памяти. Сигналы, считанные с элементов выбранной строки, поступают на входы селектора. Назначение селектора состоит в выборе из 128-разрядного кода на входах восьми разрядов, которые далее поступают через считывающий



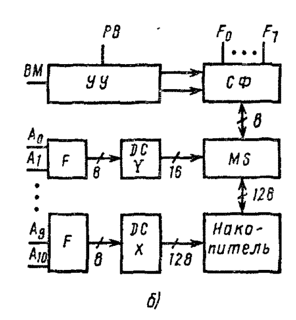


Рис. 5.9. Микросхемы РПЗУ:

а — условное обозначение ИС К558РР2, К1609РР1, К573РР2, К573РФ2; б — вариант структурной схемы

формирователь (СФ) на выход ИС. Селектором управляют четыре младших разряда адресного кода, которые после дешифрирования осуществляют выборку одного восьмиразрядного слова из 16 слов, содержащихся в выбранной строке. Устройство управления (УУ) под воздействием сигналов на своих входах позволяет работать в одном из следующих режимов: хранения, считывания, стирания, записи (программирования). Управляющие сигналы имеют следующее назначение: ВМ — выбор ИС; РВ — разрешение по выходу; $U_{пр}$ — напряжение программирования. Входы для сигналов ВМ и РВ инверсные, поэтому разрешающим сигналом является 0. Ко входу $U_{пр}$ подводят напряжение, значение которого зависит от режима работы: при хранении и считывании на этот вход подают напряжение питания, при программировании — импульс напряжения с амплитудой 20...25 В на время 10...50 мс и более, что определяется типом ИС. Значения сигналов на управляющих входах в различных режимах работы ИС приведены в табл. 5.4.

Программирование ИС состоит в том, чтобы в ЭП выбранной ячейки (строки) занести заряд, если требуется записать 0, либо не заносить его, если требуется иметь 1 в данном ЭП. Предварительно осуществляют общее

Таблица 5.4

Режимы микросхемы	К558РР2			К1609РР1			К573РР2			К573РФ2		
	$\overline{BM}$	$\overline{PB}$	$U_{пр}$, В	$\overline{BM}$	$\overline{PB}$	$U_{пр}$, В	$\overline{BM}$	$\overline{PB}$	$U_{пр}$, В	$\overline{BM}$	$\overline{PB}$	$U_{пр}$, В
Хранение	1	X*	5	1	X	5	1	X	5	1	X	5
Считывание	0	0	5	0	0	5	0	0	5	0	0	5
Стирание	1	1	18	0	12	21	0	12	22	УФ излучение		
(Время, мс)			10^3			12			50	(30 мин)		
Запись	1	1	18	12	1	21	12	1	22	1	1	25
(Время, мс)			10			12			50			50

* X — любое состояние.

стирание, в результате которого все элементы памяти получают состояние 1. Затем к выходам подводят записываемый код, кодом адреса выбирают нужную ячейку в накопителе и подают на управляющие входы сигналы, значения которых приведены в табл. 5.4.

Ряд ИС допускает избирательное стирание и запись: К160РР1, К573РР2, К1601РР3 и др. В этом режиме можно редактировать занесенную информацию, так как есть возможность ее построчно стирать. Перепрограммирование РПЗУ электрическими сигналами позволяет выполнять эту операцию, не вынимая ИС из контактных устройств на печатной плате. Для стирания информации УФ-излучением, что требуют ИС на основе ЛИЗМОП-структур с «плавающим» затвором (К573РФ2 и др.), ИС следует вынимать из контактных устройств, это не совсем удобно и увеличивает время перепрограммирования. Кроме этого недостатка, ИС с УФ-стиранием присущ еще ряд особенностей, которые необходимо иметь в виду при их практическом использовании: наличие окна в корпусе обусловливает чувствительность ИС к свету и возможность случайного стирания информации; число циклов перепрограммирования ограничено несколькими десятками, в то время как у ИС с электрической системой стирания это число достигает 10 тысяч.

Номенклатура ИС РПЗУ много шире представленной в табл. 5.3 из-за модификаций базовых ИС. Например, в семействе ИС К1601РР3 имеется восемь модификаций (от РР31 до РР38), различающихся информационной емкостью, как можно видеть из табл. 5.3, и следовательно, вариантами использования выводов корпуса для адресных входов и информационных выходов, так как число тех и других может отличаться от базовой ИС. То же можно сказать и о семействах ИС серии К573 и других серий. Такое разнообразие ИС РПЗУ позволяет решать на их основе практически любые задачи по созданию энергонезависимых перепрограммируемых ПЗУ. Для построения РПЗУ большой емкости следует объединить требуемое число ИС по правилам, которые изложены применительно к ОЗУ в § 5.2. При этом надо учитывать, что ИС РПЗУ имеют в основном выходы на три состояния, и лишь небольшая часть ИС — с открытым коллектором. Что касается вопросов сопряжения, то следует отметить, что входные и выходные сигналы всех ИС имеют ТТЛ-уровни.

5.4. Микросхемы памяти на цилиндрических магнитных доменах

Для построения внешних ЗУ, отличающихся небольшими размерами, надежностью, сравнительно высоким быстродействием, могут быть использованы ИС памяти на цилиндрических магнитных доменах (ЦМД): К1602РЦ1 (90 К, 64 К, 32 К бит для модификаций А, Б, В соответственно), К1602РЦ2 (260, 25 Кбит), К1602РЦ3 (1,057 Мбит). Указанные ИС имеют аналогичное устройство и конструктивное оформление при наличии некоторых различий в массе, габаритных размерах, числе выводов корпуса.

Микросхемы памяти представляют собой сборку, состоящую из подложки (основания) с пленкой доменосодержащего материала, двух электромагнитных катушек с ортогональными обмотками и двух плоских постоянных магнитов, размещенных по обеим сторонам подложки. Сборка заключена в корпус с

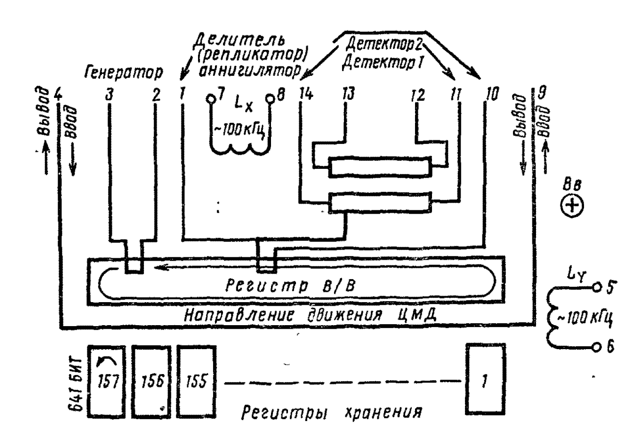


Рис. 5.10. Структура микросхемы ЗУ на ЦМД К1601РЦ2

пермаллоевым экраном размерами примерно 30 × 30 × 12 мм и числом выводов 14 либо 18. Масса ИС составляет 25 г. Структуру ЗУ на ЦМД рассмотрим на примере ИС К1601РЦ2 (рис. 5.10). Все элементы структурной схемы выполнены методами микроэлектронной технологии на тонкой пленке магнитного материала, в объеме которого при определенных условиях можно создать, переместить или уничтожить ЦМД. Эти условия формируются с помощью пленочных пермаллоевых аппликаций на поверхности магнитной пленки. Аппликации различной формы выполняют роль генератора ЦМД, регистра ввода-вывода, регистров хранения ЦМД, считывающего устройства (см. гл. 1).

Информация записывается в микросхему памяти импульсами тока (150 ... 200 мА), пропускаемого через контур генератора (выводы 2, 3). Слово заносится последовательно по одному биту: при наличии импульса тока формируется ЦМД, что соответствует 1, при отсутствии тока ЦМД не формируется, что соответствует записи в данную позицию 0. Записанное слово вначале размещается в петле регистра ввода-вывода. При заполнении его по сигналу на входе ЗС (выводы 4, 9) все разряды переходят в регистры хранения и далее остаются там до момента их считывания.

Передача ЦМД (там, где они присутствуют) происходит по принципу реплицирования доменов, т. е. их размножения. Поэтому для очистки регистра ввода-вывода необходимо уничтожить имеющиеся там ЦМД. Эту функцию выполняет аннигилятор (выводы 1, 10), через который пропускают импульсы тока со значительной амплитудой. Условия существования ЦМД создают два магнита, формирующие постоянное магнитное поле. Условия перемещения ЦМД формирует переменное электромагнитное поле на поверхности пленки, которое создают две катушки с ортогональными обмотками (L_x, L_y). К обмоткам катушек подводится переменный ток с частотой 100 кГц для РЦ1 и 150 кГц для РЦ2, РЦ3, причем по фазе колебания тока в обмотках взаимно сдвинуты на 90°, что и позволяет получить вращающееся поле. Под воздействием этого поля ЦМД постоянно перемещается в регистрах, подобно тому, как перемещается информация в кольцевых регистрах.

Число регистров хранения определяет разрядность одного слова. Каждый регистр хранения запоминает и сохраняет одноименные разряды всех слов. Таким образом, организация ИС памяти определяется как произведение числа слов, равное емкости регистра хранения, на число разрядов в слове, равное числу регистров хранения. Например, микросхема К1602РЦ1А имеет организацию 641 × 144 бит, следовательно, в структуре ИС 144 регистра хранения на 641 позицию, т. е. разрядов, каждый. Часть регистров хранения используют в качестве резервных.

Считывание слова происходит в порядке, обратном его записи. Вначале нужное слово, выбираемое номером такта, по сигналу в контуре ЗС перемещается в регистр ввода-вывода, при этом информация в регистре хранения может сохраняться, поскольку используют принцип реплицирования. Для считывания в структуре предусмотрены два магниточувствительных резистора, сопротивление которых зависит от того, присутствует ли под ними ЦМД или нет. Ко входам этих резисторов (выводы 11, 14 и 12, 13) подключают два внешних резистора и источник напряжения так, чтобы образовать мостовую схему. В диагональ моста включают усилитель считывания, поскольку уровень считываемого сигнала не превышает нескольких милливольт. Перемещение разрядов слова из регистра ввода-вывода в детектор осуществляет контур репликатора (выводы 1, 10), через который пропускают импульс тока с амплитудой примерно 100 мА. Таким образом, один и тот же контур в зависимости от уровня тока выполняет функции аннигилятора (при записи) и репликатора (при считывании). Считывание производят последовательно во времени по одному биту в такт. Быстродействие определяет время выборки, составляющее для всех ИС 4 мс. Потребляемая ИС мощность имеет значение примерно 1 Вт.

Рассмотренный пример, конечно, не охватывает всех вариантов структурных решений, примененных в разных ИС памяти на ЦМД: чем больше информационная емкость, тем сложнее структурная схема, например, у микросхем РЦ2 и РЦ3 разделены регистры ввода и вывода, введены более эффективные режимы управления и другие усовершенствования. Дальнейшее развитие этого класса ИС памяти связывают с увеличением информационной емкости до десятков мегабит, снижением потребляемой мощности и упрощением управления их работой.

5.5. Микропроцессоры и однокристальные микро-ЭВМ

Микропроцессор (МП) — это микроэлектронное программно-управляемое устройство, осуществляющее процесс обработки цифровой информации и управляющее этим процессом. Другими словами, МП — это процессор, реализованный в виде одной или нескольких БИС. Процессор, как известно, составляет наиболее важную часть ЭВМ. Однако для работы процессора нужны и другие функциональные устройства: ОЗУ для хранения программ и данных; ПЗУ (ППЗУ, РПЗУ) для хранения подпрограмм, констант и другой постоянной информации; устройства для управления (контроллеры) магистралью, доступом к памяти; устройства ввода информации в МП и вывода ее на дисплей и

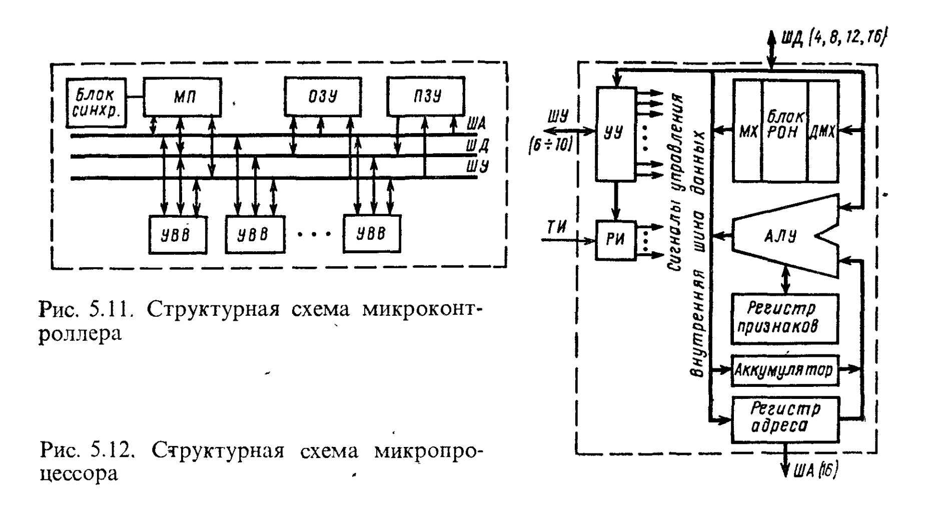


Рис. 5.11. Структурная схема микроконтроллера

Рис. 5.12. Структурная схема микропроцессора

печатающий аппарат (УВВ); генераторы тактовых импульсов; таймеры и др. Эта совокупность функциональных устройств, каждое из которых выполнено в виде БИС, объединенная в единую структуру и имеющая программу работы, представляет собой микро-ЭВМ или ее более простой вариант реализации — микроконтроллер (рис. 5.11). Взаимодействие элементов структуры осуществляется с помощью двоичных кодов через систему многопроводных шин: адресной (ША), данных (ШД), управления (ШУ). Микро-ЭВМ в зависимости от сложности может включать до нескольких десятков БИС. Набор БИС, совместимых по конструктивно-технологическому исполнению и предназначенных для совместного применения при построении микро-ЭВМ и контроллеров, получил название микропроцессорного комплекта (МПК) БИС [29—31].

Структура МП в общем случае включает три основных функциональных устройства: арифметико-логическое (АЛУ), управления (УУ) и блок регистров общего назначения (РОН), адреса, команд (рис. 5.12). Арифметико-логическое устройство выполняет простейшие арифметические и логические операции над данными (см. § 4.2). С АЛУ соединены триггеры признаков переполнения, переноса, нулевого результата, знака и др. Состояние этих признаков АЛУ учитывает при выполнении операций. Регистр-накопитель (аккумулятор) служит для хранения одного из обрабатываемых слов, засылаемых в него непосредственно перед выполнением операции, а также для приема и кратковременного хранения результата выполненной операции. Блок РОН, во многом определяющий вычислительные ресурсы МП, обычно содержит от 4 до 16 регистров. В состав блока РОН входят регистры для временного хранения данных и команд в процессе обработки, счетчик команд (программный счетчик), регистр-указатель стека и др. Все регистры блока РОН программно-доступны, управление ими осуществляется через селектор (демультиплексор DMX) и мультиплексор (MX). Регистр адреса хранит адрес ячейки памяти в ОЗУ, содержащей данные. Разрядность этого регистра определяет емкость адресуемой памяти: например, при 16 разрядах он может адресовать $2^{16} = 64$ К ячеек памяти.

Данные и команды передаются по ШД, разрядность которой равна разрядности обрабатываемых МП слов, т. е. разрядности МП. Шина управления состоит из линий, предназначенных для передачи управляющих сигналов, признаков состояния процессора и периферийного оборудования.

Устройство управления в МП, получив команду из ОЗУ, дешифрирует ее, вырабатывает сигналы управления в требуемой командой последовательности и направляет их во все точки структуры МП. Устройство управления построено по схеме «жесткой логики», при которой каждой операции, заданной кодом операции, соответствует своя аппаратная часть. Сигналы с выхода дешифратора инициируют тот или иной участок логической схемы и таким образом на выходе УУ получается требуемая комбинация управляющих сигналов. Программу для таких МП составляют с использованием фиксированной системы команд. Если не оказывается нужной команды, соответствующей выполняемым действиям, то составляется подпрограмма. Это уменьшает скорость обработки данных. Поэтому не для всех применений такой МП будет одинаково эффективен, а только для тех, где эффективна его система команд и где реализуются его универсальность, низкая стоимость и высокая надежность, например для контроллеров, различных устройств автоматики и т. п.

Рассмотренный принцип построения доминировал на этапах развития МП первого и второго поколений. Микропроцессоры первого поколения выполнялись с фиксированной разрядной сеткой для обработки четырехразрядных слов, изготовлялись на основе р-МДП технологии с уровнем интеграции 3 000 элементов на кристалле площадью 5 мм^2, характеризовались низким быстродействием (время выполнения цикла составляло 5...50 мкс). Микропроцессоры второго поколения, изготовляемые по более прогрессивным n-МДП и КМДП технологиям с уровнем интеграции до 100 000 элементов на кристалле площадью 40 ... 50 мм^2, характеризуются разрядностью обрабатываемых слов 8, 16 и временем выполнения команд 2 ... 5 мкс.

Стремление повысить быстродействие МП привело к необходимости перейти от МДП к биполярной технологии. Однако более высокие мощности рассеяния и ряд других причин технологического характера не позволили поместить всю структуру МП на одном кристалле. Так появились процессорные секции и, как следствие, аппаратное наращивание разрядной сетки и микропрограммное управление.

Процессорная секция (центральный процессорный элемент — ЦПЭ) представляет собой БИС процессора, который допускает объединение с такими же ЦПЭ для увеличения разрядности МП. Процессорные секции могут иметь разрядность, равную 2 (К589ИК02), 4 (К1804ВС1), 8 (К1802ВС1), 16 бит (К588ВС2), и позволяют с такой кратностью аппаратно наращивать разрядную сетку. Отмеченная особенность ЦПЭ используется для построения самых разных по задачам и возможностям микро-ЭВМ от простейших до сложных, сравнимых по характеристикам с большими ЭВМ.

Микропроцессоры на основе ЦПЭ управляются командами, которые может составить пользователь под свой класс задач, используя с этой целью микрокоманды для данного ЦПЭ. Микрокоманды записаны в БИС ПЗУ (ПЛМ), которая входит в один комплект с ЦПЭ. Нередко в комплект включают несколько БИС ПЗУ с микрокомандами различного состава. Выборку

Таблица 5.5

Серия МПК	Разрядность МП, бит	Тактовая частота, МГц	Напряжение питания, В	Технология	Число БИС в МПК
К580	8	2	±5, 12	n-МДП	15
К1810	16	5	5	n-МДП	9
К581	16	2,5	5; 12	n-МДП	4
К582	4н	0,6	1,5	ИИЛ	4
К583	8н	1	1,5	ИИЛ	11
К584	4н	0,5	5	ИИЛ	4
К587	4н	1	9	КМДП	7
К588	16н	1	5	КМДП	16
К589	2н	10	5	ТТЛШ	10
К1800	4н	36	−5,2; −2	ЭСЛ	8
К1801	16	8	5	n-МДП	7
К1802	8н	8	5	ТТЛШ	9
К1804	4н	8	5	ТТЛШ	8
К1883	8н	8	5		

Примечание н — наращиваемая

микрокоманд из ПЗУ осуществляет БИС микропрограммного управления, в задачу которой входит формирование адресов микрокоманд и выстраивание их в порядке, требуемом для выполнения данной команды.

Секционные МП с возможностью аппаратного наращивания разрядной сетки и микропрограммированием наибольшее применение получили в микро-ЭВМ, предназначенных для решения задач, требующих большой разрядности обрабатываемых слов, высокой скорости обработки и гибкой системы команд.

Рассмотренный принцип построения МП на основе процессорных секций характерен для МП третьего поколения. Их основные показатели: разрядность, наращиваемая с кратностью 2, 4, 8 и 16 бит, время выполнения команд 0,1 ... 1 мкс, технология изготовления ТТЛШ, ИИЛ. Характеристики отечественных МП приведены в табл. 5.5. Для характеристики МП и сравнения их между собой используется обычно следующая система показателей: разрядность обрабатываемых слов, быстродействие, число основных команд (микрокоманд), адресуемая емкость памяти, электрические и конструктивные параметры, тип технологии, состав МП комплекта БИС, программное обеспечение.

Разрядность обрабатываемых МП слов является одним из показателей, определяющих его функциональные возможности и эффективность применения. Микропроцессоры с фиксированной разрядной сеткой К580, К581, К1810 могут непосредственно обрабатывать слова в 1 (К580) и 2 байта (К581, К1801, К1810). Дальнейшего расширения разрядности можно достичь только программным путем. Программа составляется таким образом, чтобы была обеспечена обработка слов по частям. Очевидно, что скорость обработки при этом существенно снижается. Следует заметить, что разрядности 8 и 16 бит вполне достаточно для многих применений МП, причем переход к 16-разрядным МП позволяет сократить до 30% время выполнения команд, уменьшить требуемый объем памяти, расширить систему команд. Большинство МПК БИС имеют секционную структуру с наращиваемой разрядностью с кратностью от 2 до

16 бит. Достоинство таких МПК — гибкость и универсальность как в отношении структурных решений, так и при разработке программного обеспечения.

Для многих применений очень важным параметром является скорость, с которой МП может обрабатывать данные, т. е. его производительность. Но определить этот параметр так, чтобы он характеризовал эффективность МП, очень трудно. Существует несколько временных характеристик МП: тактовая частота, время выполнения команды и др. Ни один из этих параметров не может быть выбран для однозначной оценки производительности МП, так как реальная скорость обработки информации зависит в значительной степени от мощности и гибкости системы команд. Реально оценить производительность МП можно на основании результатов решения задач определенного класса. Известно, что различие во времени решения задач разного класса одним МП может составлять 2...4 раза.

Число основных команд МП равно 70...150. Но, как уже отмечалось, более важным показателем эффективности применения МП является степень соответствия системы команд характеру задачи, ориентация основных команд МП на выполнение арифметических или логических операций.

Электрические параметры МП включают потребляемую мощность, число и номинальное значение напряжений питания, уровни логических 0 и 1, выходные и входные токи и др. Знание этих параметров необходимо при решении вопроса о совместном применении МП БИС одной серии с ИС других серий, например с БИС памяти.

Как и для ИС стандартных серий, рассмотренных в гл. 4, во многом возможности МП БИС определяются технологией их изготовления. Знание этого фактора помогает оперативно разобраться в вопросах, касающихся электрических параметров МП, возможности их улучшения, перспективности, совместимости с ИС стандартных серий, особенностей применения.

Комплекты МП БИС изготавливают на основе наиболее перспективных технологических методов: ТТЛШ, ЭСЛ, ИИЛ, КМДП, n-МДП.

Важнейшей характеристикой МП являются его программные возможности. Из опыта применения МП известно, что стоимость программного обеспечения составляет 50...80% стоимости МП системы. Для простых применений можно обойтись знанием кодов команд или микрокоманд, чтобы составить программу решения задачи. Но для реализации сложных алгоритмов необходимы вычислительные средства с развитой системой программного обеспечения, включающей удобные языки программирования и прежде всего языки высокого уровня, управляющие и обслуживающие программы (трансляторы в машинные коды, редакторы, загрузчики и т. д.).

В развитии МП наблюдается устойчивая тенденция их усложнения и специализации. Например, при разработке высокопроизводительного 16-разрядного МП К1810ВМ86 был применен ряд прогрессивных структурных решений, позволивших получить скорость обработки данных до 2,5 млн. коротких операций в секунду. Одной из отличительных особенностей данного МП является возможность аппаратной перестройки внутренней схемы УУ и синхронизации, при которой обеспечивается возможность выбора подмножества управляющих сигналов, наиболее подходящего для разрабатываемой системы. Это достигается введением специального сигнала выбора режима конфигурации [33].

При разработке новых более эффективных МПК БИС принимается во внимание необходимость унификации программного обеспечения МП и систем на их основе. В частности, рассмотренный МП структурно и программно совместим с МПК БИС серии К580, получившим широкое распространение при создании микро-ЭВМ, контроллеров и других вычислительных и управляющих устройств.

Получают развитие и наиболее популярные серии МПК. Они дополняют БИС различного функционального назначения, применение которых способствует повышению эффективности МПК в целом. Например, для выполнения операции умножения двух многоразрядных чисел программным методом требуется значительное время, что снижает производительность МП системы при выполнении ею алгоритмов с большим числом таких операций. Поэтому в состав большинства серий МПК входят БИС аппаратного умножения, выполняющие эту операцию за время, соизмеримое со временем выполнения средней по сложности команды.

Специализация МП достигается применением структур, обеспечивающих их высокую производительность при решении определенных задач. Примером является МПК БИС серии К1815 для систем цифровой обработки сигналов, например цифровых фильтров, анализаторов спектра и др. [34]. Другим интересным примером специализированных МП является БИС, в структуре которой имеются последовательно соединенные устройства аналого-цифрового преобразования (АЦП), микропроцессор, устройство цифро-аналогового преобразования (ЦАП). Микропроцессор может настраиваться на выполнение различных программ обработки кодов, получаемых с выхода АЦП, и затем отправлять полученную новую последовательность кодов на вход ЦАП с тем, чтобы на выходе БИС появился аналоговый сигнал с характеристиками, отличающимися от характеристик входного аналогового сигнала. Так можно выполнить фильтрацию входных сигналов по частоте, преобразование спектра и др. функции.

Одним из ведущих в настоящее время направлений развития МП техники является создание однокристальных микро-ЭВМ. Такая микро-ЭВМ представляет собой БИС, в структурной схеме которой имеются все функциональные устройства для обеспечения ее автономной работы в качестве вычислительного или управляющего устройства: процессор, ОЗУ, ПЗУ, УВВ, тактовый генератор, устройство синхронизации и др. Характеристики некоторых однокристальных микро-ЭВМ приведены в табл. 5.6.

Обширна область применения МП и микро-ЭВМ. Трудно назвать отрасль народного хозяйства, в которой бы не использовали МП при разработке апаратуры. Многие задачи из своих практических разработок могут решить на основе МП и радиолюбители. В качестве примеров можно сослаться на опыт применения микро-ЭВМ К1820ВЕ2 в радиоприемниках для управления синтезатором частоты, бесшумной настройкой в УКВ, СВ, ДВ диапазонах, запоминания нескольких частот в каждом диапазоне, автоматического поиска и индикации принимаемой станции.

Положительный эффект получен также при использовании микро-ЭВМ К1814ВЕ4 в кассетном магнитофоне для управления режимами записи, воспроизведения, ускоренной перемотки ленты в обоих направлениях, кратковременного останова, отображения расхода ленты и времени, запоминания и поиска места на фонограмме, поиска нужных музыкальных произведений, обзора фоно-

Таблица 5.6

Параметр	Серия микро-ЭВМ				
	К1801 ВЕ1	К1814 ВЕ1, ВЕ4	К1816 ВЕ049	К1820 ВЕ2	К145 ИК1807
Разрядность, бит	16	4	8	4	4
Емкость ОЗУ, бит	128×16	64×4	128×8	64×4	76×4
Емкость ПЗУ, бит	1К×16	1К×8	2К×8	1К×8	5512
Тактовая частота, МГц	8	0,3	11	4	0,2
Число команд	72	43	96	49	11
Напряжение питания, В	5	−9	5	5	−27
Потребляемая мощность, мВт	—	400	675	150	—
Технология	n-МДП	p-МДП	n-МДП	n-МДП	p-МДП
Число выводов корпуса	42	48	40	28	48

граммы (последовательное проигрывание начальных участков фонограммы с ускоренной перемоткой остальной части), многократного проигрывания кассеты, блокировки при отсутствии кассеты, защиты от дребезга контактов и т. д. [32].

Для построения подобных контроллеров, т. е. программно-управляемых устройств управления, широкие возможности предоставляет серия К145 однокристальных микро-ЭВМ, специализированных: для решения задач управления внешними объектами бытовой техники (К145ИК1807), для контроля скорости движения автомобиля, расхода горючего и др. параметров (К145ИК1903), для приема, хранения, выдачи и контроля информации в телефонных аппаратах (К145ИК1905), для электронных часов, таймеров (К145ИК1901), для управления режимом работы лентопротяжного механизма в кассетном магнитофоне (К145ИК1906) и других функций [42].

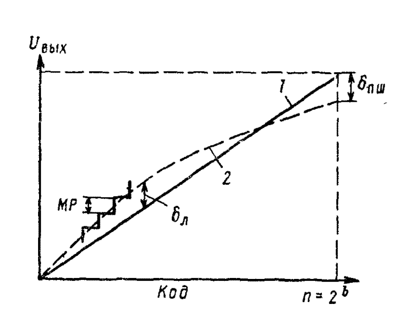
Применение МП позволило существенно улучшить ряд важных показателей РЭА: уменьшить массу и габаритные размеры, повысить надежность аппаратуры за счет значительного сокращения числа микросхем; расширить ее функциональные возможности без существенного увеличения затрат; сократить приблизительно на 60...70% время и затраты на разработку новой техники; снизить на 20...60% стоимость изделий; повысить эксплуатационные качества аппаратуры за счет использования вычислительных возможностей МП для ускорения поиска неисправностей и проведения диагностических операций.

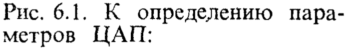
Глава шестая

МИКРОСХЕМЫ ЦИФРО-АНАЛОГОВЫХ И АНАЛОГО-ЦИФРОВЫХ ПРЕОБРАЗОВАТЕЛЕЙ

6.1. Принципы построения основных узлов цифро-аналоговых преобразователей

Цифро-аналоговые преобразователи (ЦАП) служат для преобразования информации из цифровой формы в аналоговую. Эти преобразователи




Рис. 6.1. К определению параметров ЦАП:

1 — оговоренная прямая линия; 2 — действительная характеристика преобразования

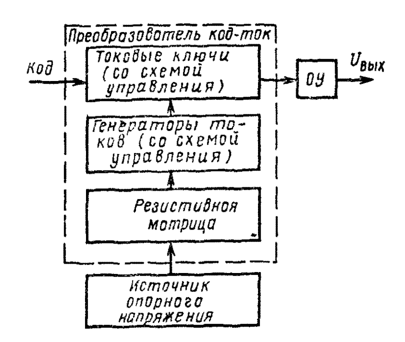


Рис. 6.2. Структурная схема ЦАП

используются в автоматизированных устройствах управления, в системах цифровой обработки аналоговых сигналов, для вывода информации из ЭВМ и передачи ее на исполнительные органы. Роль ЦАП возрастает в настоящее время в связи с широким внедрением во все отрасли народного хозяйства и бытовой техники микропроцессорных устройств управления и цифровой обработки сигналов.

В ЦАП, построенных на микросхемах, в качестве входного сигнала чаще всего используют двоичный код. Выходным сигналом является напряжение (ток).

Цифро-аналоговое преобразование состоит в суммировании эталонных значений напряжений, соответствующих разрядам входного кода, причем в суммировании участвуют только те эталоны, для которых в соответствующих разрядах стоит единица. Для ЦАП выходное. напряжение определяется следующим образом:

$$U_{вых} = kU_{оп}(a_1 2^{-1} + a_2 2^{-2} + \ldots + a_b 2^{-b}),$$

где $U_{оп}$ — опорное (эталонное) напряжение; a_1; $a_2 \ldots a_b$ — коэффициенты двоичных разрядов, принимающие значения 0 или 1; b — число разрядов; k — коэффициент пропорциональности.

Основными параметрами ЦАП являются:

1. Число разрядов b — число, под которым для ЦАП понимается двоичный логарифм максимального количества кодовых комбинаций на входе устройства. Число разрядов и опорное напряжение определяют максимально достижимую разрешающую способность ЦАП. На рис. 6.1 она представлена минимальной ступенькой напряжения на выходе устройства — младший разряд (МР). При b — разрядном коде ЦАП обеспечивается получение $(2^b - 1)$ таких ступенек, при этом разрешающая способность определяется отношением $U_{оп}/(2^b - 1)$.

2. Абсолютная погрешность преобразования в конечной точке шкалы $\delta_{пш}$ — это отклонение выходного напряжения от расчетного в конечной точке характеристики преобразования (рис. 6.1). Абсолютная погрешность измеряется в единицах МР или процентах от максимального выходного напряжения.

Таблица 6.1

Параметр	Обозначение	
	принятое в книге	международное
Число разрядов	b	b
Абсолютная погрешность	$\delta_{пш}$	δ_{FS}
Нелинейность	$\delta_л$	δ_L
Дифференциальная нелинейность	$\delta_{лд}$	δ_{LD}
Время установления	$t_{уст}$	t_S
Время преобразования	$t_{проб}$	t_C
Входное напряжение высокого уровня	$U^1_{вх}$	U_{IH}
Входное напряжение низкого уровня	$U^0_{вх}$	U_{IL}
Выходное напряжение высокого уровня	$U^1_{вых}$	U_{OH}
Выходное напряжение низкого уровня	$U^0_{вых}$	U_{OL}
Напряжение источника питания	$U_{и.п}$	U_{CC}
Опорное напряжение	$U_{оп}$	U_{REF}
Входное напряжение	$U_{вх}$	U_{IRN}
Выходное напряжение	$U_{вых}$	U_{ORN}
Выходной ток	$I_{вых}$	I_{ORN}
Ток потребления	$I_{пот}$	I_{CC}

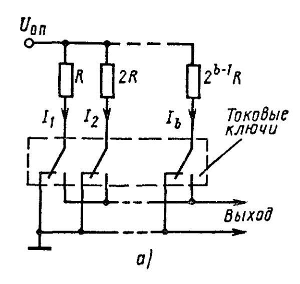
3. Нелинейность $\delta_л$ (рис. 6.1) — это максимальное отклонение нарастающего выходного напряжения от прямой линии, соединяющей точки нуля и максимального выходного сигнала.

4. Дифференциальная нелинейность $\delta_{лд}$ — максимальное отклонение разности двух аналоговых сигналов, соответствующих соседним кодам, от величины МР.

5. Время установления $t_{уст}$ — интервал времени от подачи входного кода до вхождения выходного сигнала (тока, напряжения) в пределы заданного отклонения от установившегося значения.

Рассмотренные и другие менее характерные для преобразователей ЦАП и АЦП параметры (ГОСТ 19480—74) приведены в табл. 6.1. Там же показаны международные обозначения параметров преобразователей, часто используемые в технической, в частности справочной, литературе.

Обобщенная структурная схема ЦАП, соответствующая большинству современных серийных преобразователей, приведена на рис. 6.2. В нее входят следующие основные узлы: резистивная матрица, с помощью которой формируются токи, соответствующие разрядам кода ЦАП; генераторы токов с устройством управления, обеспечивающие точное поддержание этих токов (в некоторых преобразователях этот узел отсутствует); токовые ключи с устройством управления, подключающие в соответствии с входным кодом цепи резистивной матрицы. В устройство управления может входить схема согласования входа ЦАП с цифровыми микросхемами (ТТЛ, ЭСЛ, КМДП и др.). Перечисленные узлы, как правило, реализуются в составе микросхемы



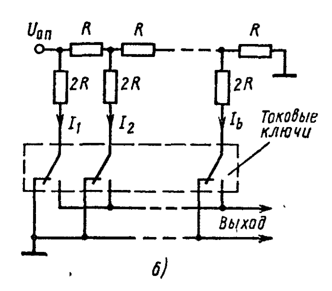


Рис. 6.3. Резистивные матрицы:
а — со взвешенными резисторами; б — с резистивной сеткой R — 2R

преобразователя, выполняющего преобразование входного кода в ток. Для выполнения функции преобразования код — напряжение необходим еще источник опорного напряжения и операционный усилитель, преобразующий ток в напряжение. Последние два узла сложно выполнить технологически на одном кристалле с остальной частью преобразователя, и они часто представляют собой отдельные микросхемы.

Рассмотрим принципы построения основных узлов ЦАП.

Резистивная матрица может иметь различную структуру. Один из ее вариантов (со взвешенными резисторами) показан на рис. 6.3, а. Здесь каждому разряду соответствует свой разрядный ток I_1, I_2, ..., I_b. Эти токи задаются с помощью матрицы резисторов, сопротивления которых удваиваются при переходе от старшего разряда к младшему. Основной недостаток рассмотренной структуры — широкий диапазон сопротивлений и их высокая требуемая точность, особенно при большом числе разрядов входного кода. Другой вариант резистивной матрицы (с резистивной сеткой R—2R) показан на рис. 6.3, б. Здесь используются резисторы только двух номиналов. Формирование тока, соответствующего данному разряду, в этой схеме осуществляется как за счет последовательных, так и параллельных цепей сопротивлений. При переходе от старшего разряда к младшему ток изменяется в 2 раза (как и в схеме, показанной на рис. 6.3, а).

Токовые ключи, предназначенные для коммутации элементов резистивной матрицы, должны иметь высокое быстродействие и не вносить заметных погрешностей в разрядные токи. Ключи для быстродействующих ЦАП строят обычно на биполярных транзисторах и диодах. Для преобразователей среднего и низкого быстродействия широко применяют ключи на КМДП транзисторах, характеризующихся малым потреблением энергии.

Один из вариантов ключа на биполярных полупроводниковых приборах показан на рис. 6.4, а. Если на цифровой вход подано напряжение низкого уровня (лог. 0) транзисторы VT1, VT2 и диод VD1 закрыты и выход устройства соединяется с резистивной матрицей через открытый транзистор VT3. При подаче на вход напряжения высокого уровня (лог. 1) транзисторы VT1, VT2 и диод VD1 открываются, а диод VD2 закрывается и отключает выходную шину. Транзистор VT3 все время открыт, поэтому через резисторы матрицы течет постоянный ток. Этим достигается отсутствие отрицательного влияния на

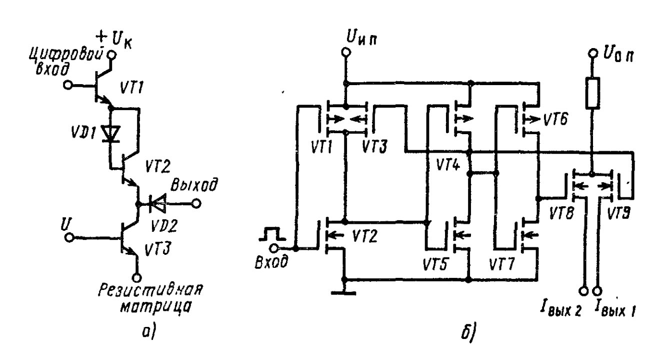


Рис. 6.4. Токовые ключи:

а — на биполярных транзисторах, б — на КМДП транзисторах

быстродействие постоянных времени эмиттерных цепей и постоянных времени, зависящих от сопротивлений матрицы.

Вариант ключа на КМДП транзисторах показан на рис. 6.4, б. В этой схеме транзисторы VT1, VT2 служат для согласования с микросхемами на входе ЦАП, транзисторы VT4 — VT7 используются для управления ключевыми транзисторами VT8, VT9, которые подключают разрядные токи резистивной матрицы к одной из двух выходных шин. Через транзистор VT3 осуществляется положительная обратная связь для уменьшения времени переключения.

Генераторы токов предназначены для стабилизации токов, изменяющихся в первую очередь из-за колебаний температуры. На рис. 6.5 приведена принципиальная схема генераторов токов (ГТ) с обратной связью. В этой схеме транзисторы VT1 — VT4 стабилизируют токи резистивной матрицы R — 8R. Вспомогательный транзистор VT0 вместе с усилителем образуют устройство управления, стабилизирующее токи транзисторов VT1 — VT4. Транзисторы VT1 — VT4 имеют соотношение площадей эмиттеров 8:4:2:1 соответственно. Это обеспечивает постоянство плотности токов в эмиттерных цепях, что повышает точность поддержания разрядных токов.

Стабилизация токов транзисторовVT1 — VT4 осуществляется следующим образом. Отклонение разрядных токов от расчетных значений контролируется по току коллектора вспомогательного транзистора VT0, идентичного тран-

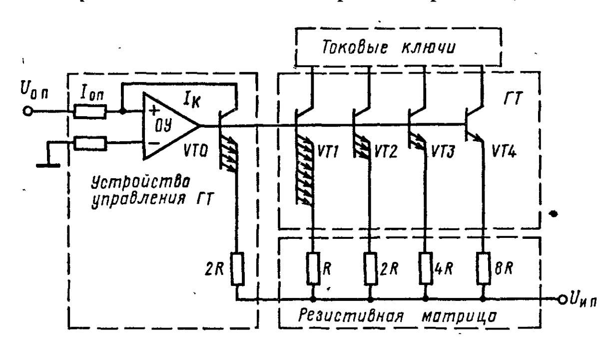


Рис. 6.5. Генераторы токов с устройством управления

зисторам VT1—VT4 и находящегося с ними в одинаковых температурных условиях. Если через цепь коллектора протекает заданный ток $I_К$, то сигнал коррекции с выхода ОУ не будет сниматься на базы транзисторов VT0—VT4 (баланс ОУ) и режим транзисторов не изменится. При отклонении $I_К$ от заданного значения на базы транзисторов VT0—VT4 будет подаваться сигнал коррекции.

Выходным усилителем обычно служит ОУ, который суммирует разрядные токи. Напряжение на выходе ОУ пропорционально входному току:

$$U_{ОУ} = I_{\Sigma} R_{о.с} = \frac{R_{о.с}}{2R} U_{оп} \sum_{i=1}^{b} a_i 2^{-i},$$

где $R_{о.с}$ — сопротивление обратной связи ОУ.

Рассмотренные основные узлы ЦАП выпускаются отечественной промышленностью в виде отдельных микросхем и в комплекте. Отдельные резистивные матрицы содержатся в микросхемах К228ПП1, К265ПП1 — семь разрядов; К252ПН1 — десять разрядов; К304ИД1, 3,5 — пять, семь, девять разрядов; 301НС1 — десять разрядов и др. Ключи в виде многоканальных коммутаторов входят в состав микросхем серий К190, К543, К590, К591, К594. Количество каналов в этих микросхемах от 4 до 16. В качестве усилителя можно использовать ОУ серий 140, 153, 544 и др. Стабилизированные источники напряжения содержатся в сериях 142, 240, 275 и др.

Отечественная промышленность выпускает микросхемы серии К252, которые можно использовать для построения ЦАП: К252ПА1, К252ПА2, К252ПА3, К252ПН1. Микросхемы К252ПА1, К252ПА2 — восьмиразрядные преобразователи двоичного кода в ток — содержат резистивные матрицы с взвешенными резисторами и ключи на биполярных транзисторах и диодах. Погрешность их преобразования не более ±0,4%. Микросхема К252ПА2 отличается от К252ПА1 полярностью выходного тока и источника опорного напряжения. Микросхема К252ПА3 — десятиразрядный преобразователь двоичного кода в ток. Погрешность этого преобразователя не более ±0,1%. Микросхема К252ПН1 содержит устройства управления ключами.

Рассмотренные преобразователи построены по гибридной технологии. В последние годы основное внимание уделяется ЦАП, выполненным на базе полупроводниковой технологии с использованием тонкопленочных резисторов на кристалле. К таким преобразователям относятся микросхемы К572ПА1, К572ПА2, К594ПА1, К1108ПА1, К1108ПА2, К1118ПА1, К1118ПА2 и др.

6.2. Микросхемы цифро-аналоговых преобразователей

Микросхема К572ПА1. Она представляет собой десятиразрядный преобразователь двоичного кода в ток. Функциональная схема преобразователя показана на рис. 6.6, а. Она содержит резистивную матрицу R—2R, токовые ключи (Кл) и устройства управления (СУ). Для преобразования тока в напряжение на выходе микросхемы устанавливается операционный усилитель (ОУ).

Параметры преобразователя при $U_{и.п} = 15$ В, $U_{оп} = 10{,}24$ В, $U^1_{вх} = 3{,}6$ В, $U^0_{вх} = 0{,}8$ В: дифференциальная нелинейность $\delta_{нд} = \pm 0{,}1\%$ (К572ПА1А), ±0,2

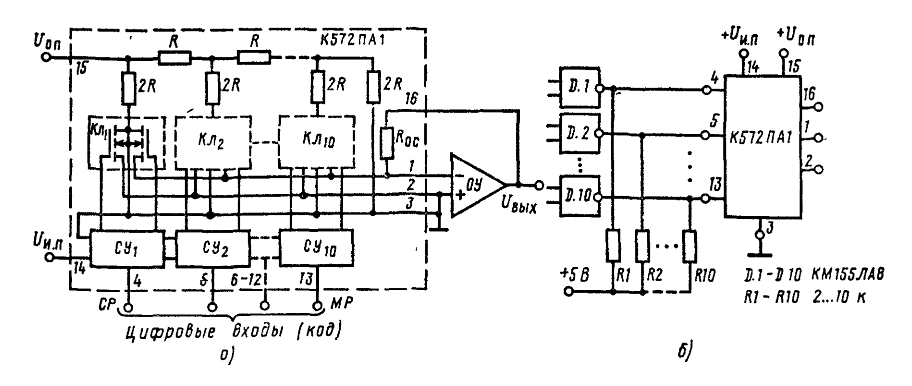


Рис. 6.6. Микросхема К572ПА1:

а — функциональная схема и схема включения, б — согласование с ТТЛ ИС

(К572ПА1Б), ±0,4 (К572ПА1В), ±0,8 (К572ПА1Г); абсолютная погрешность $\delta_{пш} = \pm 3\%$ от полной шкалы; время установления $t_{уст} = 5$ мкс; ток $I_{пот} = 2$ мА; максимальное выходное напряжение $U_{вых} = 10$ В. Напряжение питания $U_{и.п}$ может изменяться в широких пределах (5...17) В, однако при этом ухудшаются точностные характеристики преобразователя.

Микросхема согласована по входам с КМДП ИС при $U_{и.п} = 15$ В. Для согласования при этом же напряжении с ТТЛ ИС используется схема, приведенная на рис. 6.6, б. Непосредственное согласование с ИС ТТЛ возможно при $U_{и.п} = 5$ В.

Особенностью ЦАП К572ПА1 является возможность работать в режиме умножающего преобразователя. Малая зависимость сопротивления открытого ключа на МДП транзисторе от амплитуды и направления протекающего тока (линейный участок выходной характеристики) позволяет изменять $U_{оп}$ по амплитуде и знаку в пределах ±17 В. Если вторую функцию подать в цифровом виде на входы разрядов, то на выходе ЦАП будет сигнал, пропорциональный произведению аналогового и цифрового сигналов (перемножающий ЦАП). С помощью основной схемы включения (рис. 6.6, а) можно реализовать двухквадрантное перемножение. При этом используется двухполярный источник сигнала, подключаемый ко входу опорного напряжения и обычный десятиразрядный код. Преобразователь может быть использован и в режиме четырехквадрантного умножения [6].

При работе с ИС К572ПА1 надо соблюдать осторожность в отношении пробоя статическим электричеством (см. § 7.6), поскольку допустимое значение статического потенциала 30 В. Рекомендуется такой порядок подключения напряжений микросхемы при $U^1_{вх} > 5{,}5$ В: потенциал земли, напряжение питания, опорное напряжение, напряжение цифровых входов. Порядок снятия напряжения — обратный. На входы 1 и 2 нельзя подавать напряжения менее — 100 мВ и более 17 В. На остальные выводы, кроме входа $U_{оп}$, нельзя подавать отрицательные потенциалы. Незадействованные выводы необходимо заземлять.

Микросхема К572ПА2. Она представляет собой 12-разрядный преобразователь, имеющий в отличие от К572ПА1 возможность записывать и хранить цифровую информацию в двух регистрах (RG1 и RG2), включенных после-

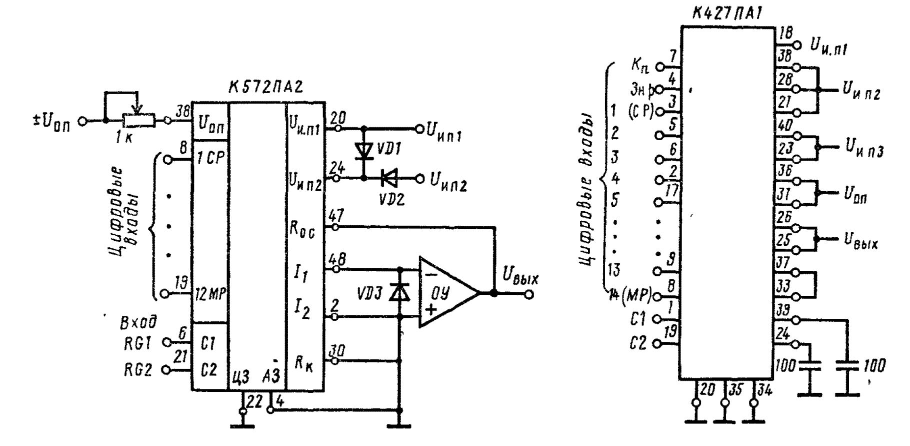


Рис. 6.7. Схема включения ИС К572ПА2

Рис. 6.8. Схема включения ИС К427ПА1

довательно между токовыми ключами и резистивной матрицей. Основная схема включения показана на рис. 6.7. Регистры управляются по входам С1 и С2 в соответствии с табл. 6.2.

Параметры преобразователя при $U_{и.п\,1}=5$ В, $U_{и.п\,2}=15$ В, $U_{оп}=10{,}24$ В, $U^1_{вх}=2{,}4$ В, $U^0_{вх}=0{,}8$ В: $\delta_{лд}$ для К572ПА2 $\pm0{,}025\%$ (Б$\pm0{,}05\%$, В$\pm0{,}1\%$); $\delta_{пш}=\pm2\%$; $t_{уст}=15$ мкс; $I_{пот}=2$ мА. Использование источников питания (5 и 15 В) позволяет непосредственно подключать ко входам преобразователя ТТЛ ИС в отличие от К572ПА1 без ухудшения точности.

При работе с ЦАП К572ПА2 необходимо соблюдать правила, приведенные для К572ПА1. Схемы защиты цепей питания ($U_{и.п\,2}$ должно всегда быть больше $U_{и.п\,1}$) и аналогового выхода на диодах показаны на рис. 6.7.

Микросхема К427ПА1. Она представляет собой 15-разрядный высокоточный функционально полный преобразователь двоичного кода в напряжение. В отличие от рассмотренных ранее ЦАП построен по гибридной технологии с использованием двух бескорпусных полупроводниковых ИС преобразователей, подобных К572ПА2. Кроме этих компонентов ЦАП К427ПА1 содержит бескорпусный выходной ОУ с корректирующей емкостью и резистивную матрицу R—2R.

Таблица 6.2

Функция	Входы управления регистрами	
	C1	C2
Запись данных в RG1, хранение предыдущих данных в RG2	1	0
Запись данных из RG2, хранение данных в RG1	0	1
Прямое прохождение данных через RG1 и RG2	1	1

Таблица 6.3

Цифровой вход								$U_{вых}$
$К_п$	$З_{н.р}$	1 (СР)	2	3	...	13	14 (МР)	
1	1	1	1	1	...	1	1	$U_{оп} \cdot 2^{-14}$
1	1	0	0	0	...	0	0	$U_{оп}$
1	0	1	1	1	...	1	1	$-U_{оп}(1-2^{-14})$
1	0	0	0	0	...	0	1	$-U_{оп} \cdot 2^{-14}$
1	0	0	0	0	...	0	0	0
0	1	1	1	1	...	1	1	$10U_{оп} \cdot 2^{-14}$
0	1	0	0	0	...	0	0	$10U_{оп}$
0	0	1	1	1	...	1	1	$-10U_{оп}(1-2^{-14})$
0	0	0	0	0	...	0	1	$-10U_{оп} \cdot 2^{-14}$
0	0	0	0	0	...	0	0	0

Примечание. $К_п$ — коэффициент преобразования

Основные параметры преобразователя при $U_{и.п1} = 5$ В, $U_{и.п2} = 15$ В, $U_{и.п3} = -15$ В, $U_{оп} = \pm 10$ В следующие: $\delta_{лд} = \pm 0{,}006\%$, $\delta_{пш} = \pm 0{,}1\%$, $t_{уст} = 30$ мкс. Схема включения приведена на рис. 6.8.

Соответствие сигналов на цифровых входах и выходного напряжения показано в табл. 6.3.

Сигналы управления регистрами записи и хранения информации соответствуют сигналам схемы К572ПА2. Преобразователь согласуется с ТТЛ и КМДП микросхемами выбором напряжений питания. Преобразователь может работать в режиме двух- и четырехквадрантного умножения.

Микросхема К594ПА1. Она представляет собой 12-разрядный преобразователь двоичного кода в ток. Упрощенная функциональная схема и схема включения представлена на рис. 6.9. В старших разрядах с первого по восьмой используются взвешенные резисторы, в младших с девятого по двенадцатый — резистивная матрица R — 2R. Это позволило сузить диапазон номиналов резисторов в резистивной матрице до 1:8. В ИС используются генераторы токов с устройством управления. Микросхема содержит три группы четырехразрядных ЦАП, связанных между собой на выходе. Выходной ток первого ЦАП (1—4 разряды) подается непосредственно на вывод 3. Выходной ток второго ЦАП (5—8 разряды) подается на выход через делитель R15, R17 и делится в отношении 1/16. Ток третьего ЦАП подключается к выходу через делитель R16, R18 (деление 1/128).

Параметры преобразователя при $U_{и.п1} = 5$ В, $U_{и.п2} = -15$ В, $U_{оп} = 10{,}24$ В следующие: $\delta_{лд} = \pm 0{,}012\%$, $t_{уст} \leq 3{,}5$ мкс, $I_{пот} \leq 60$ мА, $I_{вых} = 2{,}2$ мА. Опорное напряжение может изменяться в пределах 9...11 В.

В микросхему входят элементы, расширяющие ее функциональные возможности. Резисторы R19, R20 предназначены для создания обратной связи с внешним $ОУ_1$, а R21 — для получения необходимого смещения на входе ОУ устройства управления ГТ. Наличие резисторов R19—R21 позволяет применять

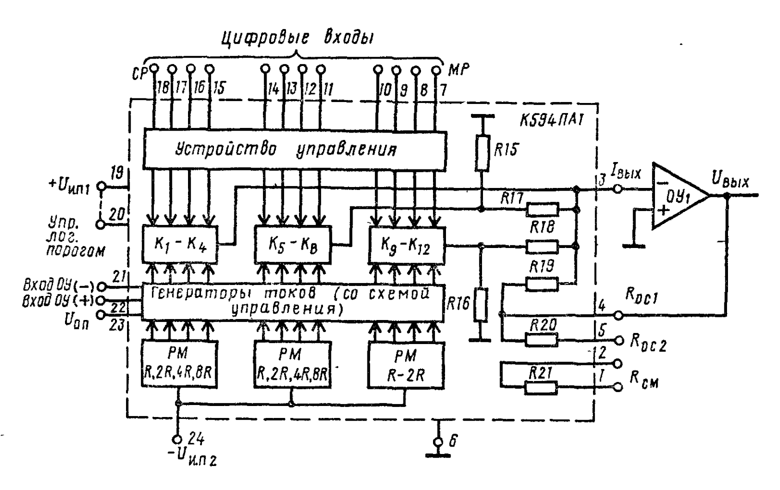


Рис. 6.9. Функциональная схема и схема включения ИС К594ПА1

ИС в режимах однополярного и двухполярного выходных сигналов. На рис. 6.9 показана схема включения для получения однополярного сигнала. Для получения двухполярного сигнала в цепь ОС $ОУ_1$ включаются резисторы R19, R20, а инвертирующий вход ОУ через R21 и переменный регулировочный резистор 50 Ом подключается к источнику $U_{оп}$, чем задается смещение ОУ.

Микросхема К594ПА1 работает со стандартными уровнями ТТЛ и КМДП ИС. В последнем случае выводы 19 и 20 соединяют между собой.

Микросхема К1108ПА1. Она представляет собой быстродействующий 12-разрядный преобразователь двоичного кода в ток. В состав ИС входят резистивная матрица, токовые ключи, генераторы тока. Повышение быстродействия по сравнению с ЦАП К594ПА1 достигается в результате использования биполярных элементов с диэлектрической изоляцией, а также ряда схемотехнических и технологических приемов.

Параметры ИС при $U_{и.п 1}=5$ В, $U_{и.п}=-15$ В, $U_{оп}=10{,}24$ В, $U^0_{вх}=0{,}8$ В, $U^1_{вх}=2$ В следующие: $\delta_{лд}=\pm 0{,}024\%$, $\delta_{пш}=\pm 0{,}7\%$, $t_{уст}=0{,}4$ (К1108ПА1А) и 0.7 мкс (К1108ПА1Б), $I_{пот}\leqslant 60$ мА, $I_{вых}=5$ мА. Напряжение $U_{оп}$ может изменяться в пределах 2,2...10,5 В.

Схема включения микросхемы показана на рис. 6.10. Для реализации высоких динамических свойств ЦАП на выходе необходимо использовать быстродействующий ОУ с коэффициентом усиления по напряжению не менее 5×10^4, например К574УД1. Преобразователь может работать в режиме одно- и двухполярного тока. Для работы в режиме двуполярного тока необходимо осуществить соединения, показанные на рис. 6.10 штриховой линией. В биполярном режиме ЦАП управляется смещенным двоичным кодом. Конденсатор (С=10...100 пФ) служит для минимизации $t_{уст}$. Преобразователь согласуется с ТТЛ ИС.

Микросхема К1108ПА2. Представляет собой восьмиразрядный ЦАП двоичного кода в напряжение. Цифро-аналоговый преобразователь является функционально законченным устройством, включающим: восьмиразрядный

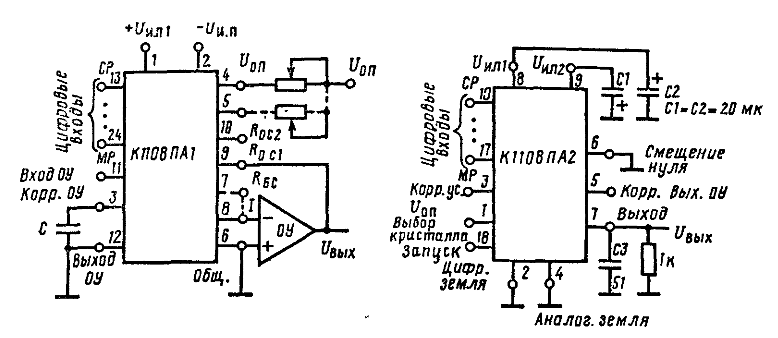


Рис. 6.10. Схема включения ИС К1108ПА1

Рис. 6.11. Схема включения ИС К1108ПА2

преобразователь код — ток, входной регистр для хранения данных, выходной ОУ, источник опорного напряжения, устройство управления регистром, устройство согласования и обеспечения режимов работы ЦАП. Микросхема сопрягается с микропроцессорами.

Основные параметры ЦАП при $U_{и.п1}=5$ В, $U_{и.п2}=-6$ В следующие: $\delta_л=\pm0{,}28\%$, $\delta_{лд}=\pm0{,}2\%$, $\delta_{пш}=\pm1{,}5\%$, $U_{вых\,max}=2{,}5$ В, $I_{пот}$ (от двух источников) $\leqslant 100$ мА, время установления выходного напряжения $t_{уст}=1{,}5$ мкс.

Схема включения показана на рис. 6.11. Управление и запись информации в регистр хранения осуществляется путем подачи сигналов на выводы 1 и 18. При преобразовании входных данных без хранения в регистре выводы 1, 18 заземляются. Режим хранения обеспечивается при напряжениях высокого уровня на указанных выводах. Микросхема может работать в одно- и двуполярном режимах. Включение микросхемы в однополярном режиме показано на рис. 6.11. Для перевода ее в двухполярный режим необходимо заземлить вывод 6 через емкость 0,1 мкФ.

Рекомендуется следующая последовательность подачи напряжений на микросхему: потенциал земли, $U_{и.п1}$, $U_{и.п2}$, напряжение на цифровые входы. Порядок снятия — обратный. Можно одновременно подавать и снимать указанные напряжения. Длительность импульсов при записи информации не менее 50 нс. Максимальная емкость нагрузки микросхемы 50 пФ. Запрещается подключать незадействованные выводы к другим выводам микросхем.

Микросхема К1118ПА1. Она представляет собой восьмиразрядный высокоскоростной преобразователь двоичного кода в ток. Цифро-аналоговый преобразователь содержит резистивную матрицу со взвешенными резисторами, генераторы токов, ключи.

Основные параметры при $U_{и.п}=-5{,}2$ В: $\delta_л=\pm0{,}19\%$, $I_{пот}=130$ мА, $t_{уст}=0{,}02$ мкс. Снижение $t_{уст}$ достигнуто благодаря малым перепадам уровней 0 и 1 ЭСЛ-элементов, на базе которых построен ЦАП, использованию одноэмиттерных транзисторов в генераторах тока и простейшей восьмиразрядной матрицы со взвешенными резисторами. Схема включения показана на рис. 6.12. Преобразователь согласуется с ЭСЛ ИС и микропроцессорными устройствами.

Микросхема К1118ПА2 Представляет собой десятиразрядный быстродействующий преобразователь двоичного кода в напряжение. В отличие от ЦАП К1118ПА1 рассматриваемый преобразователь согласуется как с ЭСЛ, так

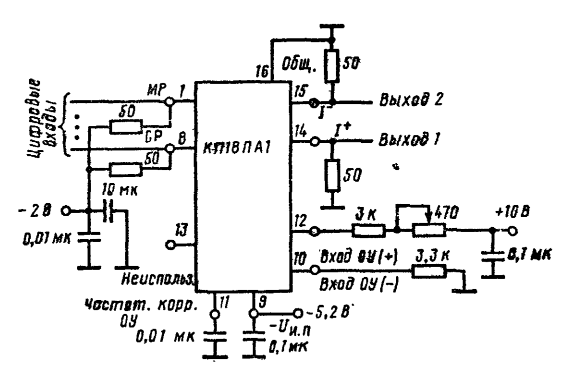


Рис. 6.12. Схема включения ИС К118ПА1

и ТТЛ ИС, имеет возможность работать с четырьмя входными кодами: прямым и обратным параллельными двоичными кодами, прямым и обратным параллельными, дополняющими до двух кодами.

Основные параметры при $U_{и.п1}=5$ В, $U_{и.п2}=-5{,}2$ В, $U_{оп}=-1$ В: $\delta_л=\pm0{,}05\%$; $\delta_{лд}=\pm0{,}1\%$ (К118ПА2А), $\pm0{,}2\%$ (К11118ПА2Б); $U_{вых}=(0...-1{,}024)$ В; $t_{уст}=80$ нс; $I_{пот}\leqslant135$ мА.

Преобразователь может работать с ТТЛ ИС и с ЭСЛ ИС (с прямыми и парафазными входными сигналами). Схема включения в режиме с парафазными сигналами показана на рис. 6.13. При работе в режиме с прямыми сигналами инверсные цифровые входы не используются. При работе в режиме ТТЛ на вывод 9 подается $U_{и.п1}$. Неиспользуемые входы не подключаются, если требуется подать на них напряжение высокого уровня, или подключаются к общему цифровому выводу, если требуется подавать на них напряжение низкого уровня. В режиме работы с ЭСЛ ИС неиспользуемые прямые входы не подключаются, если требуется подавать на них напряжение высокого уровня, или подключаются через R=45 кОм к источнику $U_{и.п2}$, если требуется подавать на них напряжение низкого уровня.

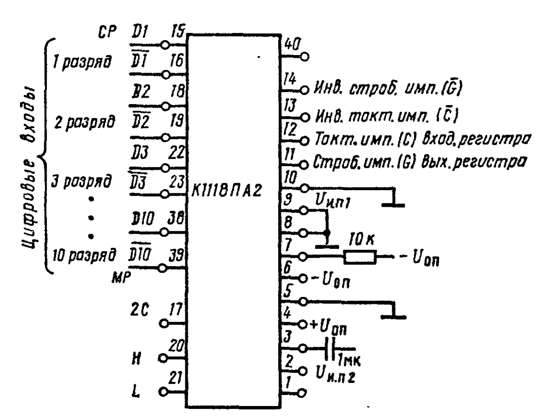


Рис. 6.13. Схема включения ИС К118ПА2

Таблица 6.4

Сигнал управления				Входной код, управление
G	H	L	2C	
1	0	0	1	Прямой параллельный двоичный код
1	1	1	1	Обратный параллельный двоичный код
1	0	0	0	Прямой параллельный дополняющий до двух код
1	1	1	0	Обратный параллельный дополняющий до двух код
1	1	0	x	Установка конечной точки преобразования
1	0	1	x	Установка нуля
0	x	x	x	Стробирование выхода регистра

x произвольное состояние

Для установления входного кода и управления ЦАП (см. табл. 6.4) используются входы: H — установка конечной точки шкалы характеристики преобразователя; L — вход установки начальной точки (нуля), 2C — установка биполярного с дополнением до двух кода (инвертирование старшего разряда); G — стробирование.

Источники питания подключают к микросхеме в следующем порядке: подается потенциал земли, $U_{и.п1}$, $U_{и.п2}$, $U_{оп}$. К выводам источников питания и опорного напряжения необходимо подсоединить конденсаторы емкостью 0,1 мкФ.

Микросхема Б572ПП-1-4. Она представляет собой бескорпусную ИС, на базе которой можно строить прецизионные ЦАП (АЦП) на 16—18 двоичных разрядов. Основными узлами ИС являются: токовые ключи, транзисторы для компенсации дрейфа коэффициента преобразования, регистр, формирователь входных цифровых сигналов, логическое устройство выбора режима работы ЦАП. Для построения преобразователя код — напряжение к ИС необходимо подключить резистивную матрицу R — 2R и выходной ОУ. Назначение выводов ИС: 1—22 — аналоговые входы (в режиме ЦАП к ним подключается резистивная матрица); 23 — $U_{оп}$; 24 — $U_{и.п}$; 25—27 — стробы 1, 2, 3; 28—45 (СР) — цифровые входы; 46, 47, 48 — режимы 1, 3, 2; 49 — цифровая земля; 50 — аналоговая земля; 51 — общий вывод токовых ключей; 52, 56 — инвертирующий и неинвертирующий токовые выходы; 53—55 — компенсирующие транзисторы.

В ИС предусмотрена работа с четырьмя входными кодами (прямым и инверсным двоичным, с инвертированным старшим разрядом, с инвертированными остальными разрядами — режимы 1 и 2). Режим 3 используется для изменения линейности и точности ЦАП. Микросхема сопрягается с микропроцессорами. В микросхему можно вводить входной код побайтно-последовательно и параллельно, при этом управление осуществляется по выходам «Стробы 1, 2, 3». Микросхема питается от источника 5 В ± 5%. Цифровые входы микросхемы согласованы с уровнями ТТЛ ИС.

Сравнительная характеристика рассмотренных микросхем ЦАП дана в табл. 6.5.

Таблица 6.5

Характеристика	К572ПА1	К572ПА2	К594ПА1
Высокая точность	—	—	+
Высокое быстродействие	—	—	—
Малый потребляемый ток	+	+	—
Функциональная завершенность	—	—	—
Согласование с МП	—	—	—
Малая чувствительность к статическому электричеству	—	—	+
Простота источников питания	+	—	—

6.3. Принципы построения основных типов аналого-цифровых преобразователей

Под аналого-цифровыми преобразователями (АЦП) понимают устройства, позволяющие осуществить переход от информации в аналоговой форме к информации в цифровой форме. Эти преобразователи широко используют для ввода в ЭВМ аналоговых данных, при цифровом измерении аналоговых сигналов, для перехода к цифровым сигналам в системах автоматического регулирования и управления. Вместе с ЦАП рассматриваемые преобразователи используются в микропроцессорных устройствах.

В микроэлектронных АЦП входным сигналом является напряжение, выходным — соответствующее ему значение цифрового кода. В преобразователях происходит квантование входного напряжения на конечное число дискретных уровней.

Основные параметры АЦП:

1. Число разрядов выходного кода — b. Этот параметр и максимальный диапазон входного напряжения определяют разрешающую способность, представляющую собой значение напряжения, соответствующее МР.

2. Абсолютная погрешность преобразования в конечной точке шкалы $\delta_{пш}$ — отклонение напряжения от номинального значения, соответствующего конечной точке характеристики преобразования. Эта погрешность зависит от шага квантования (МР) и ошибок, вносимых узлами АЦП.

3. Нелинейность $\delta_{л}$, дифференциальная нелинейность $\delta_{лд}$, которые определяются как и у ЦАП (см. § 6.1), но по отношению к входному сигналу.

4. Время преобразования $t_{прб}$ интервал от момента — заданного изменения сигнала на входе до появления на выходе установившегося кода.

При измерении напряжение (аналоговая величина) представляется рядом дискретных значений, каждое из которых преобразуется в код. Интервал времени, через который определяется значение напряжения, является периодом дискретизации. Этот период выбирается, исходя из необходимости обеспечить время для процесса обработки сигнала (измерения) и не потерять информацию об исследуемом аналоговом сигнале.

Состав АЦП (в отличие от ЦАП) может изменяться в значительной степени в зависимости от метода преобразования и способа его реализации. Наибольшее распространение получили АЦП последовательного приближения, после-

К1108ПА1	К1108ПА2	К1118ПА1	К1118ПА2	К427ПА1	Б572ПП-1-4
–	–	–	–	+	+
+	–	+	+	–	–
–	–	–	–	+	+
–	+	–	–	+	–
–	+	+	+	–	+
+	+	+	+	–	–
–	–	+	–	–	+

довательного счета с двойным интегрированием и преобразователи считывания (параллельного действия).

Принцип действия АЦП последовательного приближения (поразрядного кодирования) заключается в следующем. Имеется набор эталонов напряжения, пропорциональных по значению степеням числа 2, которые сравниваются с аналоговой величиной. Сравнение начинается с эталона старшего разряда. В зависимости от результата этого сравнения формируется значение старшего разряда выходного кода. Если эталон больше входной величины, то в старшем разряде ставится 0. Затем входная величина уравновешивается следующим по значению эталоном. Если эталон равен или меньше входной величины, то в старшем разряде выходного кода ставится 1 и в дальнейшем уравновешивается разность между входной величиной и первым эталоном и т. д.

Схема, иллюстрирующая работу подобного преобразователя последовательного приближения, приведена на рис. 6.14, а. При подаче импульса запуска триггер старшего разряда $T_в$ устанавливается в состояние 1, а остальные триггеры — в 0; одновременно записывается 1 в старший разряд регистра сдвига. В первом такте на компаратор К подаются $U_{вх}$ и эталонное напряжение $U_{э_b}$, снимаемое с выхода ЦАП и соответствующее 1 старшего разряда. Если $U_{вх}>U_{э_b}$, на выходе компаратора сигнала не будет и в старшем разряде T_b сохранится 1. Если $U_{вх}<U_{э_b}$, то компаратор выдает сигнал, который вернет T_b в состояние 0. Сдвиг 1 в регистре в $(b-1)$ разряд позволит подать эталонное напряжение $U_{э_{(b-1)}}$ с ЦАП на компаратор. Далее процесс преобразования идет аналогично. В результате преобразования $U_{вх}$ уравновешивается суммой эталонных напряжений, снимаемых с ЦАП:

$$U_{вх}=\sum_{i=1}^{b} a_i U_{эi},$$

где a_i — коэффициенты 1 и 0 в разрядах выходного кода, снимаемого с триггеров T_b-T_1; $U_{эi}$ — эталонное напряжение ЦАП, соответствующее i-разряду. В рассмотренном ЦАП время преобразования постоянно и определяется числом разрядов и тактовой частотой $t_{прб}=b/f_т$. Погрешность преобразования зависит от ошибок ЦАП и чувствительности компаратора.

Принцип работы ЦАП последовательного счета основан на уравновешивании входной величины суммой одинаковых и минимальных по величине эталонов. Момент уравновешивания определяется с помощью компаратора, а

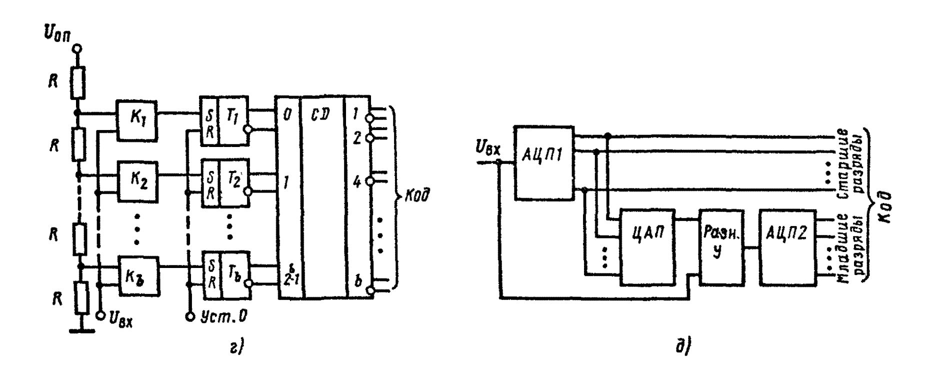


Рис. 6.14. Структурные схемы АЦП:

а — последовательного приближения; б, в — последовательного счета с двойным интегрированием, временные диаграммы; г — параллельного счета; д — комбинированного счета

количество эталонов, уравновешивающих входную величину, подсчитывается счетчиком.

Одной из разновидностей АЦП последовательного счета, характеризующейся повышенной точностью, является преобразователь с двойным интегрированием (рис. 6.14, б). Импульс запуска через триггер T_1 открывает ключ $Кл_1$ и $U_{вх}$ подается на вход интегратора Ин. Напряжение интегратора $U_{ин}$ вместе с постоянным напряжением U_0 подается на входы компаратора К. В момент t_1, когда $U_{ин}$ становится равным U_0 (рис. 6.14, в), с К подается сигнал на триггер T_3. Триггер T_3 перебрасывается и открывает устройство совпадения, через которое на счетчик $СТ_2$ начинают поступать импульсы тактовой частоты $f_т$. Интегрирование ведётся до момента t_2, когда счетчик переполняется, сбрасывается в исходное состояние и выдает сигнал на триггеры T_1 и T_2. При этом $Кл_1$ закрывается, а $Кл_2$ открывается, на вход интегратора подается опорное напряжение $U_{оп}$, имеющее полярность, обратную $U_{вх}$. Напряжение на выходе интегратора начинает падать. В момент t_3, когда $U_{ин}$ станет равным U_0, с компаратора поступает сигнал, который приводит T_2 и T_3 в исходное состояние. При этом $U_{оп}$ отключается от входа интегратора и работа счетчика прекратится. На нем будет записан код

$$N=\frac{t_3-t_2}{\tau_т}=\frac{U_{вх}(t_2-t_1)}{U_{оп}\tau_т}=\frac{U_{вх}}{U_{оп}}2^b,$$

где $\tau_т$ — период тактовой частоты; b — число разрядов в счетчике. В рассмотренном АЦП в результате использования одних и тех же узлов на обоих этапах интегрирования $U_{вх}$ и $U_{оп}$ исключаются погрешности в формировании линейно-изменяющегося напряжения, ошибки в срабатывании компаратора, погрешности в стабильности источника тактовой частоты. К недостаткам преобразователя можно отнести невысокое быстродействие.

Принцип работы преобразователей параллельного действия основан на одновременном сравнении входного сигнала с 2^b-1 эталонами, соответствующими b-разрядному двоичному коду, и кодировании результатов этого сравнения. Пример такого преобразователя показан на рис. 6.14, г. В этом преобразователе 2^b-1 опорных напряжений формируются с помощью резистивного делителя. Каждое из опорных напряжений подается вместе с $U_{вх}$ на соответствующий компаратор. Срабатывают лишь те компараторы, у которых $U_{вх}>U_{оп_i}$. Результат сравнения через фиксирующие триггеры T_1-T_b подается на кодопреобразователь, преобразующий его в код. Подобные преобразователи являются наиболее быстродействующими. Недостаток этих преобразователей в большом количестве компараторов, которое быстро возрастает с ростом числа разрядов.

Если нужно повысить разрядность, сохраняя высокое быстродействие при приемлемой сложности, применяют параллельно-последовательные (комбинированные) АЦП. В них несколько малоразрядных АЦП параллельного действия соединяют последовательно. Пример построения комбинированного АЦП показан на рис. 6.14, д. Входной аналоговый сигнал подается на первый АЦП, на выходе которого формируются старшие разряды выходного кода. Эти разряды подаются также на вход ЦАП. Выходной сигнал ЦАП сравнивается в усилителе разности У с входным сигналом. Разность этих сигналов подается

на вход второго АЦП, который преобразует ее в выходной код младших разрядов.

В настоящее время отечественная промышленность выпускает для построения АЦП наборы микросхем, содержащих основные узлы преобразователей. Из этих наборов можно строить различные по точности и быстродействию преобразователи. Для построения АЦП можно использовать гибридные микросхемы серий 240, 252 и др. [2].

Далее приводится описание более современных полупроводниковых микросхем АЦП, содержащих на кристалле все основные узлы преобразователей.

6.4. Микросхемы аналого-цифровых преобразователей

Микросхема К572ПВ1. Представляет собой 12-разрядный преобразователь напряжения в двоичный код. В комплекте с внешним ОУ (компаратором), источником $U_{оп}$ и генератором тактовых импульсов микросхема выполняет функции АЦП последовательного приближения с параллельным двоичным кодом на выходах.

Функциональная схема АЦП показана на рис. 6.15, а. Аналоговая часть включает ЦАП, подобный К572ПА1, дополнительные резисторы R/4, R/2, R, 2R для использования с ОУ и на аналоговых входах. Цифровая часть содержит сдвигающий регистр последовательного приближения, регистр ЦАП и устройство управления.

Назначение выводов ИС: 1 — последовательный вход; 2 — вход управления СР; 3 — напряжение питания $U_{и.п1}$; 4—15 — цифровые входы (выходы); 16 — вход управления МР; 17 — вход управления режимом Р; 22 — выход «Цикл»; 23 — вход сравнения; 24 — напряжение питания $U_{и.п2}$; 25 — вход ТИ; 26 — выход «Конец преобразования»; 27 — вход «Запуск»; 28 — вход «Цикл»; 29 — вход стробирования ЦАП; 30 — цифровая земля; 31 — конечный вывод матрицы R — 2R; 32 — общий вывод резисторов R1, R2; 40 — вывод резистора R1; 41 — вывод резистора R2; 42 — опорное напряжение; 43 — аналоговый вход 1; 44 — аналоговый вход 2; 45 — общий вывод резисторов аналоговых входов 1, 2; 46 — аналоговый выход 1; 47 — аналоговый выход 2; 48 — аналоговая земля.

Устройство управления обеспечивает следующие режимы работы микросхемы: АЦП, ЦАП, раздельное управление старшими и младшими разрядами, хранение информации в регистре ЦАП. Управление режимами осуществляется в соответствии с табл. 6.6.

На рис. 6.15, б показан вариант включения АЦП, обеспечивающий повышенную точность и стабильность преобразования. В АЦП имеется дополнительный буферный усилитель $ОУ_1$, напряжение АЦП и входное напряжение сравниваются в $ОУ_2$.

Преобразователь может работать в режиме сравнения токов АЦП и входного сигнала на компараторе $ОУ_1$. При этом обеспечивается максимальное быстродействие. Для включения АЦП в этом режиме необходимо выход $ОУ_1$ соединить непосредственно с выводом 23, на вывод 43 подать $U_{вх}$, вывод 40 соединить с выводом 44. Включение резисторов R/2 или 2R на входе ОУ позволяет изменять $U_{вх}$ от $0{,}5U_{оп}$ до $2U_{оп}$. Полярность $U_{вх}$ может быть любой и определяется полярностью $U_{оп}$.

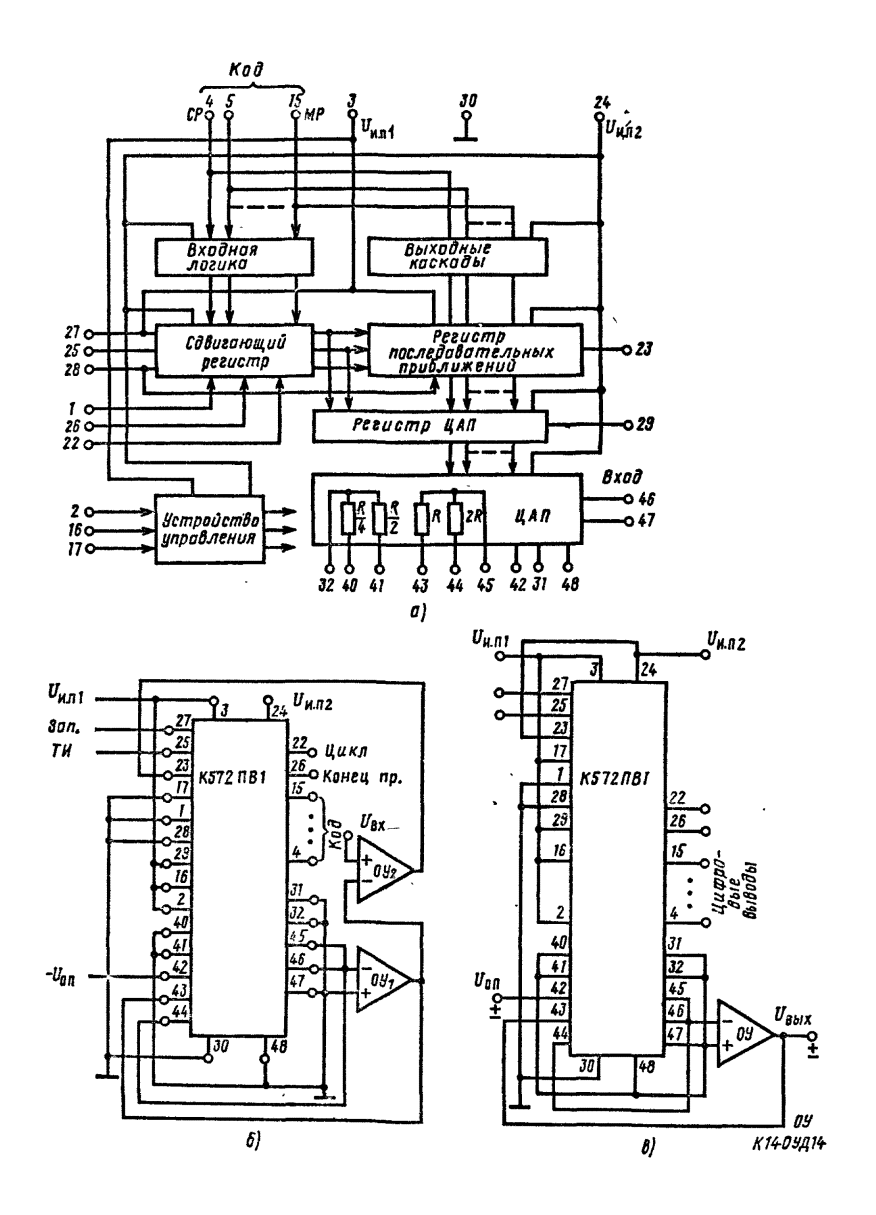


Рис. 6.15. Микросхема К572ПВ1:

а — функциональная схема; б — основная схема включения, в — схема включения в режиме ЦАП

Таблица 6.6

Режим	Информационно-цифровые разряды	Входы управления			Вход стробирования
		СР	МР	Р	
АЦП	1...12	1	1	0	1
	1...4	1	0	0	
	5...12	0	1	0	
	разомкнуты	0	0	0	
ЦАП	1...12	1	1	1	1
	1...4	0	1	1	
	5...12	1	0	1	
Хранение информации в регистре ЦАП	—	—	—	—	0

Основные параметры преобразователя при $U_{и.п1}=5$ В, $U_{и.п2}=15$ В, $U_{оп}=10{,}24$ В, $U^0_{вых}=0{,}4$ В, $U^1_{вых}=2{,}4$ В, $f_т=250$ кГц следующие: $\delta_л=\pm 0{,}05\%$ (К572ПВ1А), $\pm 0{,}1\%$ (Б), $\pm 0{,}2\%$ (В); $\delta_{лд}=\pm 0{,}1\%$ (К572ПВ1А), $\pm 0{,}2\%$ (Б), $\pm 0{,}4\%$ (В); $\delta_{пш}=\pm 122$ ед. МР; $t_{прб}=170$ мкс.

Преобразователь К572ПВ1 может работать в режиме ЦАП. Схема включения с параллельным вводом информации приведена на рис. 6.15, в. Микросхема переводится в режим ЦАП при подаче напряжения высокого уровня на вывод 17. Запись информации осуществляется подачей на вывод 25 сдвоенного импульса при наличии напряжения низкого уровня на выводе 27. При подаче сдвоенного импульса на вывод 25 и напряжения высокого уровня на вывод 27 информация стирается. Запоминание информации происходит при подаче на вывод 29 напряжения высокого уровня. Для ввода информации в последовательном коде он подается на вывод 1 синхронного со сдвоенными импульсами на выводе 25, начиная с МР.

Преобразователь согласуется с ТТЛ ИС при $U_{и.п1}=5$ В $\pm 5\%$ и с КМДП ИС при $U_{и.п1}=15$ В$\pm 5\%$. Микросхема может быть согласована с восьмиразрядной шиной данных микропроцессорной системы. Выходы могут иметь три устойчивых состояния.

При работе с микросхемой необходимо соблюдать последовательность включения напряжений и меры защиты, приведенные в § 6.2 для ИС К572ПА1.

Микросхема КР572ПВ2. Представляет собой преобразователь на 3,5 десятичных разрядов, работающий по принципу последовательного счета с двойным интегрированием, с автоматической коррекцией нуля и определением полярности входного сигнала. Микросхема представляет собой электронную часть цифрового вольтметра, измеряющего входной сигнал до $\pm 1{,}999$ В и $\pm 199{,}9$ мВ. Цифровая информация отображается на светодиодном индикаторе АЛС324Б. Микросхема представляет собой функционально-законченное устройство. Для работы преобразователя совместно с ИС используются только внешние конденсаторы, резисторы и источники питания. Схема включения показана на рис. 6.16.

Назначение выводов ИС КР572ПВ2: 1 — напряжение питания $U_{и.п1}$; 2 — цифровой выход d_1; 3 — цифровой выход c_1; 4 — цифровой выход b_1;

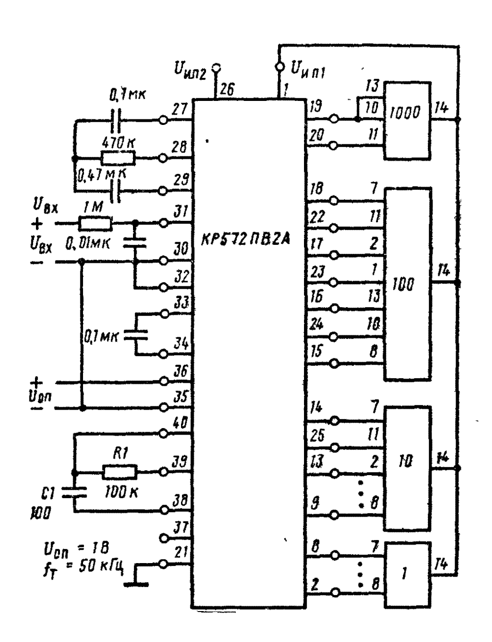
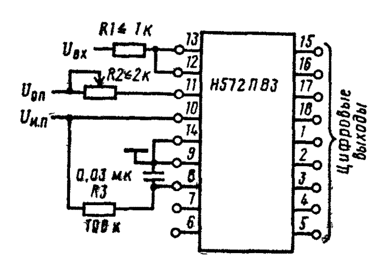


Рис. 6.16. Схема включения ИС КР572ПВ2А

Рис. 6.17. Схема включения ИС К572ПВ3



5 — цифровой выход a_1; 6 — цифровой выход f_1; 7 — цифровой выход g_1; 8 — цифровой выход e_1; 9 — цифровой выход d_{10}; 10 — цифровой выход c_{10}; 11 — цифровой выход b_{10}; 12 — цифровой выход a_{10}; 13 — цифровой выход f_{10}; 14 — цифровой выход e_{10}; 15 — цифровой выход d_{100}; 16 — цифровой выход b_{100}; 17 — цифровой выход f_{100}; 18 — цифровой выход e_{100}; 19 — цифровой выход bc_{1000}; 20 — цифровой выход g_{1000}; 21 — общий; 22 — цифровой выход g_{100}; 23 — цифровой выход a_{100}; 24 — цифровой выход c_{100}; 25 — цифровой выход g_{10}; 26 — напряжение питания $U_{и.п2}$; 27 — конденсатор интегратора; 28 — резистор интегратора; 29 — конденсатор автокоррекции; 30 — аналоговый вход $U_{вх}$ (−); 31 — аналоговый вход $U_{вх}$ (+); 32 — общий аналоговый выход; 33 — опорный конденсатор; 34 — опорный конденсатор; 35 — опорное напряжение (−); 36 — опорное напряжение (+); 37 — контрольный вход; 38 — конденсатор генератора ТИ; 39 — резистор генератора ТИ; 40 — генератор ТИ.

Основные параметры преобразователя при $U_{и.п1} = 5$ В, $U_{и.п2} = -5$ В: $\delta_{пш} = \pm 1$ ед. МР (КР572ПВ2А), ± 3 ед. МР (Б), ± 5 ед. МР (В); время цикла преобразования при $f_т = 50$ кГц равно 300 мс; входное сопротивление до 20 МОм; $I_{пот} \leq 1{,}8$ мА.

Микросхема имеет дифференциальные входы и высокую степень ослабления синфазного сигнала ($K_{ос.сф} = 100$ дБ), что позволяет использовать преобразователь в условиях действия сильных помех. Преобразователь может питаться от автономного источника.

В микросхеме предусмотрено использование внутреннего и внешнего тактовых генераторов. В первом случае частота регулируется конденсатором C1, емкость которого выбирается из условия $C1 = R1 \cdot 0{,}45/f_т$. Для повышения стабильности $f_т$ можно применять кварцевый резонатор, подключаемый между выводами 39 и 40 (элементы R1 и C1 в этом случае не используются). При

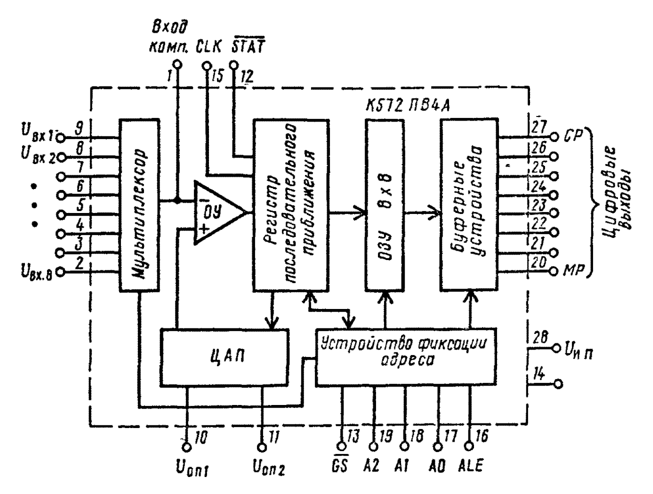


Рис. 6.18. Функциональная схема ИС К572ПВ4

работе с внешним генератором его подключают к выводу 40 (выводы 38 и 39 не используются).

При работе с преобразователем следует соблюдать правила подачи напряжения и защиты, как и для ИС К572ПА1. Максимальные значения напряжений $U_{и.п1} = 5{,}5$ В, $U_{и.п2} = -8$ В. Точность и правильность работы АЦП во многом зависит от паразитных емкостей монтажа навесных элементов [45].

Микросхема Н572ПВ3. Она представляет собой восьмиразрядный АЦП, работающий по принципу последовательного приближения. Микросхема работает от одного источника питания, в ней может использоваться как внутренний, так и внешний тактовый генератор. Схема включения с внутренним тактовым генератором показана на рис. 6.17. Частота тактового генератора определяется сопротивлением резистора R3. Резисторы R1 и R2 служат для компенсации абсолютной погрешности. Внешний генератор может подключаться к выводу 8.

Основные параметры преобразователя при $U_{и.п} = 5$ В, $U_{оп} = -10$ В следующие: $\delta_л = \pm 0{,}5$ ед. МР, $\delta_{лд} = \pm 0{,}75$ ед. МР, $\delta_{пш} = \pm 3$ ед. МР, $t_{прб} = 7{,}5$ мкс, $I_{пот} \leqslant$ $\leqslant 1$ мА. Тактовая частота 0,4...1,5 МГц, $U_{оп} = -(19{,}8...10{,}5)$ В. Выходы микросхемы 1—5, 15—18 можно нагружать на ТТЛ ИС.

Преобразователь согласуется с микропроцессорными устройствами и может запоминать выходную информацию. Выходные цепи имеют три устойчивых состояния.

Микросхема К572ПВ4. Представляет собой БИС аналого-цифровой системы сбора данных. Основу микросхемы составляет восьмиразрядный АЦП последовательного приближения. Кроме того, в микросхему входят: восьмиканальный мультиплексор, ОЗУ на 64 бит с произвольной выборкой, буферные устройства с тремя устойчивыми состояниями, устройство управления.

Функциональная схема показана на рис. 6.18.

Таблица 6.7

Режим	$U_{оп1}$, В	$U_{оп2}$, В	$U_{вх}$, В
Однополярный	2,5	0	0...2,5
Однополярный	0	−2,5	−2,5...0
Двухполярный	1,25	−1,25	−1,25...+1,25

Выбор канала ОЗУ осуществляется с помощью двоичных сигналов на входах А2, А1, А0 при напряжении высокого уровня на входе ALE. Адрес фиксируется при напряжении низкого уровня на входе ALE. Обновление данных в ОЗУ происходит при подаче напряжения низкого уровня на вход $\overline{STAT}$. Данные поступают на выходы DB0—DB7 при напряжении низкого уровня на входе $\overline{GS}$. Выходы микросхемы согласуются с микропроцессорной системой.

Основные параметры при $U_{и.п}=5$ В: $\delta_л=\pm0{,}5$ ед. МР, $\delta_{лд}=\pm0{,}5$ ед. МР, $\delta_{пш}=\pm1$ ед. МР, $t_{прб}=32$ мкс, $f_T=2{,}5$ МГц, $I_{пот}\leqslant3$ мА.

Преобразователь имеет три режима работы (табл. 6.7), определяемые напряжениями двух источников опорного напряжения.

Микросхема К1107ПВ1. Представляет собой шестиразрядный быстродействующий АЦП параллельного действия. Входное напряжение преобразуется в двоичный прямой и обратный код и код с дополнением до двух (прямой и обратный). Схема включения приведена на рис. 6.19. В состав микросхемы входят 64 компаратора, усилитель опорного напряжения, дешифратор, выходной буферный регистр и устройство управления выходным кодом. Назначение выводов микросхемы: 1—3, 45—47 — цифовые выходы; 4 — тактовый сигнал; 5, 43 — общий (цифровая земля); 8, 39 — $U_{и.п1}$; 9 — $U_{оп}$ (−); 10, 13, 15 — вход; 11, 14 — общий (аналоговая земля); 12 — вывод корректировки нелинейности; 16 — опорное напряжение (+); 24, 37 — $U_{и.п2}$; 44 — управление выходным кодом (вход 1); 48 — управление выходным кодом (вход 2); 6, 7, 17—23, 25—36, 40—42 — не задействованы.

Работа преобразователя стробируется тактовыми импульсами. Минимальная длительность этих импульсов определяется быстродействием компараторов и составляет 15 нс, минимальный период следования импульсов зависит от быстродействия преобразователя кодов и равняется 30 нс. Частота преобразования не превышает 20 МГц.

Основные параметры ИС при $U_{и.п1}=5$ В, $U_{и.п2}=-6$ В следующие: $\delta_л=\pm0{,}5$ ед. МР, $\delta_{лд}=\pm0{,}5$ ед. МР, $\delta_{пш}=\pm3{,}1$ ед. МР, $t_{прб}=0{,}1$ мкс, $I_{пот}=180$ мА. Диапазон входного напряжения 0...2 В. Напряжение $U_{оп}$ устанавливается в пределах от −0,075 до 0 В по выводу 9 и от −1,9 до −2,1 В по выводу 16. Изменением опорных напряжений можно корректировать напряжение смещения нуля на выходе и погрешности $\delta_{пш}$. Тип выходного кода устанавливается по входам УВК1 и УВК2 в соответствии с табл. 6.8.

Микросхема управляется уровнями сигналов, соответствующими ТТЛ ИС. На базе АЦП К1107ПВ1 можно строить последовательно-параллельные преобразователи (см. § 6.3) на 10—12 разрядов, частота преобразования до 5 МГц.

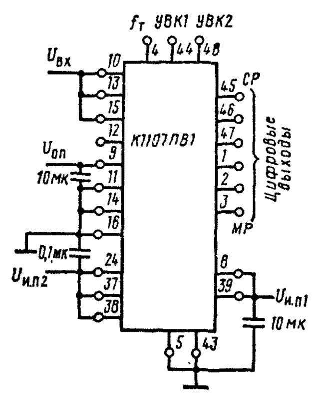


Рис. 6.19. Схема включения ИС К1107ПВ1

Таблица 6.8

УВК1	УВК2	Выходной код
0	0	Двоичный (обратный)
0	1	Дополняющий (прямой)
1	0	Дополняющий (обратный)
1	1	Двоичный (прямой)

Микросхема К1107ПВ2 подобна ИС К1107ПВ1, но имеет восемь разрядов.

Микросхема К1107ПВ3. Она представляет собой быстродействующий шестиразрядный АЦП параллельного действия. На выходе АЦП выдает двоичный код с ЭСЛ-уровнями. Схема включения микросхемы показана на рис. 6.20, а. Преобразователь имеет цифровой выход переполнения, на котором сигнал 1 появляется при $U_{вх} > U_{оп1}$. Этот выход позволяет наращивать разрядность за счет параллельного соединения преобразователей (см. рис. 6.20, б).

Основные параметры микросхемы: $\delta_л = \pm 0{,}25$ ед. МР, $t_{прб} = 20$ нс. Входное напряжение от $-2{,}5$ до $+2{,}5$ В.

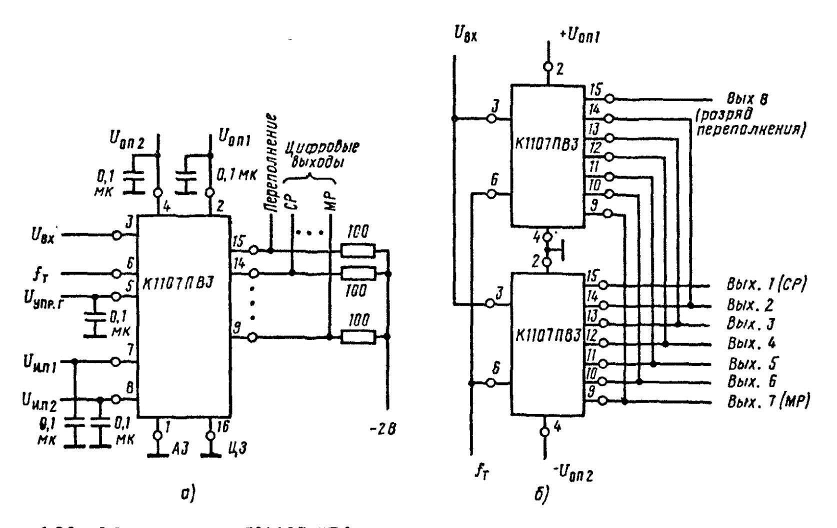


Рис. 6.20. Микросхема К1107ПВ3:

а схема включения; б — схема соединения для увеличения разрядности

Микросхема К1108ПВ1. Она представляет собой десятиразрядный АЦП последовательного приближения. Схема включения показана на рис. 6.21. В ИС имеется выходной регистр на три состояния. Микросхема предусматривает работу в десяти- и восьмиразрядных режимах. В десятиразрядном режиме вывод 13 соединяют с выводом 14. Для реализации восьмиразрядного режима вывод 13 соединяют с выводом 15. При этом быстродействие повышается почти в 2 раза ($t_{прб}=0,5$ мкс).

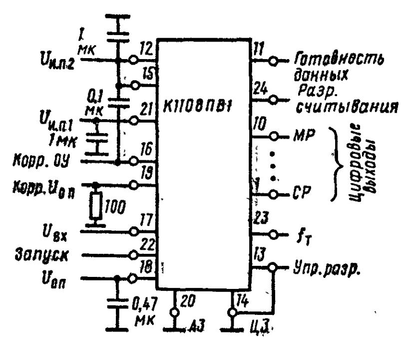


Рис. 6.21. Схема включения ИС К1108ПВ1

Микросхема может работать как от внешнего (рис. 6.21), так и от внутреннего источника $U_{оп}$. В первом случае напряжение подается на вывод 18, во втором — вывод 19 через конденсатор 0,47 мкФ подключается на землю. Микросхема предусматривает работу от внешнего (рис. 6.21) и от внутреннего генератора тактовых импульсов. В последнем варианте вывод 23 через конденсатор 25 пФ подключают на землю. По сигналам тактового генератора (вывод 23) ИС согласована с ЭСЛ уровнями. Для согласования с управляющими ТТЛ ИС необходимо использовать согласующие элементы, например ИС К500ПУ124.

Кодирование и запись информации в выходной регистр производится за 12 тактов, после чего выдается сигнал «Готовность данных» (уровень 0). Информация в регистре будет храниться до окончания следующего цикла преобразования. Вывод информации из АЦП осуществляется по сигналу «Разрешение считывания» (уровень 0).

Микросхема предназначена для работы с микропроцессорной системой. Для считывания информации на шину данных от МП на вывод 24 подается напряжение низкого уровня. Если на этот вывод подать напряжение высокого уровня, то выходной регистр будет иметь высокое входное сопротивление и не будет нагружать шину данных МП.

Основные параметры К1108ПВ1: $\delta_л=\pm1$ ед. МР (К1108ПВ1А), ±3 ед. МР (Б); $\delta_{лд}=\pm0,75$ ед. МР (К1108П1А), ±3 ед. МР (Б); $\delta_{пш}=\pm4$ ед. МР (К1108ПВ1А), ±7 ед. МР (Б); $t_{прб}$ (для десяти разрядов) $\leqslant0,9$ мкс; $I_{пот}\leqslant$ $\leqslant140$ мА. Входное напряжение от -1 до $+4,2$ В, $U_{оп}=4,096$ В, $f_т\leqslant30$ МГц, $U_{и.п1}=5$ В$+5\%$, $U_{и.п2}=-5,2$ В$+3\%$. Выходные уровни АЦП согласуются с ТТЛ ИС.

Микросхема К1108ПП1. Она представляет собой высокоточный АЦП, преобразующий входное напряжение в последовательность импульсов, с частотой, пропорциональной входному сигналу. Выходные импульсы имеют прямоугольную форму с калиброванной длительностью частотой до 500 кГц. Схема включения преобразователя показана на рис. 6.22. При номиналах навесных элементов, указанных на рис. 6.22, входное напряжение 0...10 В преобразуется в частоту 0...10 кГц. Если используются отрицательные входные напряжения, вывод 14 заземляется, а на вывод 1 подается входной сигнал. Микросхема имеет встроенный источник $U_{оп}=(7,5...8,5)$ В.

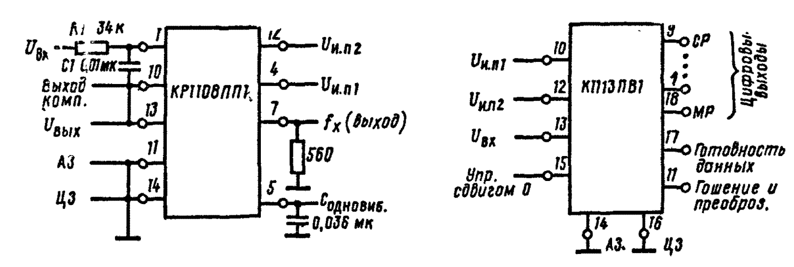


Рис. 6.22. Схема включения ИС К1108ПП1

Рис. 6.23. Схема включения ИС К1113ПВ1

Основные параметры К1108ПП1: погрешность линейного преобразования ($\delta_л$) в диапазоне частот 5 Гц...10 кГц не превышает 0,01%; $\delta_{пш} = \pm 10\%$, $I_{пот} \leqslant 3{,}5$ мА. Частота генерирующих импульсов устанавливается с помощью внешних элементов, она прямо пропорциональна $U_{вх}$ и обратно пропорциональна R1, C1 (см. рис. 6.22). Источники питания $U_{и.п1} = 10...19$ В, $U_{и.п2} = -(15...19)$ В. Уровни выходных сигналов согласуются с ТТЛ ИС с помощью внешних резисторов и источника питания. Преобразователь может использоваться в режиме преобразования «частота—напряжение».

Микросхема К1113ПВ1. Она представляет собой десятиразрядный АЦП последовательного приближения. Микросхема характеризуется функциональной полнотой. Для работы необходимы лишь два источника питания и несколько резисторов для регулировки смещения нуля и полной шкалы. Схема включения показана на рис. 6.23. Запуск преобразователя осуществляется путем подачи напряжения низкого уровня на вывод 11. Через время, необходимое для преобразования, на выходе 17 появляется напряжение высокого уровня и информация поступает на цифровые выходы. При подаче на вывод 11 напряжения высокого уровня в регистре последовательного приближения информация стирается и АЦП подготовлен к новому преобразованию.

Выходные буферные устройства имеют три состояния, позволяющие использовать их для связи с шиной данных МП. Уровни входных и выходных сигналов соответствуют ТТЛ ИС.

Таблица 6.9

Характеристика	Микросхема		
	К572ПВ1	К572ПВ2	Н572ПВ3
Высокая точность	—	+	—
Высокое быстродействие	—	—	—
Малый потребляемый ток	+	+	+
Функциональная завершенность	—	+	—
Согласование с МП	+	—	+
Низкая чувствительность к статическому электричеству	—	—	—
Простота источников питания	—	—	+

Основные параметры: $\delta_л = \delta_{лд} = \pm 1\%$ (К1113ПВ1А), $\pm 0,2\%$ (Б), $\pm 0,4\%$ (В); $\delta_{пш} = 4$ ед. МР; $t_{прб} = 30$ мкс; $R_{вх} = 10$ кОм; $I_{пот} = 30$ мА. Напряжение питания $U_{и.п1} = 5$ В $\pm 5\%$, $U_{и.п2} = -15 \pm 5\%$. Преобразователь может работать с однополярными выходными сигналами до 11 В и двухполярными сигналами до $\pm 5,5$ В. При первом случае вывод 15 не задействован, во втором выводы 15 и 16 соединяют и заземляют. Микросхема требует выполнения правил безопасности, указанных для ИС К572ПА1.

Сравнительная характеристика рассмотренных АЦП приведена в табл. 6.9. В заключение отметим, что микросхемы ЦАП и АЦП постоянно совершенствуются. Так, в последние годы нашли применение микросхемы ЦАП: К1108ПА3 (шесть разрядов, $t_{уст} = 100$ нс), К1118ПА5 (12 разрядов, $t_{уст} = 100$ нс); микросхемы АЦП — К1107ПВ4 (восемь разрядов, $f_{прб}$ до 100 МГц), К1107ПВ6 (десять разрядов, $f_{прб}$ до 20 МГц), К572ПВ5 (3,5 десятичных разрядов с выходом на жидкокристаллический индикатор) и др.

Одним из основных направлений дальнейшего совершенствования ЦАП и АЦП является повышение быстродействия основных узлов, особенно компараторов, использование АЦП комбинированного действия. Второе направление связано с повышением точности преобразования, в частности, с увеличением разрядности (до 16). Третье направление охватывает вопросы удобства и гибкости применения преобразователей — функциональная законченность, удобство согласования с ИС различного типа логики. Особое место в этом отношении занимает согласование с микропроцессорными устройствами, создание интерфейса связи с ними. Четвертое направление предусматривает снижение потребляемой мощности преобразователей, выполненных как по КМДП, так и по биполярной технологии. Одновременная реализация указанных направлений в одном преобразователе затруднена, поэтому создаваемые ЦАП и АЦП, вероятно, будут развиваться в составе трех основных групп: общего применения, быстродействующих и прецизионных.

Основными областями внедрения ЦАП и АЦП являются: измерительные устройства, аппаратура звукозаписи и воспроизведения, телевидение, телефония, управление производственными процессами, сложные устройства индикации, цифровые процессоры обработки сигналов и т. п. Более подробные сведения о микроэлектронных ЦАП и АЦП приведены в [6, 45—48].

Микросхема					
К572ПВ4	К1107ПВ1	К1107ПВ2	К1107ПВ3	К1108ПВ1	К1113ПВ1
—	—	—	—	—	—
—	+	+	+	+	—
+	—	—	—	—	—
—	—	—	—	+	+
+	—	—	—	+	+
—	+	+	+	+	—
+	—	—	—	—	—

Глава седьмая

УСТРОЙСТВА НА ЦИФРОВЫХ МИКРОСХЕМАХ

7.1. Особенности цифровых микросхем и основные области их применения

Цифровые микросхемы характеризуются рядом особенностей, сказывающихся на их применении.

а) Цифровые микросхемы имеют большую функциональную законченность и универсальность, что позволяет создать аппаратуру с минимальным количеством навесных компонентов. При этом в значительной степени облегчается монтаж и его автоматизация.

б) Цифровые микросхемы имеют наибольшую степень интеграции, что позволяет создавать микроэлектронные устройства с минимальным количеством корпусов и внешних соединений. Это приводит к упрощению разработки и конструктирования аппаратуры и повышению ее надежности.

в) Цифровые микросхемы имеют относительно большие допуски на параметры, что позволяет обходиться без точных регулировок. Число контролируемых параметров ограничено и имеется достаточно полная информация о них в справочной литературе.

г) Автоматизированные методы проектирования сложной аппаратуры на цифровых микросхемах в настоящее время хорошо разработаны.

д) Базовые серии цифровых микросхем массового применения (К500, К533, К555, К564, К1533 и другие) имеют широкие функциональные возможности. Накоплен большой опыт их использования.

Основные области использования цифровых микросхем — вычислительная и микропроцессорная техника, промышленная автоматика, средства автоматизации производственных процессов, устройства связи и обработки данных, бытовая аппаратура.

На базе цифровых микросхем серий К137, К155, К187, К500, К583 и некоторых других создана единая система ЕС ЭВМ (Ряд 1, Ряд 2, первая очередь Ряда 3), представляющая собой семейство универсальных цифровых вычислительных машин, обладающих высокой производительностью (до 5,5 млн. операций в секунду и выше) и предназначенных для решения широкого круга научно-технических и экономических задач. С использованием базовых матричных кристаллов создается вторая очередь ЕС ЭВМ Ряд 3.

Кроме больших ЭВМ в последнее время все большее развитие получают миниЭВМ (например, семейство СМ ЭВМ) и особенно микро-ЭВМ. Микро-ЭВМ представлены целым рядом машин, например: «Электроника С-5» (21, 41 и т. п.), для построения которых используются микропроцессорные комплекты К586, К1801, К1809; «Электроника НЦ» (03Т, 03Д, 04Т, 05Т, 31, 80-01 и др.) на базе серий К587, К564, К588, К1809; «Электроника 60 М» на основе комплекта К581; «Электроника ИС 1211», «Электроника ИС 1212» и «Электроника ИС 1213» на базе микросхем К1804, К1811. На цифровых микросхемах К589, К1810 созданы вычислительно-управляющие системы типа Д3-28, Т3-29, Т3-29МК, «Искра 1030.11». Эти микро-ЭВМ представляют собой много- и

одноплатные устройства, работающие со скоростью до 1 млн. простых операций в секунду и выше. Промышленностью выпускаются однокристальные микро-ЭВМ, например «Электроника С5-31», К1816 (КМ1816ВЕ39, КМ1816ВЕ48, КМ1816ВЕ49). Микро-ЭВМ рассмотренных семейств позволяют значительно расширить области применения вычислительной техники в низовых звеньях автоматизированных систем управления.

На базе цифровых микросхем создаются измерительные приборы переносного типа — вольтметры, частотомеры и т. п. Широко используются цифровые микросхемы в аппаратуре связи, квазиэлектронных АТС, аппаратуре управления, телефонных аппаратах, в устройствах радиосвязи. Здесь все большее применение находят микропроцессоры, которые управляют работой системы связи, находят оптимальные пути соединений абонентов, осуществляют диагностику неисправностей и решают много других задач.

В бытовой аппаратуре цифровые микросхемы используются в наручных и настольных электронных часах, характеризующихся высокой точностью хода, надежностью, отсутствием необходимости в уходе. Микросхемы применяют в игровых автоматах, микроволновых нагревательных печах, радиоаппаратуре. Особенно широкие возможности появляются с внедрением в бытовую аппаратуру микропроцессоров. Так, при использовании микропроцессоров вместе с радиоприемниками и магнитофонами можно обеспечить управление ими по заданной программе, вести автоматический поиск нужного канала, станции, дорожки записи, регулировать громкость, тембр, стереобаланс, подавлять шумы, корректировать АЧХ в зависимости от типа магнитной ленты и т. п.

Широкое применение микропроцессоры нашли в микрокалькуляторах, представляющих собой портативные вычислительные устройства и предназначенные для выполнения математических расчетов. Микрокалькуляторы подразделяются на простейшие (Б3-30, Б3-39, С3-33, МК-60 и др.), инженерные (Б3-18А, Б3-36, С3-15, МК-51 и др.) и программируемые (Б3-34, МК-54, МК-61, МК-85). Они обладают широкими возможностями. В частности, Б3-34 выполняет 19 функций, 30 команд управления программированием при 98 шагах программы. Построен этот микрокалькулятор на базе однокристальных микро-ЭВМ К145ИК1302, К145ИК1303 и ОЗУ К145ИР2. Эта же элементная база с добавлением микросхемы К745ИК1306 используется и для построения микрокалькулятора МК-61, имеющего 105 шагов программы. Большими возможностями и удобствами программирования (100 операторов на языке Бейсик) характеризуется программируемый калькулятор МК-85.

Широкое применение микропроцессоры начинают получать в учебно-бытовых компьютерах — персональных ЭВМ. Примером подобных устройств является компьютер «Электроника БК 0010», построенный на базе микропроцессорного комплекта К1801. Он решает вычислительные задачи в режиме программируемого калькулятора, выполняет обучающие программы с использованием сменных ПЗУ. Его применяют в качестве персонального банка данных, при организации интеллектуальных игр и управлении бытовой техникой. Кроме учебно-бытовых персональных микро-ЭВМ созданы профессиональные персональные компьютеры, например «Электроника-85», «Нейрон И9.66», ЕС 1840 на основе БИС процессора К1810 и др.

Сейчас трудно себе представить современное устройство обработки дискретной информации, которое было бы построено без использования микросхем. Достоинства цифровых микросхем, отработанность методов построения цифровой аппаратуры обусловливает широкое внедрение цифровых методов обработки информации в традиционно аналоговые узлы. В последние годы все шире применяют синтезаторы частот, фильтры, линии задержки и т. п. Разработка и внедрение цифро-аналоговых и аналого-цифровых микросхем еще больше расширили области применения цифровых методов обработки информации.

Из многочисленных применений приведем лишь некоторые примеры использования микросхем в устройствах и узлах, которые представляют, на наш взгляд, интерес для радиолюбителей и могут быть ими реализованы.

7.2. Устройства индикации

Визуальное определение состояния логических элементов, снятие цифровой информации со счетчиков, запоминающих и других устройств осуществляется с помощью устройств индикации. В качестве индикаторов в современной РЭА используются полупроводниковые (ППИ), вакуумные люминесцентные (ВЛИ), вакуумные накальные (ВНИ), газоразрядные (ГРИ) и жидкокристаллические (ЖКИ) индикаторы. Некоторые индикаторы, например ППИ, ЖКИ, ГРИ, выпускаются с встроенными устройствами согласования и управления, позволяющими непосредственно подключать индикаторы к выходам микросхемы счетчика. Однако подавляющее большинство индикаторов требуют согласования с выходами микроэлектронных устройств по токам, напряжениям и кодам. В качестве согласующих элементов, входящих совместно с индикаторами в устройства индикации, широко применяются цифровые микросхемы преобразователей, согласователей нагрузок, коммутаторов и т. п.

Наиболее распространены ИС, предназначенные для преобразования двоично-десятичного кода в код семисегментных знакосинтезирующих индикаторов: К120ПР1, К133ПП4, К161ПР1, К161ПР2, К161ПР3, К176ИД2, К176ИД3, К176ИЕ3, К176ИЕ4, К514ИД1, К514ИД2, К514ИД4, К514ПР1, К564ИК2, К564ИД5 и др. Некоторые из них могут работать с индикаторами непосредственно, без использования дополнительных элементов. Например, К176ИД2 с ППИ, К161ПР2 с ВЛИ, К564ИД5 с ЖКИ и т. п. Большинство же ИС требуют для согласования с индикаторами применения дополнительных резисторов, транзисторов, источников питания. Примеры использования подобных ИС приведены далее.

Ряд ИС преобразует двоично-десятичный код в десятичный, необходимый для управления ГРИ: К155ИД1, К176ИД1, К176ИЕ8, К555ИД10, К564ИД1 и др. Для управления шкальными ППИ используются преобразователи двоично-десятичного кода в код шкальных индикаторов: К133ИД15, К133ИД16, К514ИД3 и др. Применяют также аналого-кодовые преобразователи, например К1003ПП1.

Разработаны ИС согласователей нагрузок для ППИ, ВНИ и ВЛИ: К176ПУ1, К176ПУ2, К176ПУ3 и др. Для преобразования уровня КМДП ИС в уровни ЖКИ применяется ИС К564УМ1. Двоичный код в позиционный код

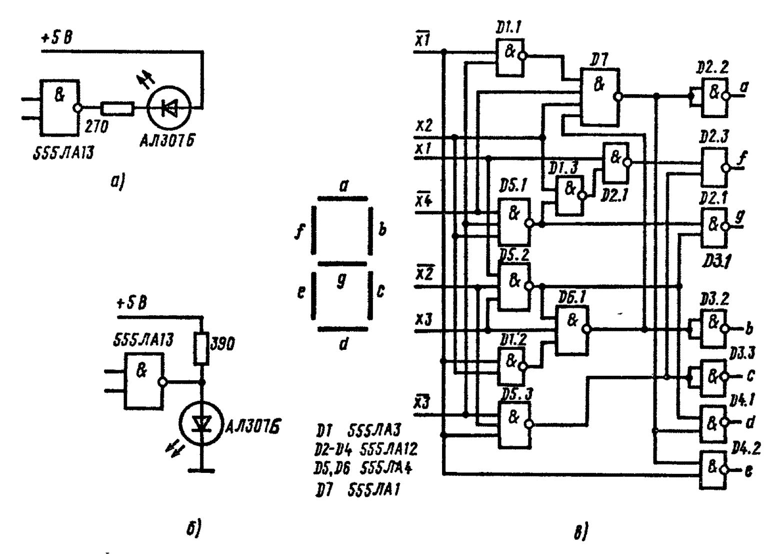


Рис. 7.1. Схемы управления полупроводниковыми индикаторами с использованием ИС логических элементов:

а — включение светодиода при подаче напряжения высокого уровня; б — при подаче напряжения низкого уровня; в — схема преобразователя кодов для управления семисегментным индикатором

матрицы ВЛИ можно преобразовать с помощью ИС К120ХЛ1. Для управления матрицей 8×8 ППИ предназначен регистр сдвига с формирователем К514ИР2. Для управления матричныйм ГРИ могут использоваться коммутаторы К1109КТ (21—24) и др. Рассмотрим примеры управления различными типами индикаторов.

Полупроводниковые индикаторы применяют в виде отдельных светодиодов, сегментных знакосинтезирующих индикаторов, шкальных индикаторов. Эти индикаторы имеют низкие напряжения питания (1,5...3 В), токи отдельных светодиодов или сегментов составляют 2...30 мА.

Светодиоды могут включаться на выход логических микросхем. Особенно удобно использовать ИС ТТЛ и ТТЛШ с открытым коллектором и повышенной нагрузочной способностью: К155ЛП9, К155ЛА7, К155ЛИ15, К155ЛЛ2, К155ЛА18, К555ЛА7, К555ЛИ2, К555ЛИ4, К555ЛЛ3, К531ЛА7П, К555ЛА13 и др. Примеры включения светодиодов на выход логических микросхем показаны на рис. 7.1, а, б. Сопряжение счетчиков со знакосинтезирующими ППИ, большинство из которых имеет семь стандартно расположенных сегментов (рис. 7.1, в), связано с необходимостью преобразования двоично-десятичного кода счетчика в код управления семисегментным индикатором. Функция такого преобразования может быть реализована на логических элементах, как показано на рис. 7.1, в.

Для сопряжения сегментных индикаторов со счетчиками ТТЛ ИС можно использовать микросхемы К514ИД1, К514ИД2, К514ИД4. Эти ИС представляют собой преобразователи двоично-десятичного кода в код управления семисегментным индикатором. Микросхемы К514ИД1 и К514ИД4 имеют открытые эмиттерные выходы и резисторы в коллекторных цепях. Они

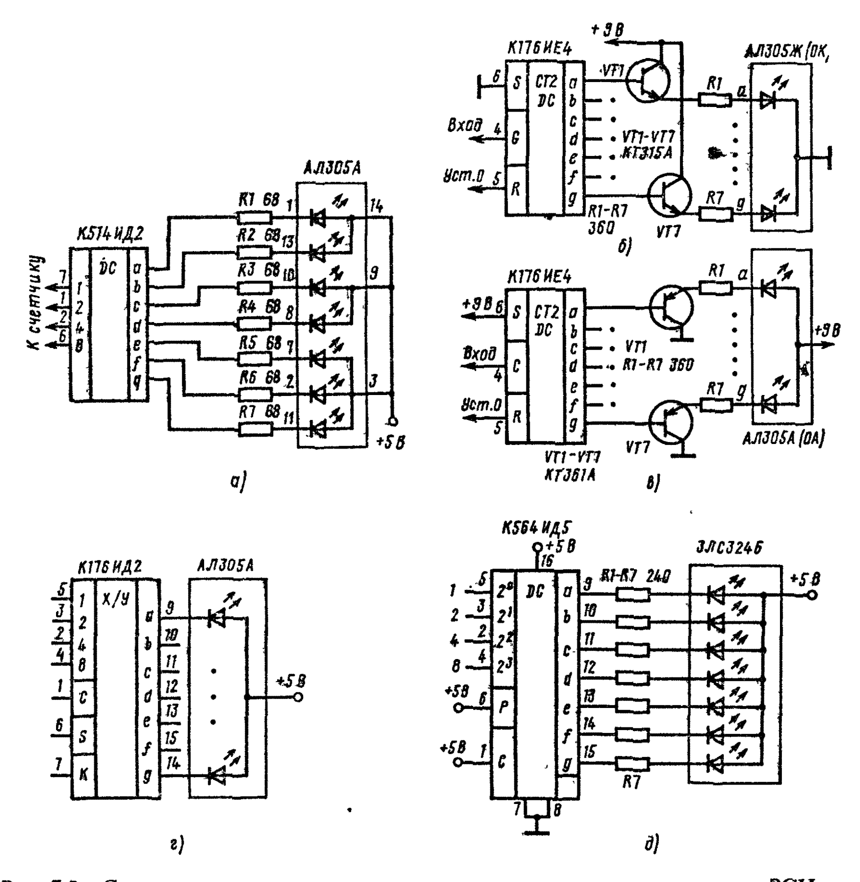


Рис. 7.2. Схемы управления полупроводниковыми семисегментными ЗСИ

используются для управления индикаторами с общим катодом без внешних резисторов. Микросхема К514ИД2 имеет открытые коллекторные выходы и используется с индикаторами, имеющими общий анод. При этом требуется применение внешних резисторов. Допустимый ток микросхемы по каждому выходу 22 мА. Устройство индикации на базе ИС К514ИД2 показано на рис. 7.2, а.

Для управления полупроводниковыми индикаторами в микроэлектронных устройствах, построенных на КМДП ИС, могут использоваться ИС К176ИЕ3 и К176ИЕ4, представляющие собой сочетание счетчика по модулю шесть (первая ИС) и десять (вторая ИС) и кодопреобразователя двоичного кода в код управления семисегментными индикаторами. Схемы управления семисегментными индикаторами с общим катодом и общим анодом показаны на рис. 7.2, б, в. Управляющие сигналы (напряжение низкого уровня — не более 0,3 В, напряжение высокого уровня — не менее 8,2 В) подают на вход С. Установка нуля осуществляется подачей напряжения высокого уровня на вход R. На выходах a — g формируются выходные сигналы, обеспечивающие

индикацию цифр от 0 до 9 в соответствии с числом, записанным в счетчике. В микросхеме К176ИЕ4 предусмотрено управление инверсией выходных сигналов через вход S: при подаче напряжения низкого уровня состояние счетчика определяется напряжениями высокого уровня на выходах a — g, при подаче напряжения высокого уровня — напряжениями низкого уровня. Транзисторы VT1 — VT7 и резисторы R1 — R7 служат для обеспечения допустимой нагрузки на выходе ИС и регулировки токов сегментов.

Вместо дискретных транзисторов в схеме на рис. 7.2, б, в могут быть применены микросхемы К176ПУ1, К176ПУ2, К176ПУ3. Они используются обычно для согласования маломощных выходов КМДП микросхем с входами ТТЛ ИС. При этом необходимо учитывать, что К176ПУ1 и К176ПУ2 инвертируют входной сигнал, а К176ПУ3 повторяет его. Индикаторы с токами сегментов менее 5 мА могут включаться на выходы ИС К176ИЕ3 и К176ИЕ4 непосредственно.

Большей нагрузочной способностью по сравнению с рассмотренными микросхемами характеризуется ИС К176ИД2, представляющая собой преобразователь двоично-десятичного кода в код управления семисегментным индикатором. Микросхема позволяет непосредственно подключать такие индикаторы, как АЛ305А, АЛС321, АЛС324 и др. Пример управления индикатором АЛ305А приведен на рис. 7.2, г. Управляющий код подается на входы 1-2-4-8. Через вход S можно управлять инверсией выходных сигналов. Вход К используется для разрешения индикации: при подаче напряжения высокого уровня — гасится индицируемый знак, при напряжении низкого уровня — разрешается индикация. Вход С управляет работой триггеров памяти на входе ИС: при подаче напряжения высокого уровня триггеры превращаются в повторители и не влияют на работу ИС, при подаче напряжения низкого уровня сигналы на входах запоминаются и далее на изменение входных сигналов микросхема не реагирует.

Для управления полупроводниковыми индикаторами в аппаратуре на КМДП ИС могут использоваться также дешифраторы двоичного кода в код управления семисегментным индикатором — ИС К564ИД4, К564ИД5. Эти микросхемы предназначены в основном для управления жидкокристаллическими индикаторами (см. дальше), однако могут применяться и с другими типами индикаторов. Микросхема К564ИД5 имеет в отличие от К564ИД4 входной регистр. Схема устройства индикации с использованием ИС К564ИД5 показана на рис. 7.2, д. В рассмотренных схемах осуществлялось управление одноразрядными индикаторами. Для управления многоразрядными устройствами можно применять ИС К564ИК2. Она предназначена для работы с пятиразрядными семисегментными ППИ.

Для управления шкальными индикаторами могут использоваться те же микросхемы, что и для отдельных светодиодов. Пример управления индикатором типа АЛС362Ж показан на рис. 7.3, а. Широкие возможности управления шкальными индикаторами обеспечивают ИС К1003ПП1, К1003ПП2, К1003ПП3. Они представляют собой аналого-кодовый преобразователь, который в зависимости от входного напряжения высвечивает соответственно столбик на шкалах из 12, 16 диодов или одну точку из десяти диодов. Входное напряжение составляет 0...6 В для К1003ПП1 и К1003ПП2 и 0...2,4 В для К1003ПП3. Токи

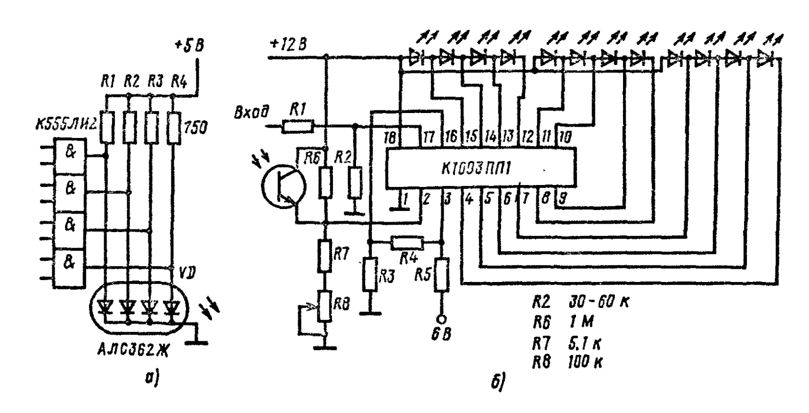


Рис. 7.3. Схемы управления шкальными индикаторами на светодиодах

нагрузки на входах не более 12 мА. Пример применения ИС К1003ПП1 показан на рис. 7.3, б.

Вакуумные накальные индикаторы используют в виде ламп накаливания и знакосинтезирующих индикаторов. Большинство индикаторов работает при напряжениях 3...5 В и токе 17...40 мА на сегмент. По своим параметрам эти индикаторы близки к полупроводниковым. Однако необходимо учитывать, что нить накала в холодном состоянии имеет сопротивление в несколько раз меньше, чем в рабочем. Это обусловливает первоначальный бросок тока.

Схемы включения ламп накаливания показаны на рис. 7.4. На рис. 7.4, а используется общий источник питания с ИС. В схемах на рис. 7.4, б, в лампы питаются напряжения U = 12 В, при этом в первом случае используется высоковольтный выход дешифратора с открытым коллектором, во втором случае для согласования с другим источником питания — ключ на транзисторе.

Устройства управления знакосинтезирующими ВНИ в целом подобны устройствам управления полупроводниковыми индикаторами. При повышенной нагрузке со стороны индикатора для согласования по току могут использоваться дискретные транзисторы или транзисторные сборки, например 1НТ251А, имеющая допустимый ток 400 мА.

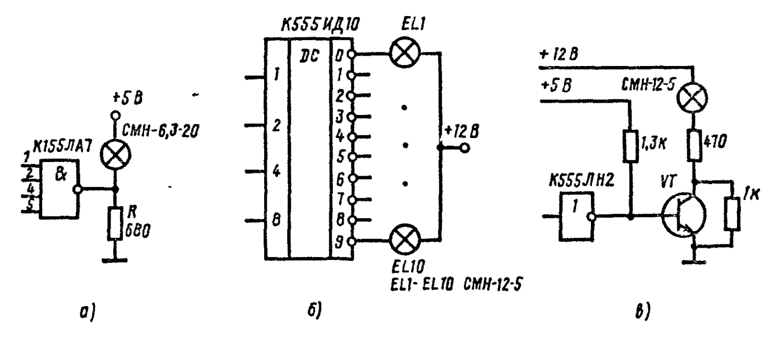


Рис. 7.4. Схемы включения ламп накаливания

Вакуумные люминесцентные индикаторы представляют собой семисегментные и матричные знакосинтезирующие индикаторы. Они работают при напряжениях 10...30 В и токах сегментов до десятков миллиампер.

Для согласования ВЛИ с ТТЛ ИС можно использовать преобразователь К514ИД2 (см. рис. 7.5, а). В этой схеме для согласования напряжений ТТЛ-уровней с индикатором используются транзисторные сборки КТС613Б. Сегменты индикатора начинают светиться при напряжении низкого уровня выходного сигнала микросхемы. Резисторы R8—R14 служат для регулировки тока сегментов.

Для управления ВЛИ в микроэлектронной аппаратуре на КМДП ИС может использоваться ИС К176ИЕ4. Схема управления показана на рис. 7.5, б. Яркость свечения можно регулировать подбором напряжения питания. Транзисторы и резисторы служат для согласования нагрузки по напряжению и допустимым токам на выходах ИС.

Схема согласования К176ИД2 (К176ИЕ3, К176ИЕ4) с вакуумным люминесцентным индикатором при использовании МДП-транзисторов с индуцированным каналом, входящих в состав ИС коммутаторов К168КТ2В, показана на рис. 7.5, в.

Для непосредственного управления ВЛИ могут быть использованы ИС К564ИД5 и К176ИД3. Микросхема К176ИД3 аналогична К176ИД2, но ее выходные каскады выполнены с открытым стоком (подобно схемам ТТЛ с открытым коллектором). Пример непосредственного включения индикатора на выход преобразователя К564ИД5 в устройствах на КМДП ИС приведен на рис. 7.5, г.

Для управления ВЛИ в аппаратуре на р-МДП ИС можно использовать ИС К161ПР1, К161ПР2, К161ПР3. Эти микросхемы выполняют функции преобразования входного двоично-десятичного кода в код семисегментного индикатора, согласования уровней напряжения ИС и индикатора, запоминания входной информации (К161ПР2). Пример использования преобразователя К161ПР2 для управления индикатором ИВ-11 показан на рис. 7.5, д. Информация, записанная в ИС при подаче напряжения высокого уровня на вход G, запоминается в регистре. Формируемые цифры появляются на индикаторе при подаче входных сигналов от счетчика. Запятая высвечивается при подаче напряжения высокого уровня на вывод 6. В данной схеме допускается непосредственно подключать индикатор к ИС, поскольку ток сегмента не превышает нагрузочную способность ИС (0,9 мА). Если токи сегментов превышают допустимую нагрузку ИС, для согласования можно использовать эмиттерный повторитель (см. рис. 7.5, е), имеющий входной ток до 0,1 мА, а выходной — до 10 мА, что достаточно для управления ВЛИ.

Газоразрядные индикаторы имеют повышенное напряжение питания (до 250 В), токи составляют 0,05...1 мА на знак. Большинство указанных газоразрядных индикаторов представляют собой знакогенерирующие индикаторы, у которых форма катода выполнена в виде цифры, знака, символа и т. п. Цифровые индикаторы обычно имеют десять знаковых входов. Кроме знакогенерирующих применяются также знакосинтезирующие ГРИ.

Счетчики ТТЛ ИС с ГРИ наиболее просто согласуются с помощью высоковольтного дешифратора К155ИД1. На выходе микросхемы включены

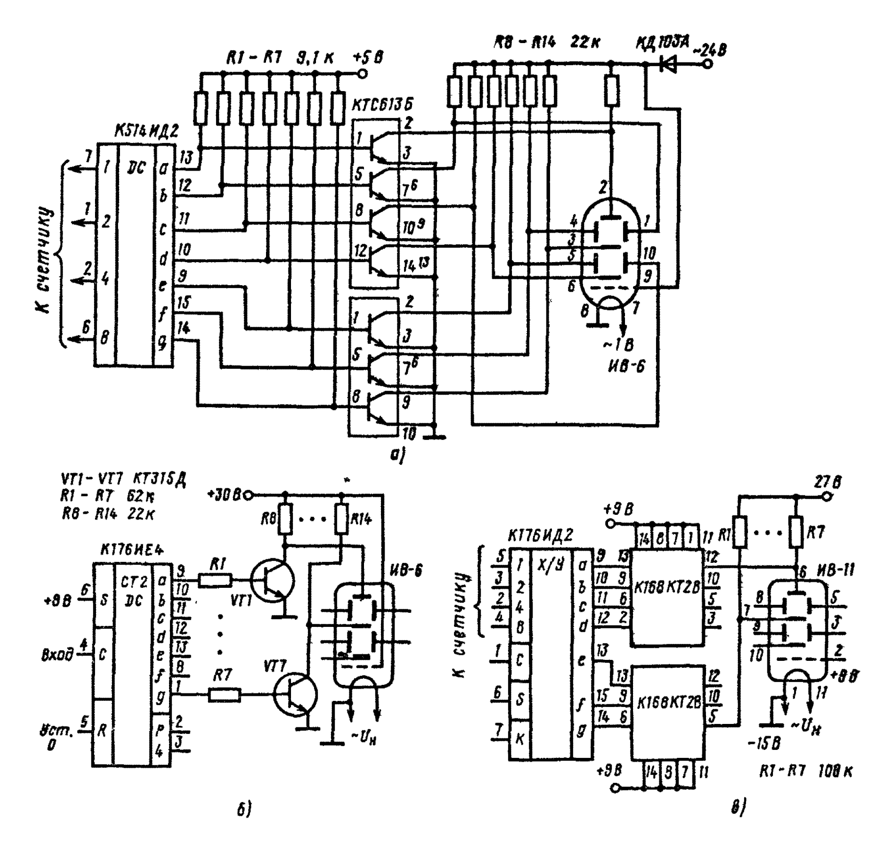
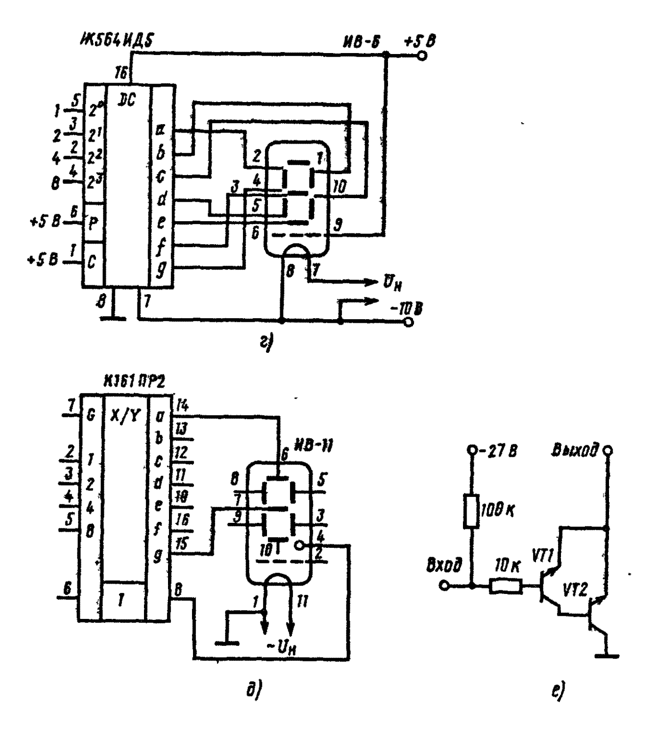


Рис. 7.5. Схемы управления вакуумными люминесцентными ЗСИ

транзисторы с открытым коллектором, имеющие рабочее напряжение не менее 60 В. Пример устройства индикации с использованием К155ИД1 приведен на рис. 7.6, а. Дополнительный элемент — резистор служит для регулировки тока анода.

Более совершенная схема, имеющая цепи смещения, показана на рис. 7.6, б. Положительное напряжение смещения подается на выходы дешифратора через резисторы $R_{см}$ и исключает возникновение паразитного свечения на неиндицируемых катодах. При появлении на выходе дешифратора напряжения низкого уровня на соответствующем катоде возникает разряд. Ток через индикатор регулируется резистором $R_а$.

Для управления газоразрядным индикатором в устройствах на КМДП ИС может быть использована ИС К176ИЕ8. В ее состав входит десятичный счетчик и дешифратор. Для согласования с индикатором используются ключи на n-p-n транзисторах, входящие в сборки К166НТ1, или на дискретных транзисторах П307—П309, КТ604, КТ605. Схема управления ГРИ показана на рис. 7.6, в. Вход CP применяется как счетный при подаче положительных импульсов (при этом на входе CN должно быть напряжение высокого уровня). Вход CN



используется при подаче отрицательных импульсов (при этом на входе СР должно быть напряжение низкого уровня). Вход R служит для установки ИС в нулевое состояние при подаче на этот вход напряжения высокого уровня.

Многоразрядные знакосинтезирующие ГРИ в мультиплексном режиме управляются как по катодам-сегментам, соединенным параллельно во всех разрядах, так и по анодам. Аноды управляют зажиганием необходимого разряда. Схема управления восьмиразрядным индикатором ГИП-11 показана на рис. 7.6, г. Сигналы с преобразователя двоично-десятичного кода К155ПП4 через согласующие транзисторы сборки К166НТ1 подаются параллельно на соответствующие катоды индикаторов всех разрядов. Управление зажиганием нужного разряда осуществляется с помощью дешифратора-мультиплексора К555ИД4. Его выходы соединены с базами транзисторов VT1—VT8. При подаче на вход дешифратора тактирующего кода 1-2-4 на одном из его выходов появляется напряжение низкого уровня, которое закрывает соответствующий транзистор. На коллекторе закрытого транзистора появляется напряжение, почти равное напряжению источника питания, чем создаются условия для зажигания нужного разряда.

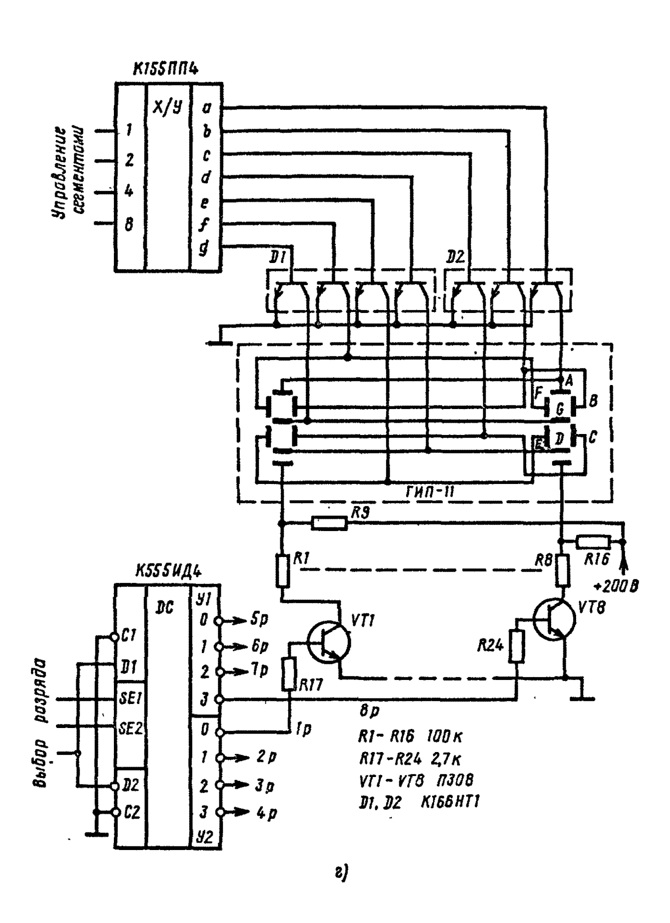


Рис. 7.6. Схемы управления газоразрядными индикаторами

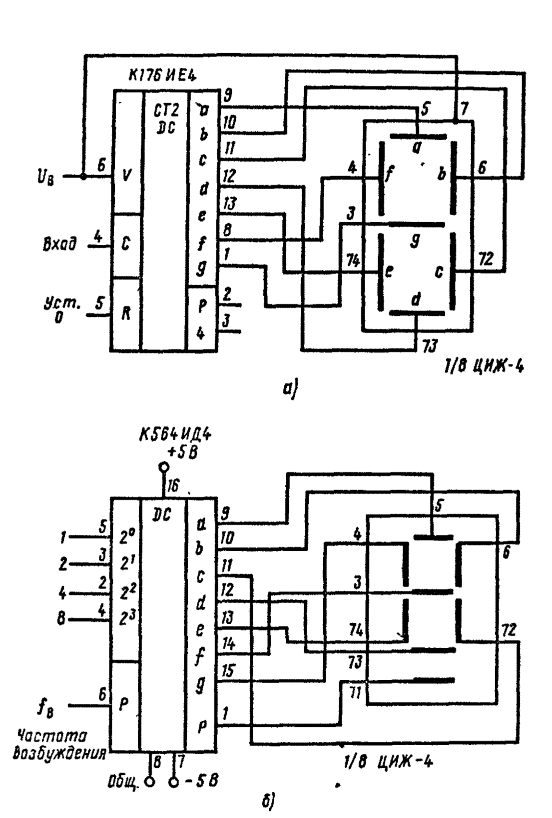


Рис. 7.7. Схемы управления жидкокристаллическими ЗСИ

Жидкокристаллические индикаторы характеризуются низкими напряжениями питания (3...15 В) и очень малыми токами (до 15 мкА). Они используются обычно совместно с автономными источниками питания и экономичными КМДП ИС. Особенностью управления этими индикаторами является необходимость управления с помощью переменных напряжений (постоянная составляющая не должна быть более 50 мВ). При питании постоянными напряжениями срок службы ЖКИ сокращается.

Для управления ЖКИ широко используется фазоимпульсный способ. Пример устройства управления на базе ИС К176ИЕ4 приведен на рис. 7.7, а. На вывод 6 ИС, обеспечивающий инверсию выходного сигнала, и общий электрод индикатора подается последовательность импульсов возбуждающего напряжения $U_в$. Выходной сигнал ИС, например управляющий сегментом а, определяется выражением $A = a\bar{U}_в + \bar{a}U_в$, где $a = 0$, если сегмент не должен быть виден, и $a = 1$, если сегмент должен быть виден. При $a = 0$ ($\bar{a} = 1$) $A = U_в$ перепад напряжений между сегментом и общим электродом равен нулю, при этом сегмент не виден. При $a = 1$ ($\bar{a} = 0$) $A = \bar{U}_в$, т. е. на сегмент подается последовательность импульсов с противоположной фазой по отношению к импульсам на общем электроде. Перепад напряжений на выходе между

сегментом и общим электродом в данном случае в 2 раза превышает амплитуду импульсов и вызывает потемнение сегмента. Для обеспечения нормальной работы частота $U_в$ должна составлять 50...500 Гц при амплитуде импульсов 8...10 В.

Для управления ЖКИ удобно использовать микросхемы К564ИД4 и К564ИД5. Каждая из ИС выдает на выходе импульсные сигналы ±5 В. Дополнительные элементы для управления ЖКИ не требуются. Пример схемы управления на микросхеме К564ИД4 показан на рис. 7.7, б.

Электролюминесцентные индикаторы требуют высоких напряжений питания (до 250 В) частотой 400...1200 Гц при токах 0,5...1 мА. Для коммутации высоких напряжений могут быть использованы микросхемы оптронов. Они позволяют осуществлять гальваническую развязку низковольтной управляющей цепи (с выхода дешифратора) и высоковольтной цепи управления индикатором.

Устройства индикации с применением ИС более подробно описаны в [43, 49, 52].

7.3. Формирователи и генераторы импульсов

Формирователи предназначены для преобразования входных сигналов произвольного вида в прямоугольные импульсы заданной длительности или импульсы требуемой формы.

В ряде серий, например К155, К134, имеются специальные микросхемы, предназначенные для формирования прямоугольных импульсов. На рис. 7.8, а показана схема преобразователя синусоидального сигнала в прямоугольные импульсы на базе триггера Шмитта. Резисторы R1 и R2 служат для создания необходимого смещения на входе, равного полусумме напряжений срабатывания (0,6...0,9 В) и отпускания (1,4...1,7 В) триггера. Во избежание дифференцирования входного сигнала емкостное сопротивление конденсатора должно быть много меньше параллельного сопротивления R1 и R2. Выходное сопротивление делителя не более 700 Ом. Частотный диапазон работы формирователя до 10 МГц.

Функции рассмотренного формирователя могут выполняться и с использованием элементов И-НЕ, как показано на рис. 7.8, б. Устройство содержит предварительный усилитель (левые инверторы) и RS-триггер (правые инверторы). Усилитель улучшает фронт и срез формируемого напряжения и управляет триггером, с выхода которого снимаются прямоугольные импульсы.

Для формирования коротких импульсов могут быть использованы специализированные схемы (рис. 7.8, в), например КР134ХЛ3 (многофункциональный элемент). Формирование импульсов длительностью примерно 0,3 мкс происходит по спаду входного импульса на входе С1 при наличии напряжения высокого уровня на входе V1 (см. рис. 7.8, г).

Достаточно простые формирователи коротких импульсов можно построить на элементах «исключающее ИЛИ». На рис. 7.8, д показана схема подобного преобразователя. При подаче на вход напряжения низкого уровня на выходе сигнала нет. При поступлении на вход напряжения высокого уровня на время задержки на повторителе будет существовать импульс на выходе. Увеличивая число включенных повторителей, можно увеличивать длительность импульса из расчета примерно 20 нс на один элемент. Для получения стабильной

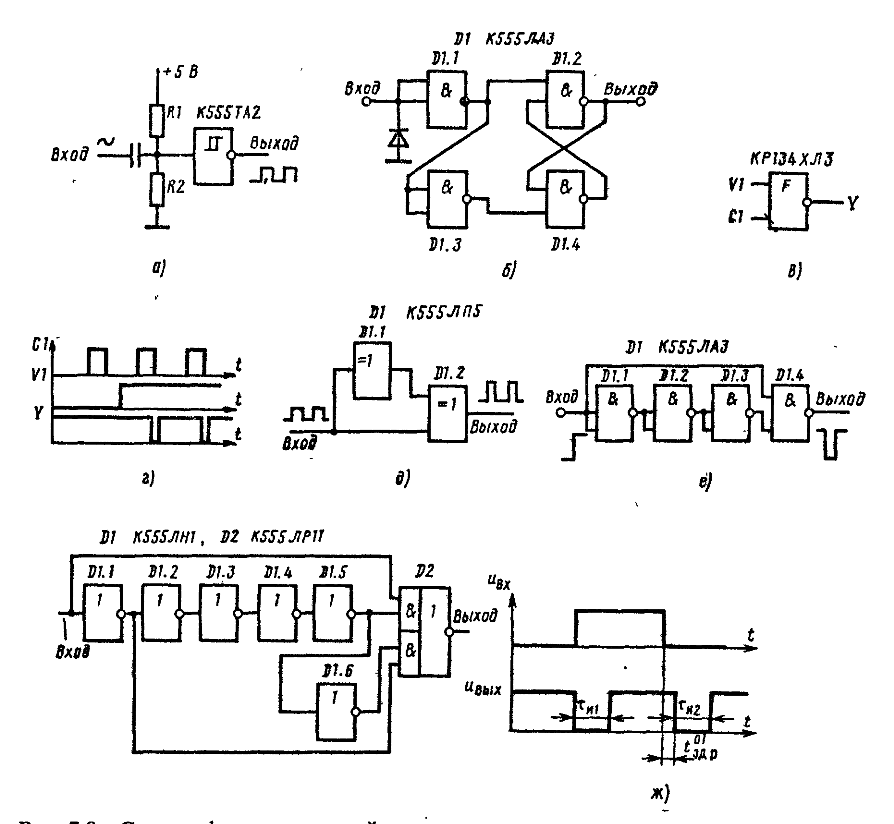


Рис. 7.8. Схемы формирователей прямоугольных коротких импульсов

задержки (30 нс) можно на выходе D1.1 установить интегрирующую цепь R = 200 Ом, C = 100 пФ.

Формирователь коротких импульсов на элементах И-НЕ показан на рис. 7.8, е. На входы элемента D1.4 поданы взаимно-инверсные сигналы со входа и выхода цепи инверторов. Напряжение низкого уровня (лог. 0) на выходе элемента D1.4 появляется в том случае, когда сигнал на входе элемента D1.1 переходит из 0 в 1. При этом, пока переключаются элементы D1.1 — D1.3, на оба входа элемента D1.4 будут поданы напряжения высокого уровня. Длительность выходного импульса формирователя можно изменять числом последовательно включенных инверторов (их число обязательно должно быть нечетным).

Формирователь коротких импульсов по положительному и отрицательному фронтам импульсов приведен на рис. 7.8, ж. При отсутствии сигнала на входе на выходе будет напряжение высокого уровня (лог. 1). При подаче положительных входных импульсов на выходе возникают отрицательные импульсы длительностью

$$\tau_{и1} \approx \tau_{и2} = nt^{0,1}_{зд,р},$$

где n — четное число ИС, участвующих в задержке сигнала. Для данного формирователя $\tau_{и1}$ примерно равна 140 нс.

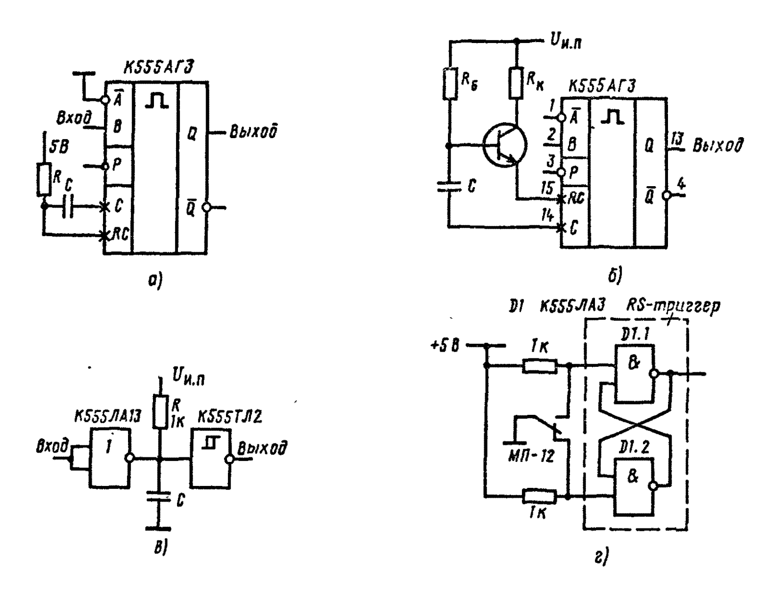


Рис. 7.9. Схемы формирователей — расширителей импульсов

Часто необходимо с помощью формирователя получить расширение импульса до заданной длительности. Одна из схем, характеризующаяся большой стабильностью выходного импульса, может быть построена с использованием одновибратора К555АГ3. Вариант включения этой ИС показан на рис. 7.9, а. Управление формирователем осуществляется в соответствии с таблицей истинности (табл. 7.1).

Управление ведется через вход B, при этом на вход Ā подается напряжение низкого уровня (лог. 0), а на вход P напряжение высокого уровня (лог. 1).

Таблица 7.1

Вход			Выход		Режим
P	Ā	B	Q	Q̄	
0 X X	X 1 X	X X 0	0 0 0	1 1 1	Устойчивое состояние
1 1 ↑	0 0	↑ 1 1	⊓	⊔	Запуск
↓	X	X	0	1	Прерывание

Примечание. X — безразличное состояние.

Выходной импульс создается положительным фронтом входного импульса. Длительность выходного импульса определяется параметрами внешней RC-цепи. Сопротивление резистора R составляет 5...50 кОм. При $C \geqslant 1000$ пФ длительность импульсов $\tau_и \approx 0{,}45RC$. При необходимости импульс ограничивается путем подачи на вход P перехода от напряжения высокого уровня к низкому. Микросхему можно использовать для получения импульсов по отрицательному фронту сигнала. При этом напряжение высокого уровня подается на вход $\bar{A}$ ($B=1$, $P=1$).

Для получения импульсов более 1 с при ограниченной емкости конденсаторов можно использовать дополнительный транзистор в роли резистора (рис. 7.9, б). Параметры транзистора: $\beta \geqslant 100$, $I_{КБО} < 1$ мкА, $R_б \leqslant 2$ МОм, $R_к = 30$ кОм.

Схема расширителя импульсов на базе триггера Шмитта показана на рис. 7.9, в. После подачи входного импульса на выходе сохраняется напряжение высокого уровня, пока конденсатор C не зарядится до напряжения срабатывания триггера (около 1 В). Длительность выходного импульса определяется в основном емкостью и входным сопротивлением триггера в состоянии 0.

Для радиолюбительской практики представляют интерес формирователи с запуском от механических контактов. Особенностью управления таких формирователей является появление в момент переключения дребезга контактов (многократного перехода в течение малого промежутка времени от замкнутого состояния к разомкнутому и обратно). Это может вызвать вместо необходимого одиночного импульса пачки импульсов, приводящих к сбою в работе устройства.

Простейший формирователь перепада напряжения, построенный на элементах И-НЕ, показан на рис. 7.9, г. Напряжение низкого уровня, прилагаемое с помощью переключателя к одному из входов триггера, опрокидывает его. Причем при каждом срабатывании переключателя триггер реагирует только на первое замыкание соответствующей контактной пары и последующий дребезг уже не изменяет его состояния.

Генераторы импульсов могут быть построены по схеме с обратной связью, охватывающей нечетное число инверторов (рис. 7.10, а). В этом случае в кольце возникает режим колебаний с частотой, которая определяется суммарной задержкой распространения сигнала в инверторах. Частоту генерации можно снизить, если использовать шунтирование выходов микросхем конденсаторами или резисторами. Для регулировки частоты и скважности может быть использована схема на рис. 7.10, б. Частота подстраивается с помощью элементов C1, C2, R2, скважность — R1. При параметрах элементов, указанных на схеме, длительность импульса составляет 5 мкс. Рассмотренные генераторы имеют низкую стабильность.

Более высокой стабильностью характеризуется схема генератора на триггере Шмитта (рис. 7.10, в). В исходном состоянии конденсатор C разряжен. При установлении на входе триггера напряжения высокого уровня он начинает заряжаться через резистор R и входное сопротивление элемента D1. При достижении на конденсаторе напряжения срабатывания на входе триггера устанавливается напряжение низкого уровня. Конденсатор начинает разряжаться до момента отпускания триггера и перехода его в состояние высокого

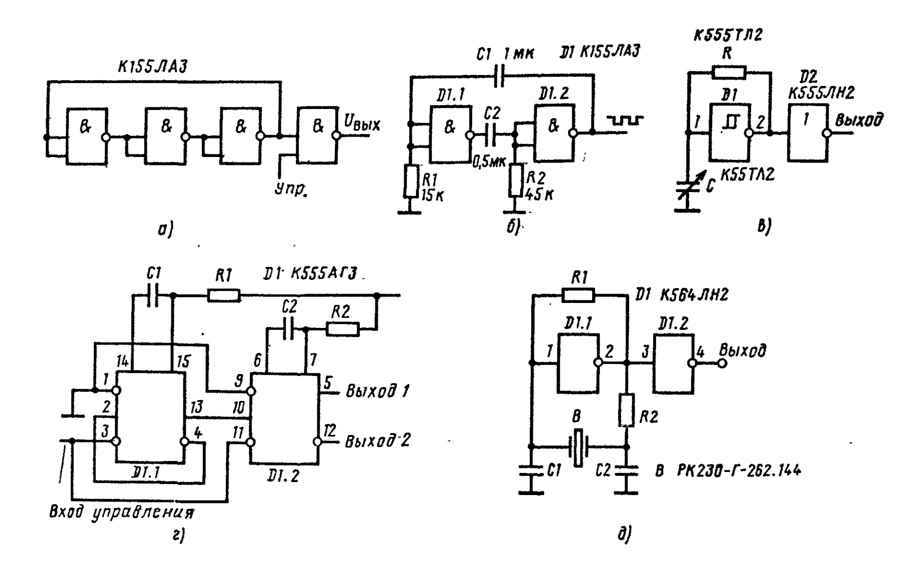


Рис. 7.10. Схемы генераторов импульсов

уровня. Цикл повторяется. Изменяя значения элементов С и R, можно менять частоту генерации. Исходя из допустимого тока ИС К555ТЛ2, минимальное сопротивление резистора составляет 680 Ом, максимальное — до 2 кОм.

Схема генератора с независимым управлением частотой и коэффициентом заполнения, построенная на базе одновибратора К555АГ3, показана на рис. 7.10, г. Генерация обеспечивается элементом D1.1 за счет обратной связи с инверсного выхода на прямой вход. Частота генерации определяется цепью R1, С1. Элемент D1.2 служит для расширения и изменения коэффициента заполнения, задаваемого цепью R2, С2. На вывод 3 должно подаваться напряжение высокого уровня. При подаче на этот вывод напряжения низкого уровня генерация прекращается.

Для повышения стабильности колебаний может использоваться кварцевая стабилизация. Пример подобного устройства, построенного на базе экономичной ИС серии К564, приведен на рис. 7.10, д. В зависимости от типа кварца с помощью генератора можно получать частоты 262,144 и 32,768 кГц. Точные значения этих частот можно достичь путем подбора емкостей конденсаторов С1 (16...68 пФ) и С2 (15...150 пФ). Микросхема D1.2 необходима для получения стандартных импульсов. Резистор R1 (2,7...20 МОм) определяет глубину обратной связи, а R2 (18...510 кОм) — нагрузку элемента D1.1.

В ряде случаев требуется более сложная, чем прямоугольная, форма импульсов, например пилообразная. Генератор таких импульсов показан на рис. 7.11, а. Схема состоит из генератора прямоугольных импульсов G, двоичного счетчика со счетным входом и резистивной матрицы R — 2R. С приходом каждого импульса содержимое счетчика увеличивается на единицу. Напряжение с выходов счетчика суммируется резистивной цепью. В результате

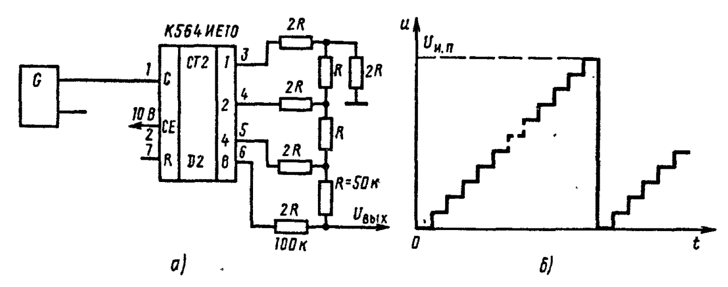


Рис. 7.11. Схема генератора пилообразного напряжения и его временная диаграмма

образуется напряжение ступенчатой формы (см. рис. 7.11, б). После 16 ступенек выходное напряжение становится равным нулю и цикл повторяется.

Генераторы и формирователи импульсов описаны в [2, 10, 50, 51].

7.4. Тренажер радиста

Тренажер радиста* предназначен для повышения квалификации радиоспортсменов при приеме на слух азбуки Морзе. Он формирует русский, латинский и цифровой с коротким или длинным нулем неповторяющийся текст в коде Морзе с разделением на группы по пять знаков. На рис. 7.12 приведена структурная схема тренажера, содержащая следующие узлы:

1. Генератор тактовых импульсов (ГТИ) синхронизирует тренажер и задает скорость формирования текстов.

2. Формирователь раздела (ФР) делит текст на группы путем понижения частоты ГТИ в 2 раза на время передачи раздела.

3. Комбинационное устройство (КУ) предназначено для формирования элементов кода Морзе — точек и тире, а также промежутков между элементами и пауз между буквами. Управление КУ происходит по трем входам: первый используется для синхронизации ГТИ и задания скорости передачи текста; второй — для определения вида элементов — точек и тире; третий — для определения вида промежутков между элементами. Подавая в соответствующей

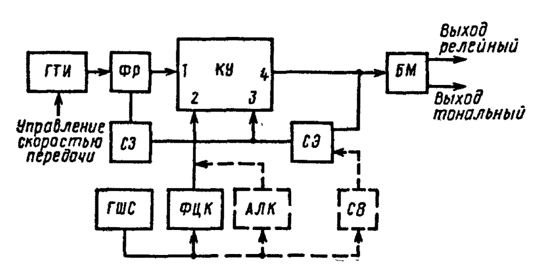


Рис. 7.12. Структурная схема тренажера радиста

* Тренажер разработан и модернизирован инженером Вычугжаниным С. А

последовательности сигналы на входы 2 и 3, можно сформировать любые знаки кода Морзе.

4. Формирователь цифровых комбинаций (ФЦК) распределяет посредством КУ точки и тире таким образом, как это необходимо в цифровых текстах.

5. Счетчик элементов (СЭ) ограничивает количество переданных элементов в буквах четырьмя, а в цифрах — пятью.

6. Счетчик знаков (СЗ) подсчитывает формируемые знаки и после каждой пятой буквы или цифры подает команду на ФР передавать раздел.

7. Генератор шумоподобного сигнала (ГШС) придает текстам случайный характер, воздействуя на различные элементы тренажера.

8. Статистический выравниватель (СВ) предназначен для получения букв, содержащих большее количество элементов, с большей вероятностью, чем с меньшим количеством элементов, как это имеет место в коде Морзе.

9. Анализатор латинских комбинаций (АЛК) предназначен для исключения из буквенного текста нелатинских знаков при передаче латинского текста.

10. Блок манипуляторов (БМ) формирует два вида выходных сигналов (тональный и релейный) в зависимости от потребностей радиста.

Принципиальная схема тренажера приведена на рис. 7.13. Генератор тактовых импульсов выполнен на элементах V3 — V5, R8 — R14, C6 по схеме аналога однопереходного транзистора. Генератор имеет две независимые регулировки скорости. Скорость передаваемого текста изменяется резистором R12, а интервалы между знаками (сжатость текста) — резистором R14. С помощью резистора R14 плавно меняется воздействие на ГТИ триггера D8.2, регистрирующего паузы, чем и определяются интервалы между знаками.

С выхода ГТИ импульсы поступают на вход 5 D1.1 ФР (D1.1, D2.3). При появлении управляющего сигнала на входах 6, 7 D1.1 частота ГТИ делится 2, что приводит к формированию раздела между группами. Далее тактовые импульсы поступают на вход КУ (D1.2, D2.2, D2.4, D6, D7).

При формировании точек управляющие сигналы на входе 9 D2.2 и входе 14 D2.4 отсутствуют, при этом выходной триггер D6 дублирует работу триггера D1.2.

Для формирования тире сигнал подается на вход 14 D2.4. При поступлении очередного тактового импульса на вход 1 D7.2 произойдет опрокидывание триггера, а на выходе 13 D7.2 появится напряжение низкого уровня, блокирующее выходной триггер D6. В следующем такте D6 останется в прежнем состоянии в результате подачи сигнала с триггера D1.2 на вход 1 D6. Таким образом, в течение трех тактов выходной триггер D6 будет находиться во включенном состоянии, что соответствует передаче тире. Для предотвращения сбоев во время передачи тире с выхода 10 D6 на вход 13 D2.4 подается запрещающий сигнал.

При формировании паузы работает другое плечо триггера D6 через соответствующие элементы D2.2 и D7.1. Разрешение на формирование паузы дается по входу 9 D2.2. Если теперь на вход 14 D2.4 подать случайную последовательность, то КУ сформирует текст, состоящий из случайно чередующихся точек и тире.

При подаче сигнала с СЭ (D2.1, D3, D4) на вход 9 D2.2 последовательность делится паузами на отрезки, состоящие из необходимого количества элементов

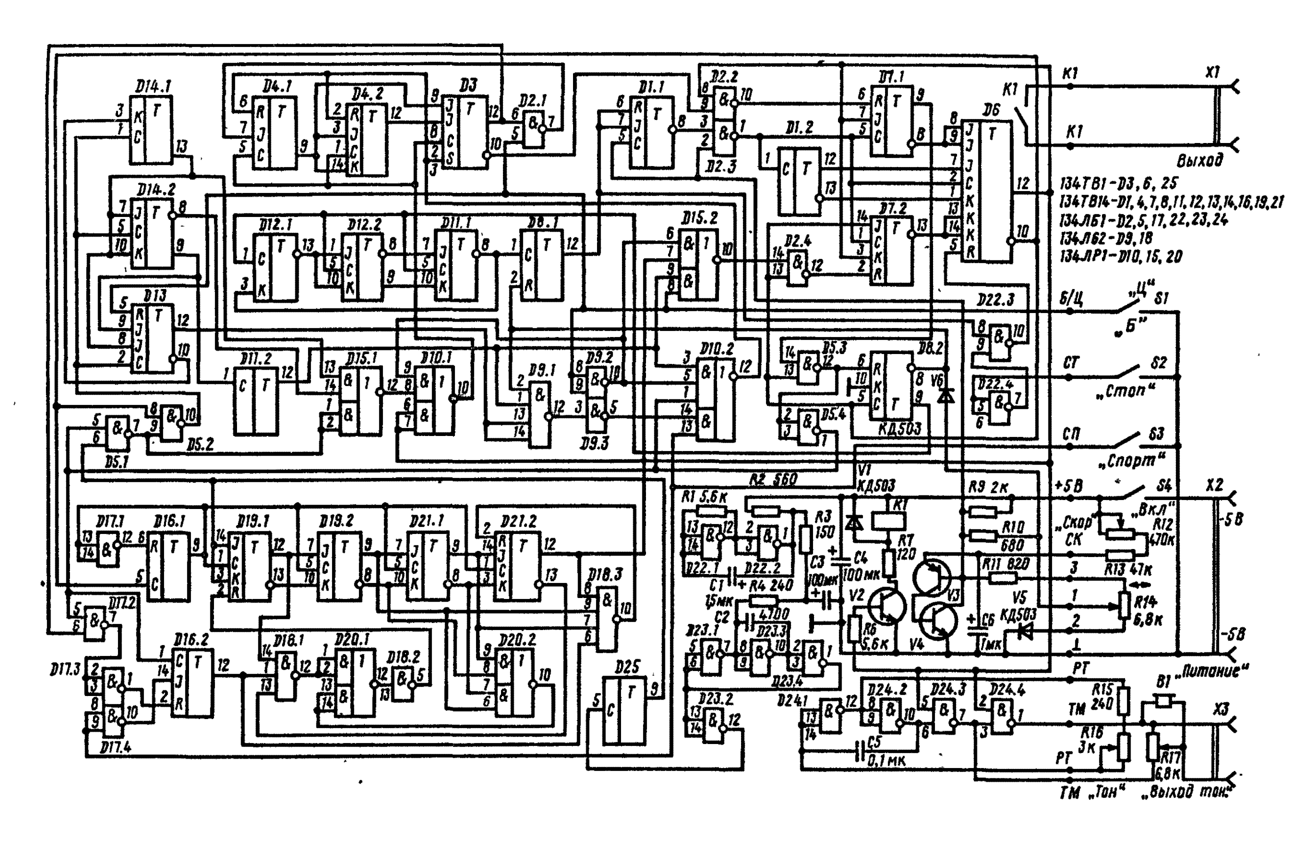


Рис. 7.13. Принципиальная схема тренажера радиста

(в буквах не более четырех, а в цифрах равное пяти). Паузы подсчитываются СЗ (D8, D11.1, D12), имеющим коэффициент счета пять, и с помощью ФР текст делится на группы по пять знаков.

С помощью переключателя S1 СЭ по входу 5 D2.1 переводится в режим деления на четыре или пять для передачи букв и цифр соответственно. Однако следует учесть, что число элементов в буквах может быть различным. Поэтому после передачи каждой буквы СЭ необходимо устанавливать в произвольное состояние, что достигается подключением ГШС ко входам 1, 5 D4 и 2 D3 через элементы D15.1 и D10.1.

Генератор шумоподобного сигнала состоит из управляемого (30...100 кГц) генератора (D23) и управляющего (единицы герц) генератора (D22.1, D22.2), обеспечивающих получение качающейся частоты. Взаимодействие данных генераторов с ГТИ и элементами устройства приводит к практически неповторяющимся последовательностям цифровых и буквенных текстов.

Очевидно, что без принятия специальных мер буквы, содержащие один, два, три и четыре элемента, будут распределены в тексте равномерно, тогда как в алфавите имеются два одноэлементных, четыре двухэлементных, восемь трехэлементных и 16 четырехэлементных букв. Для придания тексту указанных свойств сигнал ГШС обрабатывается в элементах СВ (D5.1, D5.2) и ФЦК (D13, D14), где из тактовых импульсов формируется последовательность с переменной скважностью. Это обеспечивает разную вероятность нахождения СЭ в различных состояниях перед началом формирования буквы.

При передаче латинских знаков с помощью переключателя S3 к выходу ГШС подсоединяется АЛК, состоящий из регистра (D19), (D21) и дешифратора нелатинских комбинаций (D18, D20), который выявляет в продвигаемой по регистру случайной последовательности состояния, предшествующие передаче букв Ш, Ч, Ю, Я и корректирует их по входу 2 D19.1 и входу 2 D21.2. Триггер D16.1 и элемент D17.1 образуют дифференцирующую цепь для формирования продвигающих импульсов большой скважности.

При передаче цифр к КУ подключается ФЦК, который переводится в режим деления на десять подачей сигнала с переключателя S1 на вход 5 D13 и начинает формировать последовательность вида (1111100000 1...). Счетчик элементов разделяет эту последовательность на фрагменты по пять элементов, представляющих собой цифры. Чтобы цифры чередовались по случайному закону, к ФЦК на время паузы через элементы D5.1 и D5.2 подключается ГШС, чем и определяется различие состояний ФЦК перед началом формирования цифры. При необходимости передачи короткого нуля переключателем S3 ко входам 2, 6 D4 и 3 D3 СЭ подается импульс сброса, формируемый элементом D9.1, который выявляет у ФЦК состояния, предшествующие передаче нуля. Воздействие на указанные входы переводит СЭ в предпоследнее состояние, приводящее к передаче одного элемента.

Манипулятор тонального выхода состоит из элемента D24, резисторов R15 — R17 и конденсатора C5, а релейного выхода — из транзистора V2 диода V1 и резисторов R6, R7. В коллекторной цепи транзистора включено герконовое реле K1.

Конструктивно тренажер выполнен в прямоугольном корпусе. Все его элементы размещены на одной печатной плате. Чертеж двух сторон платы приведен на рис. 7.14, а — в. Переходы с одной стороны платы на другую

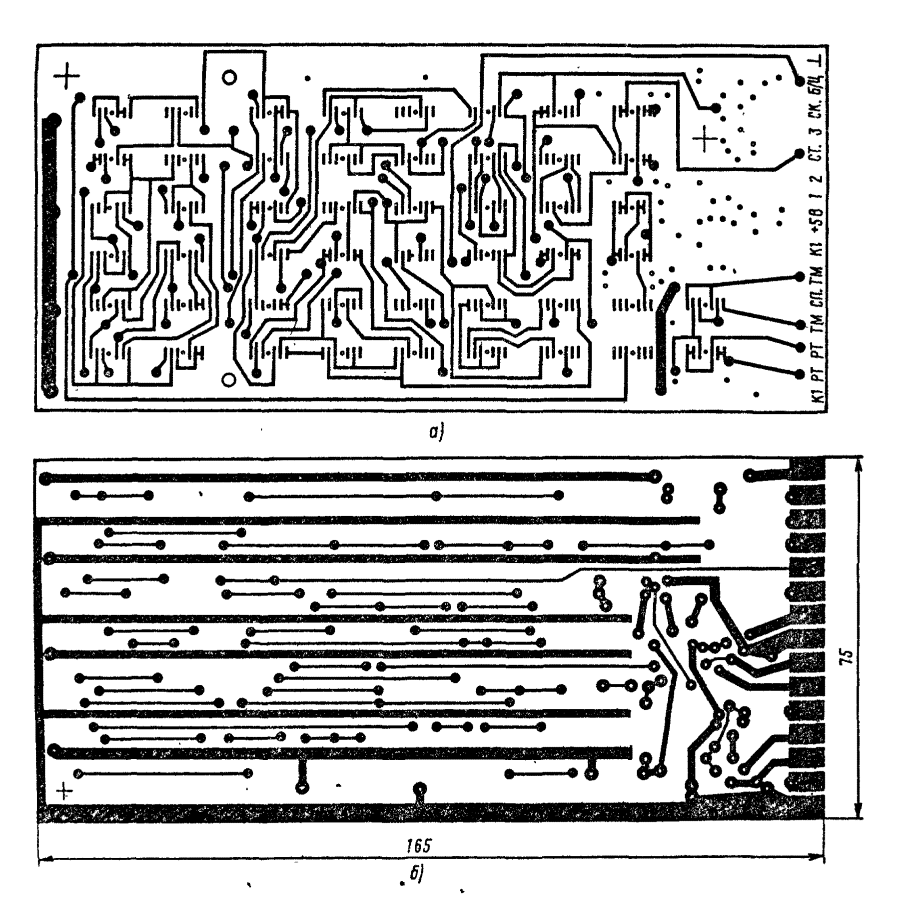


Рис. 7.14. Печатная плата тренажера радиста:

а, б печатный монтаж двусторонней платы; в расположение элементов

сделаны отрезками тонкого луженого провода. Сигнальные выводы микросхем запаивают на контактные площадки, а выводы питания пропускают через отверстия в плате и запаивают с обратной стороны. Так же запаивают вывод 10 D8.

После сборки тренажера необходимо проверить функционирование ГШС. Для этого, подключив осциллограф к выходу 12 D23, следует проверить наличие напряжения качающейся частоты (в пределах нескольких десятков килогерц). При наличии срывов на краях диапазона качания надо увеличить сопротивление резистора R3. Подбором конденсатора C6 и резистора R13 выбрать требуемые пределы регулировки скорости.

Для питания можно использовать батарею 3336Л, в качестве манипулятора K1 реле типа РЭС-64. Для звукового контроля работы. применяется микрофонный капсюль ДЭМШ-1А. Использование микросхем серии 133 вместо примененных в схеме ИС серии 134 недопустимо ввиду другой цоколевки выводов и значительно большей потребляемой мощности.

7.5. Электронные часы на микросхемах

При построении электронных часов используется принцип пересчета импульсов, формируемых высокостабильным генератором, и отображения результата пересчета электронным индикатором. Элементную базу электронных часов составляют микросхемы, миниатюрные кварцевые резонаторы, катодолюминесцентные, полупроводниковые или жидкокристаллические индикаторы. Большинство современных промышленных и радиолюбительских электронных часов построены на основе микросхем серии K176, так как эти ИС более других приспособлены к данной области применения и, кроме того, отличаются наименьшей потребляемой мощностью [22, 25].

На рис. 7.15 приведена принципиальная схема типичного варианта электронных часов на трех ИС повышенной функциональной сложности: K176ИЕ18 (D1), K176ИЕ13 (D2) и K176ИД3 (D3). Для задающего генератора использован кварцевый резонатор РК-72 (Z1) на частоту 32 768 Гц. Для отображения времени выбран плоский катодолюминесцентный четырехразрядный индикатор ИВЛ1-7/5, предназначенный для работы в режиме динамической индикации. Приведем краткую характеристику этих ИС в отношении их функциональных возможностей и назначения выводов, а также сведения о других ИС данной серии, которые можно использовать для выполнения тех же функций.

Микросхемы K176ИЕ12 (рис. 7.16, а), K176ИЕ18 (рис. 7.16, б) позволяют реализовать на их основе задающий генератор, сформировать секундные и минутные сигналы, а также сигналы, необходимые для управления сигнальным устройством и семисегментным катодолюминесцентным индикатором в режиме динамической индикации.

Микросхема K176ИЕ12 состоит из трех основных узлов: усилителя-формирователя сигналов задающего генератора, 15-разрядного делителя и делителя на 60. Аналогичную структуру с некоторой модификацией внутренних соединений имеет микросхема K176ИЕ18.

Задающий генератор ЗГ выполнен на микросхеме D1 подключением к выводам 12, 13 RC-цепи с кварцевым резонатором Z1 на частоту 32 768 Гц, как

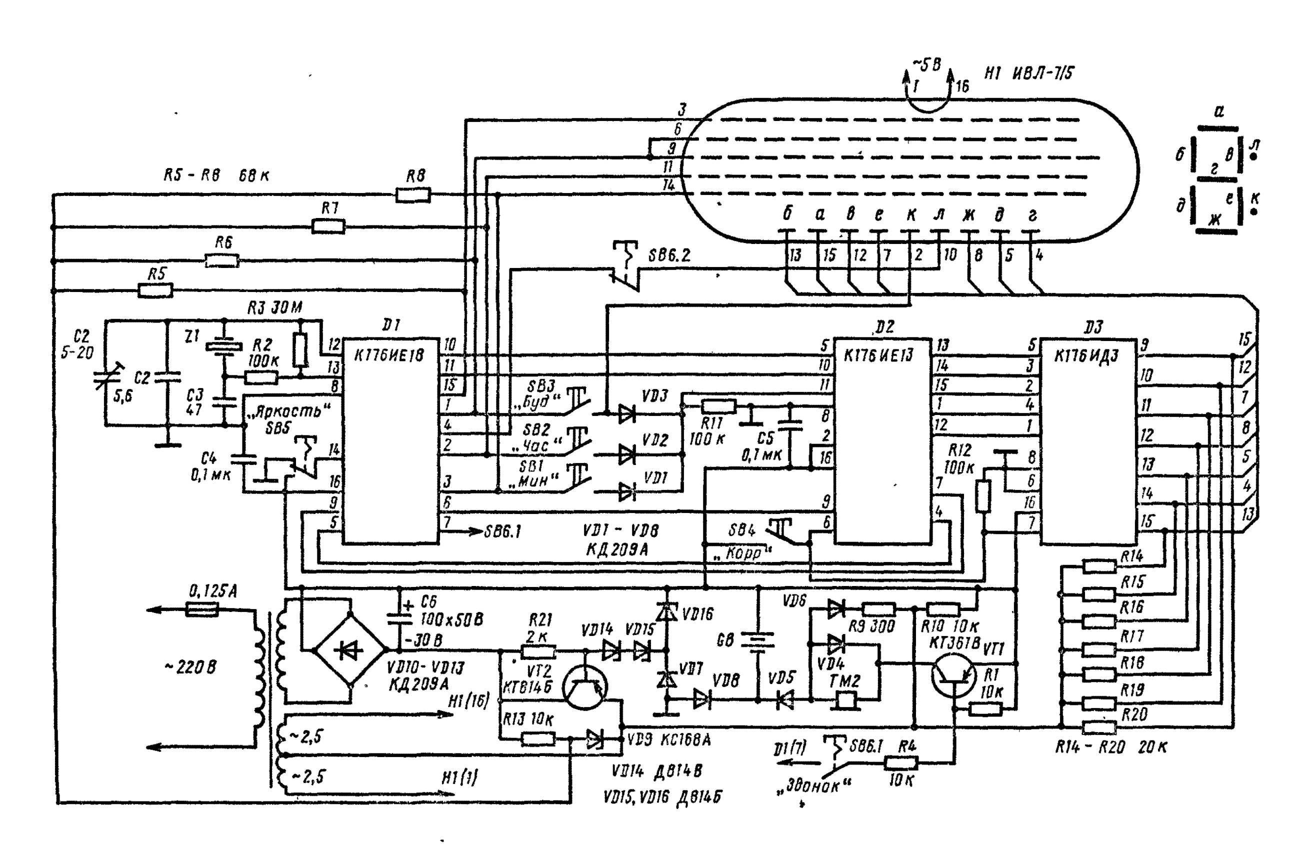


Рис. 7.15. Принципиальная схема часов на микросхемах серии К176

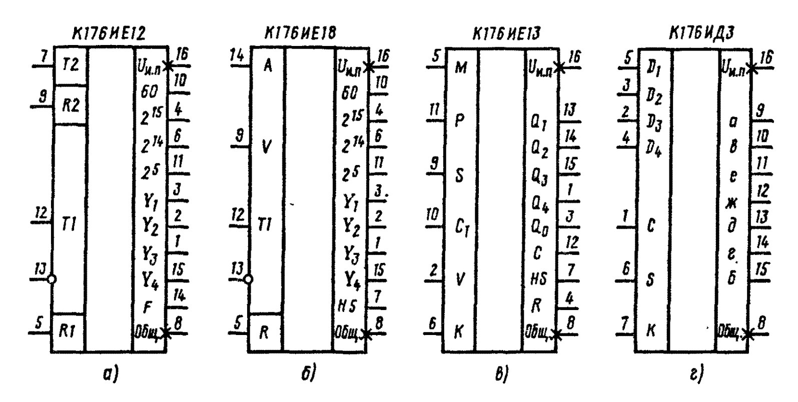


Рис. 7.16. Микросхемы серии К176

показано на рис. 7.15. На выходе F (вывод 14) получаются усиленные по мощности колебания ЗГ. Импульсы ЗГ внутрисхемным соединением подведены ко входу 15-разрядного счетчика, на выходах которого реализуются коэффициенты деления 2^5, 2^{14}, 2^{15}. Выходы ИС имеют следующее назначение: с выхода 2^{15} (вывод 4) получают секундные импульсы, т. е. импульсы с частотой следования 1 Гц; с выхода 2^{14} (вывод 6) — импульсы с частотой 2 Гц, используемые для установки показаний часов (основное назначение этого выхода — выделение секундных импульсов при использовании кварцевого резонатора на частоту 16 384 Гц); с выхода 2^5 (вывод 11) — импульсы с частотой 1024 Гц для блока звуковой сигнализации; с выходов Y_1 — Y_4 (выводы 3, 2, 1, 15) — стробирующие импульсы с частотой повторения 128 Гц для управления сетками катодолюминесцентных индикаторов в режиме динамической индикации. Установка всех разрядов в нулевое состояние производится по входу R_1 напряжением высокого уровня.

Делитель на 60 имеет два входа: T_2 (вывод 7) для счетных импульсов и R_2 (вывод 9) для сигналов установки делителя в нулевое состояние. На выходе «60» (вывод 10) получаются импульсы с частотой следования в 60 раз меньшей, чем частота входных сигналов. При внешнем соединении выхода 2^{15} и входа T_2 на выходе «60» выделяются импульсы с периодом повторения 1 мин.

Микросхема К176ИЕ18 аналогична К176ИЕ12, но имеет ряд отличий, а именно: у нее только один вход R (вывод 5) для установки делителей в нулевое состояние; отсутствует вход T_2, поскольку внутренним соединением секундные импульсы поданы на вход делителя на 60; есть управляющий вход V (вывод 9), с поступлением на который напряжения высокого уровня на выходе HS (вывод 7) появляется последовательность импульсов 2048 Гц, прерываемая с частотой 1 Гц, предназначенная для блока звуковой сигнализации; для управления яркостью свечения индикатора имеется двухуровневая регулировка скважности импульсов на выходах Y_1 — Y_4 (выводы 3, 2, 1, 15). Регулировка скважности осуществляется подачей на вход A (вывод 14) одного из двух напряжений: 0 или 9 В. Во втором режиме (9 В) скважность указанных импульсов увеличивается в 3,5 раза и во столько же раз уменьшается яркость свечения индикатора. Выходы Y_1 — Y_4 микросхемы К176ИЕ18 выполнены по схеме с открытым стоком и

поэтому допускают подключение к ним сеток вакуумных катодолюминесцентных индикаторов без согласующих ключей. В случае применения микросхемы К176ИЕ12 такие ключи необходимы, так как выходной ток указанных выводов у нее меньше. По схеме с открытым стоком выполнен и выход HS (вывод 7), что позволяет подключать к нему непосредственно излучатель звуковых колебаний с внутренним сопротивлением более 50 Ом.

Микросхема К176ИЕ13 (рис. 7.16, в) содержит счетчики минут, часов, регистр памяти будильника, устройство программирования и включения звуковой сигнализации, кодопреобразователь для формирования сигналов цифр в двоичном коде для дешифрирования и последующего их использования для управления индикатором. Эта ИС обычно применяется вместе с микросхемами ИЕ12 или ИЕ18. Выводы ИС имеют следующее назначение: вход М (вывод 5) для ввода импульсов с периодом 1 мин с выхода ИС ИЕ12 или ИЕ18; вход Р (вывод 11) для подключения цепи установки показаний часов и будильника (см. рис. 7.15); вход C_1 (вывод 10) для введения импульсов синхронизации с частотой 1024 Гц с выхода ИЕ12 или ИЕ18; вход S (вывод 9) для импульсов установки с частотой 2 Гц; вход К (вывод 6) для гашения индикатора при К=1 во время коррекции показаний часов; управляющий вход V (вывод 2), требующий в рабочем режиме постоянного уровня напряжения 9 В; выходы Q_1—Q_4 служат для вывода из ИС сигналов двоичного кода, отображающих результат счета часов и минут, при установке показаний часов с помощью кнопочных переключателей на этих выходах формируются коды цифр, соответствующих устанавливаемым значениям минут и часов; на выходе С (вывод 12) формируется сигнал разрешения записи двоичного кода во входной регистр дешифратора К176ИД2 или ИД3; на выходе HS (вывод 7) формируется сигнал управления устройством звуковой сигнализации, при совместном применении с К176ИЕ18 этот выход соединяют со входом V ИС ИЕ18 (вывод 9), выход R (вывод 4) является установочным и соединяется в схеме часов с выводами установки нуля других ИС.

Микросхемы дешифраторов К176ИД2 и ИД3 (рис. 7.16, г) во многом аналогичны: они выполняют функцию преобразования двоично-десятичного кода, поступающего на входы D_1—D_4 с выходов ИС ИЕ13 Q_1—Q_4, в семиэлементный код для управления семисегментными индикаторами. Различие указанных ИС состоит в том, что у ИС ИД3 выходы выполнены по схеме с открытыми стоками, поэтому они допускают непосредственное подключение сеток индикаторов, тогда как для подключения к индикаторам выходов ИС ИД2 требуются транзисторные ключи. Для управления режимом работы у ИС предусмотрены три входа: вход С (вывод 1) для сигнала разрешения записи входного кода в регистр дешифратора (при С=1), вход S (вывод 6) для сигнала управления уровнем напряжения выходного кода: при S=0 управляющим является напряжение высокого уровня, при S=1 — низкого; вход К (вывод 7) для сигнала разрешения индикации (при К=0) или гашения индикатора (при К=1).

Электронные часы (рис. 7.15) выполняют следующие функции: счет и цифровую индикацию времени в часах и минутах; индикацию секунд с помощью мигающей с частотой 1 Гц точки на индикаторном табло; установку и коррекцию времени; программирование и звуковую сигнализацию срабатывания будильника; регулировку яркости свечения индикатора; отключают звонок.

Для управления работой часов предусмотрены кнопки без фиксации SB1—SB4 и с фиксацией положения SB5, SB6, имеющие следующее назначение. Кнопки SB1 и SB2 служат для установки при нажатии на них минут и часов, кнопка SB3—для подключения индикатора к устройству программирования будильника. При нажатой кнопке индикатор показывает время включения сигнала будильника. При установке этого времени в разрядах часов и минут необходимо нажать кнопки SB2 и SB1 соответственно, удерживая при этом кнопку SB3 в нажатом состоянии. Кнопка SB4 позволяет корректировать показания часов: при кратковременном нажатии по шестому сигналу точного времени в разряде единиц и десятков минут будут установлены нули. Кнопка SB5 позволяет уменьшить яркость свечения индикатора при переключении в положение «9 В», при этом блокируются цепи установки времени и сигнализации; SB6—отключать сигнальное устройство, при этом мигание точки на индикаторном табло прекращается.

Блок питания содержит сетевой трансформатор, создающий напряжение 5 В (со средней точкой) для питания накала катода индикатора и напряжение 30 В для питания остальных цепей индикатора и микросхем. Напряжение 30 В выпрямляется кольцевым устройством на четырех диодах (VD10—VD13), а затем с помощью стабилизатора на стабилитроне VD16 относительно корпуса создается напряжение 9 В для питания ИС, а с помощью стабилизатора на стабилитронах VD14, VD15 и транзистора VT2—напряжение 25 В (относительно катода) для питания сеток и анодов индикаторов. Мощность, потребляемая часами, не более 5 Вт. Предусмотрено подключение резервного питания для сохранения времени часов при выключении сети. Для этого может быть использована любая батарея напряжением 9 В.

В электронных часах с календарем следует применить ИС К176ИЕ17, которая позволяет считать и представлять в двоично-десятичном коде дни недели от 1 до 7, числа от 1 до 28, 30 или 31 в зависимости от месяца, номера месяцев от 1 до 12. На рис. 7.17 приведен фрагмент схемы часов, показывающий способ включения ИС календаря в рассмотренную структуру часов (см. рис. 7.15). Входы и выходы ИС ИЕ17 и ИЕ13 по назначению аналогичны, поэтому укажем лишь на особенности управления ИС календаря. Подобно тому, как для ИС ИЕ13, входными являются минутные импульсы, получаемые ею с выхода ИС ИЕ18, для ИС ИЕ17 это импульсы, снимаемые с выхода Q_0 ИС ИЕ13 (вывод 3), которые имеют период повторения, равный суткам. Входные импульсы поступают на вход D_0 и далее проходят ту же обработку, что и минутные импульсы в ИС ИЕ13, т. е. их считают и затем преобразуют получаемый результат в двоично-десятичный код на выходах Q_1—Q_4 [22, 27].

Микросхемы ИЕ13 и ИЕ17 объединены по выходу, так что обслуживаются они одним кодопреобразователем и индикатором. Схему «монтажное ИЛИ» можно использовать при объединении ИС, поскольку у них имеются выходы на три состояния. Перевод выходов в третье состояние, т. е. состояние «отключено», осуществляется при подаче напряжения низкого уровня на управляющий вход V (вывод 2). Используя это свойство ИС, можно устанавливать время и календарные даты с помощью одних и тех же кнопок, как показано на рис. 7.17. Необходимо лишь предусмотреть дополнительный переключатель SA1, который подключает кнопки ко входу установки P требуемой ИС и одновременно

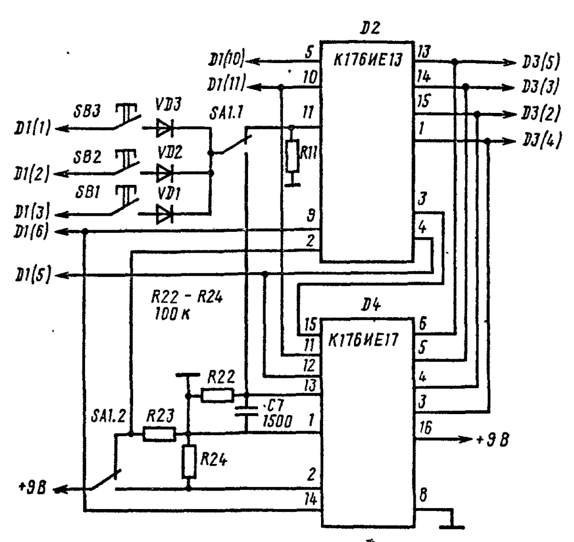


Рис. 7.17. Часть схемы часов, реализующая функцию календаря

переводит выход другой ИС в третье состояние. Календарь устанавливают при нижнем положении переключателя SA1: кнопкой SB1 — число, кнопкой SB2 — месяц, а при нажатии кнопок SB3 и SB1 — день недели. Во время этих операций работает индикатор. После установки календаря переключатель SA1 возвращают в верхнее положение и часы работают в режиме, рассмотренном при описании схемы на рис. 7.15.

Серия К176, кроме рассмотренных, содержит и другие ИС, например делители ИЕ3, ИЕ4, ИЕ5, ИЕ8, регистры и триггеры, которые также позволяют построить на их основе электронные часы, таймеры, секундомеры. Однако часы на этих ИС, имеющих сравнительно небольшую функциональную сложность, получаются значительно более громоздкими, так как состоят из большого числа ИС. Для изучения характеристик ИС серии К176 и вопросов их практического применения в часах можно обратиться к публикациям [22, 25, 27].

В настоящее время широкую известность среди радиолюбителей, занимающихся разработкой электронных часов и различных управляющих устройств на их основе, получила большая интегральная схема К145ИК901 (рис. 7.18). В кристалле названной БИС объединены: генератор колебаний (выводы 5—8, 10), счетчики секунд, минут и часов, формирователь сигналов управления сегментами индикатора (выводы 13, 14, 16—20), формирователь сигналов выборки разряда индикатора (выводы 44—47), устройство установки времени двух будильников, формирователи сигналов управления исполнительным устройством (выводы 26, 27, 28), другие функциональные узлы, обеспечивающие режимы таймера, счета, установки, останова, секундомера, индикации текущего и устанавливаемого времени и др. Напряжение питания БИС, подаваемое на выводы 1, 48, может иметь значения от минус 20 до минус 30 В, вывод 24 является общим. Напряжение высокого уровня равно напряжению питания,

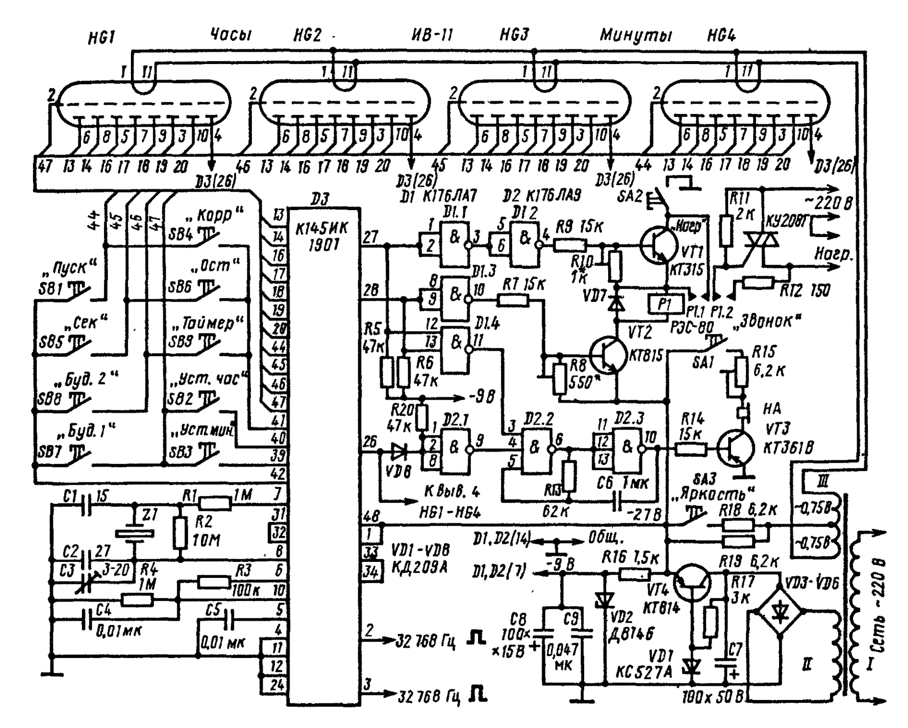


Рис. 7.18. Принципиальная схема часов на БИС К145ИК1901

напряжение низкого уровня не более минус 1,3 В. Многие из указанных выходов выполнены по схеме с открытым стоком [28].

Для реализации режима задающего генератора к БИС необходимо подключить радиодетали с параметрами, указанными на рис. 7.18, и кварцевый резонатор с номинальной частотой 32 768 Гц. Импульсы с этой частотой следования длительностью 3 мкс и взаимно сдвинутые по времени могут быть выведены из БИС через выводы 2 и 3.

Управление индикаторами осуществляется по принципу динамической индикации, в соответствии с которой одноименные сегменты всех индикаторов (всех разрядов, если индикатор типа ИВЛ) объединены и управляются сигналами с соответствующих выводов БИС. Сигналы выборки индикатора (разряда) управляют потенциалом сеток индикаторных ламп, обеспечивая их поочередное включение. Частота повторения этих сигналов равна 500 Гц и поэтому свечение цифр (разрядов) индикатора кажется непрерывным.

Электронные часы, выполненные по приведенной на рис. 7.18 схеме, могут выполнять следующие функции: отсчет и выдачу на индикацию текущего значения времени (часы, минуты, секунды), установку времени двух будильников, работу в режиме таймера (установка минут и секунд, обратный отсчет, выдача сигнала окончания заданного интервала времени), работу в режиме секундомера с возможностью фиксации на индикаторе конечного или промежуточного значений времени, коррекцию показаний времени в разрядах секунд и

минут. Для управления режимом работы часов в их структуре предусмотрены кнопочные переключатели, имеющие следующее назначение: SB1 (соединяет выводы 42 и 44, т. е. 42=44) — вызов на индикатор в режиме текущего времени значений часов и минут, а также секундных интервалов времени в виде мигающих точек; SB2 (40=47) — установка часов в режиме текущего времени, предустановка часов в режимах будильников и минут в режиме таймера; SB3 (39=47) — установка минут в режиме текущего времени, предустановка минут в режимах будильников, секунд в режиме таймера; SB4 (41=44) — коррекция показаний часов в режиме текущего времени (при нажатии кнопки счетчики минут и секунд принимают нулевое состояние, что вызывает появление двух нулей на индикаторе в разрядах минут); SB5 (42=45) — переход в режим секундомера (на индикатор вызывают показания текущего времени в разрядах десятков и единиц минут, десятков и единиц секунд); SB6 (41=45) — фиксация показаний индикатора для всех режимов; SB7 (42=47) — вызов на индикатор показаний времени срабатывания будильника 1 или времени отсчета таймера: для таймера устанавливаются минуты и секунды; SB8 (42=46) — вызов на индикатор показаний времени срабатывания будильника 2; SB9 (41=46) — пуск таймера.

В часах имеются исполнительное и сигнальное устройства. Исполнительное устройство построено на микросхеме D1, двух транзисторах, симисторе и реле. Напряжение питания к ИС D1 (К176ЛА7) подведено по следующей схеме: к выводу 7 минус 9 В, к выводу 14 — корпус, поэтому напряжению высокого уровня (лог. 1) соответствует напряжение минус 9 В, а напряжению низкого уровня (лог. 0) — 0 В. Исполнительное устройство управляется сигналами с выводов 27 и 28. Следует обратить внимание на то, что эти выходы, как и многие другие, имеют схему с открытым стоком, поэтому они могут принимать одно из двух состояний: логического нуля с уровнем напряжения, близким к нулю, и состояние «отключено», т. е. третье состояние. Эту же особенность имеет выход 26, который в режимах текущего времени и будильника изменяет свое состояние с частотой 1 Гц.

В исходном положении исполнительного устройства транзистор VT1 закрыт, а транзистор VT2 открыт, так как выходы 27 и 28 находятся в третьем состоянии и благодаря этому элементы D1.1 и D1.3 имеют на выходах напряжение, близкое к нулю. Для обеспечения указанного состояния транзисторов может быть необходима настройка их входных резистивных цепей. Контакты реле разомкнуты. При достижении времени предустановки будильника 1 выход 27 переключается в короткозамкнутое состояние, элемент D1.1 закрывается, а D1.2 открывается и включает транзистор VT1. Замыкается цепь питания реле. Реле срабатывает и замыкает контакты P1.1, шунтирующие выход транзистора VT1, и контакты P1.2 цепи управления симистором, который, включаясь, коммутирует цепь нагрузки. Выход 27 возвращается в исходное состояние через 1 мин и транзистор VT1 закрывается, но цепь питания реле сохраняется. При наступлении времени предустановки будильника 2 в короткозамкнутое состояние переключается выход 28 и транзистор VT2 включается через элемент D1.3. Цепь питания реле разрывается и реле размыкает контакты. Через 1 мин выход 28 возвращается в третье состояние и переводит исполнительное устройство в исходное положение.

Устройство звуковой сигнализации включает мультивибратор на элементах D2.2, D2.3, сигналы которого модулируются колебаниями с выхода 26, имеющими частоту 1 Гц. Предварительно эти колебания нормализуются по уровню и инвертируются элементом D2.1. Цепь питания звукоизлучателя НА коммутирует транзистор VT3, управляемый колебаниями мультивибратора. Мультивибратор находится в ждущем режиме до момента появления сигнала срабатывания одного из будильников, когда на выходе элемента D1.4 формируется разрешающее автоколебательный режим мультивибратора напряжение высокого уровня. Переключателями SA1 и SA2 можно соответственно отключать звонок и цепь нагрузки.

Блок питания обеспечивает напряжения двух номинальных значений: минус 9 и минус 27 В. Он состоит из трансформатора (сердечник Ш-7×35 из трансформаторной стали, обмотка I сетевая—4400 витков 0,06...0,063 ПЭВ2, обмотка II—440 витков 0,12 ПЭВ2, обмотка III—2×15 витков 0,35...0,44 ПЭВ2) и устройство стабилизации на транзисторе VT4 и стабилитронах VD1, VD2.

7.6. Рекомендации по применению цифровых микросхем

Высокая потенциальная надежность ИС может быть обеспечена лишь при строгом выполнении требований технических условий на значения параметров, режимов эксплуатации и правил монтажа микросхем. Здесь приводятся некоторые особенности применения и рекомендации, которые необходимо учитывать при построении узлов и устройств на ИС. Рекомендации даются по отношению к наиболее распространенным в радиолюбительской практике ТТЛ и ТТЛШ ИС. Некоторые особенности экономичных КМДП и быстродействующих ЭЛС ИС будут рассмотрены отдельно.

1. Микросхемы ТТЛШ питаются от источника с номинальным напряжением 5 В с допуском ±5...±10%. Следует указать, что амплитуда пульсаций питающего напряжения (100 мВ), должна входить в допустимое отклонение питающего напряжения. Для КМДП ИС допускается больший разброс напряжения питания: от 3 до 15 В при уровне пульсаций 0,2 В. Для ЭСЛ ИС необходимо особо внимательно поддерживать напряжение питания в заданных пределах. В частности, для серии К500 допуск составляет ±5% от номиналов основного (−5,2 В) и вспомогательного (−2 или −2,4 В) источников. При отклонении в 7...8% нарушается работа ИС за счет потери помехоустойчивости. Чем меньше разброс по напряжению питания, тем больше допускается разброс по температуре микросхем, работающих в одном устройстве. Так, при допуске ±5% допустимый разброс температур ИС составляет 20...30° С, а при допуске ±2...3% допустимый разброс возрастает до 40° С. Это существенно снижает требования к охлаждению микросхем. Подобных взаимосвязей нет в ТТЛШ и КМДП ИС. Серия ЭСЛ К1500 имеет встроенную систему стабилизации по питанию и температуре и не требует специальных мер, кроме поддержания допуска на напряжение источников −4,5 и −2 В в пределах ±5%. При отключении питания ИС не допускается подавать напряжения на входы и выходы без принятия специальных мер (включения резисторов, ограничивающих токи и т. п.).

2. Допустимые уровни постоянных входных напряжений ИС ограничиваются величиной, примерно равной максимальному напряжению питания. Для серии К555 5,5 В (при токе до 0,1 мА), для К1533 6 В при том же токе. Превышение указанных напряжений и токов приводит к выходу ИС из строя. Для КМДП ИС при поданном питании нельзя даже кратковременно подавать на входы напряжения выше питающего или ниже нуля, так как ИС при этом может войти в тиристорный режим и выйти из строя.

3. Фронты входного сигнала должны быть достаточно крутыми. В противном случае ИС длительное время может находиться в режиме усиления (при $U_{вх}=0{,}7...2$ В) и при наличии обратных связей может возникнуть генерация. Для ИС К555 предельная длительность фронта (среза), которая измеряется между уровнями 0,7 и 2 В, для комбинационных схем не должна превышать 150 нс. Для последовательностных устройств соответствующие длительности указываются в ТУ. Для триггера Шмитта длительность фронта и среза не критичны. Указанные параметры необходимо учитывать при управлении ИС от внешних источников.

Часто ИС управляются переключателями или реле, у которых есть вероятность дребезга контактов, вызывающего ложное срабатывание ИС. Для устранения дребезга контактов можно использовать схему, приведенную на рис. 7.9, г.

4. Неиспользуемые входы ИС должны находиться под постоянным потенциалом. Если входы оставить разомкнутыми, то начинают сказываться паразитные емкости по отношению к выводам питания, земле и другим элементам ИС. Емкость одного входа составляет единицы пикофарад. Емкости нескольких разомкнутых входов включаются параллельно. Наличие паразитных емкостей сказывается на понижении быстродействия и помехоустойчивости. Для ликвидации влияния паразитных емкостей неиспользуемые входы (до 20 шт.) могут быть подключены к плюсу источника питания через резистор сопротивлением $R \geqslant 1$ кОм или заземляться (в соответствии с таблицей истинности соответствующей ИС). Кроме того, неиспользуемые входы могут быть соединены с используемыми входами ИС, если не будет превышена нагрузочная способность управляющей ИС.

5. Нагрузочная способность ИС не должна превышаться. В противном случае это приведет к снижению быстродействия, ухудшению помехоустойчивости и т. п. Для нормальной работы ИС, на выход которой подключены другие микросхемы, необходимо, чтобы не были превышены допустимые по ТУ выходные токи $I^0_{вых}$ и $I^1_{вых}$. Если на выходе управляющей ИС напряжение низкого уровня, то общий потребляемый ток будет равен $I^0_{вх}$, независимо от числа подсоединенных входов. Для К555ЛА1 $I^0_{вх}$ равен 0,36 мА. Если на выходе управляющей ИС напряжение высокого уровня, то общий ток потребления будет равен сумме токов $I^1_{вх}$ микросхем, подключенных к выходу. Для К555ЛА1 $I^1_{вх}$ составляет 20 мкА. Если на вход ИС включаются входы различных ИС, необходимо суммировать их токи.

Для получения высокой нагрузочной способности используются специальные ИС с мощными выходными каскадами К555ЛА6, К555ЛА7, К555ЛА12, К555ЛА13 и др. Если требуемая нагрузочная способность превышает возможности одиночного логического элемента, можно объединить входы и выходы

двух элементов, находящихся в одном корпусе. При этом нагрузочная способность увеличивается в 1,9 раз.

6. Нагрузочная емкость ИС не должна быть больше допустимой. В эту емкость входят суммарная емкость входов, межсоединений, навесных конденсаторов, соединенных с выходом ИС. Нагрузочная емкость сказывается на быстродействии, нагрузочной способности из-за появления дополнительных токов перезарядки конденсаторов. Обычно для ИС задаются нагрузочная емкость, при которой гарантируются динамические параметры, и предельная емкость. Для ИС К555 эти емкости составляют соответственно 15 и 150 пФ; для КР1533—50 и 200 пФ. Для ИС КМДП они выше, так для ИС К564 предельная емкость достигает 3000 пФ.

7. Для согласования между собой ИС с различным типом логики (ТТЛШ, ЭСЛ, КМДП) применяются специальные схемные решения.

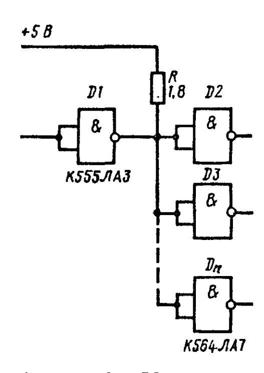
Схема согласования ИС ТТЛШ К555 (ЛИ1, ЛА1, ЛА2, ЛА3, ЛН1 и др.) с ИС КМДП К564 (ЛА7, ЛН1 и др.) при одинаковых напряжениях питания (5 В) показана на рис. 7.19. Сопротивление R выбирают, исходя из допустимого тока $I^0_{вых}$ К555 и обеспечения уровня $U^1_{вх}$ для К564. Оно составляет 1,4...17 кОм. Переход от ТТЛШ уровня к уровням КМДП при повышенном напряжении КМДП ИС (10...15 В) может быть осуществлен с помощью ИС 133ЛН3, 133ЛН5 с открытым коллектором. На них можно подавать 15 (133ЛН3) и 30 В (133ЛН5). Схема сопряжения подобна приведенной на рис. 7.19.

Согласование КМДП с ТТЛШ ИС при одинаковых напряжениях питания (5 В) может проводиться с помощью ИС К564ЛН2, К564ПУ4 и др. Каждая ИС может быть нагружена на восемь входов К555 или аналогичную нагрузку в виде других ТТЛШ ИС. Микросхемы К564ЛН2 и К564ПУ4 могут использоваться и в случае, когда напряжение питания ТТЛШ ИС составляет 5 В, а КМДП ИС 10...15 В. При этом указанные устройства согласования подключаются к источнику питания ТТЛШ ИС, а входные напряжения на них подаются с ИС КМДП, имеющих повышенное напряжение.

Для согласования ТТЛШ и ЭСЛ ИС часто используются специальные микросхемы К500ПУ124 и К500ПУ125, содержащие по четыре элемента — преобразователя уровней. В ИС К500ПУ124 имеются входные цепи стандартного ТТЛШ-элемента. При подаче на вход напряжения низкого уровня ТТЛШ сигнала на прямом выходе ИС формируется напряжение низкого уровня (−1,63 В) и на инверсном — напряжение высокого (−0,98 В) уровня ЭСЛ сигнала. В ИС К500ПУ125 осуществляется преобразование уровня ЭСЛ в уровень ТТЛШ сигнала ($U^1_{вых} \geqslant 2,5$ В, $U^0_{вых} \leqslant 0,5$ В). Микросхема имеет допустимый выходной ток 20 мА.

8. Защита от действия статического электричества должна быть обязательным условием при работе с микросхемами. Электрические заряды могут образовываться на теле человека при трении об одежду, при ходьбе по линолеуму, резиновым покрытиям и в других подобных случаях. Эти заряды могут достигать 1 мкК. Электризоваться может и сама микросхема при трении ее о тару, монтажный стол и т. п.

При прикосновении рукой к микросхеме на нее стекает электростатический заряд и в зависимости от емкости возникает электрический потенциал, достигающий нескольких киловольт. Статическое электричество вызывает



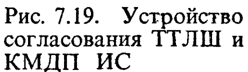


Рис. 7.19. Устройство согласования ТТЛШ и КМДП ИС

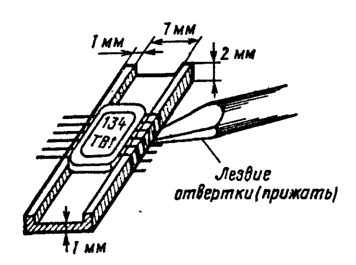


Рис. 7.20. Приспособление для формовки выводов

электрические, тепловые и механические воздействия, часто приводящие к появлению дефектов в микросхемах. Наиболее чувствительны к действию статического электричества ИС на МДП транзисторах, у которых чаще всего пробивается подзатворный диэлектрик. Для этих ИС устанавливаются наиболее низкие значения допустимых потенциалов. Так, для ИС К564 это значение составляет 100 В. Для ИС ТТЛ и ТТЛШ допустимые потенциалы выше, например для К155, К531, К1533 —200 В. Для уменьшения влияния статического электричества принимают профилактические меры. При работе с микросхемами необходимо пользоваться одеждой из малоэлектризующихся материалов. Не рекомендуется использовать одежду из шелка, капрона, нейлона и подобных материалов.

Все виды оборудования, которое используется при работе с микроэлектронной аппаратурой, особенно на КМДП ИС, необходимо заземлять. В частности, оборудование и инструмент, не имеющие питания от сети, подключаются к заземляющей шине через сопротивление 10^6 Ом, служащее для ограничения возможных токов. Оснастку и инструмент, которые питаются от сети (например, паяльники) подключают к заземляющей шине непосредственно. Перед установкой КМДП ИС на печатную плату рекомендуется соединить вывод питания с общим выводом через резистор 1...2 кОм. После наладки устройства его можно снять. Для исключения пробоя КМДП микросхем целесообразно обеспечить одинаковые потенциалы платы, паяльника и тела монтажника. Для этого на ручку паяльника можно намотать несколько витков голого провода и соединить его через резистор 100...200 кОм с металлическими частями паяльника (в том числе с жалом). При монтаже свободной рукой следует касаться провода питания монтируемых плат. Поверхность столов и пола в рабочих помещениях рекомендуется покрыть малоэлектризующимися материалами. Если этого осуществить нельзя, то на рабочих столах следует иметь металлические листы размером не менее 200 × 300 мм, соединенные через ограничительное сопротивление 10^6 Ом с заземляющей шиной. Для уменьшения электростатического заряда применяют также специальные антистатические браслеты, одеваемые на руку и имеющие связь с заземлением. Кратковременно можно снять с себя заряд статического электричества, прикоснувшись к заземлению через сопротивление 10^6 Ом.

Радиолюбители должны по возможности придерживаться указанных правил защиты от статического электричества, особенно при обеспечении заземления. Требования и методы защиты от статического электричества изложены в ОСТ 117.073.062—76.

9. Монтаж микросхем требует выполнения ряда правил. При монтаже микросхем в процессе эксплуатации должны приниматься меры, исключающие нарушение герметичности корпуса при изгибах выводов. В связи с этим в технических условиях оговариваются минимальные радиусы изгиба выводов и расстояния от места изгиба до корпуса. К примеру, для микросхем серии К133 не допускаются изгибы выводов более 2 раз под углом 90° ближе, чем 1,25 мм от основания корпуса. Радиус изгиба должен быть не менее 0,5 мм.

Ряд типов микросхем, например в корпусах с планарными выводами и в круглых корпусах, требуют формовки, т. е. придания выводам формы, удобной для последующего монтажа. Вид формовки зависит от способа установки микросхем на печатную плату, в частности, от наличия или отсутствия прокладки между микросхемой и платой. При формовке одновременно обычно подрезают выводы. Для формовки и подрезки применяют шаблоны. Пример шаблона, который может быть использован в радиолюбительской практике при работе с ИС типа К133, К134 и др., показан на рис. 7.20.

Микросхему с подготовленными выводами устанавливают на печатную плату и ориентируют по ключу (см. рис. 8.4, г). Ключом (первым выводом) микросхемы может являться вывод, отличающийся от остальных конфигураций или отмеченный специальным знаком. Номера выводов отсчитываются от ключа против часовой стрелки, если смотреть со стороны верхней крышки ИС.

При установке микросхемы с планарными выводами необходимо обращать внимание на точность совмещения выводов с контактными площадками платы. Допускается смещать выводы относительно контактных площадок по ширине на величину, обеспечивающую расстояние между краем вывода микросхемы и краем соседней контактной площадки не менее 0,3...0,4 мм. По длине допускается смещение в пределах контактной площадки. При установке микросхемы со штыревыми выводами их совмещают с отверстиями в печатной плате. Если при монтаже микросхемы требуется зазор, то перед пайкой под такую микросхему временно подкладывают специальную прокладку, а если зазор не требуется — микросхему припаивают в прижатом к плате положении.

Микросхемы паяют либо вручную с помощью паяльника, либо с применением автоматизированных установок. При пайке очень важно выдержать правильный температурный режим. При использовании припоя ПОС61, ПОС61М температура стержня паяльника должна быть равной 240...265° С для пайки штыревых выводов и 250...280° С — для пайки планарных выводов. Время пайки 1...5 с.

Пайка микросхемы обычно начинается с крайних выводов, чтобы закрепить микросхему. Для некоторых ИС порядок пайки выводов оговаривается. В частности, для ИС К564 пайку рекомендуется начинать с выводов питания. При ручной пайке и лужении необходимо обеспечить отвод тепла от выводов микросхемы. В качестве теплоотводящих элементов можно использовать пинцет, плоскогубцы или другой подобный инструмент. Теплоотвод следует снимать не ранее, чем через 5 с после пайки. Пайку соседних выводов можно

производить не ранее, чем через 3...5 с. Расстояние по длине вывода от места пайки до корпуса обычно составляет не менее 1 мм. Для пайки и лужения выводов микросхемы применяются электропаяльники с диаметром стержня 1...5 мм, напряжением 220, 36 и 6 В, мощностью от 10 до 65 Вт, обеспечивающие нагрев до 300°.

Рекомендации по подготовке к монтажу и пайке микросхем подробно изложены в [55].

В радиолюбительской практике часто приходится искать неисправности. Для сложных цифровых устройств поиск неисправностей ведется с помощью специальных программ-тестов. В простых цифровых и аналоговых устройствах неисправности определяются путем последовательного анализа прохождения сигналов по схеме. При определении места отказа путем прозвонки цепей, содержащих ИС, постоянные напряжения, прикладываемые между двумя любыми выводами ИС, не должны превышать 0,3 В (для ИС ТТЛ, ТТЛШ). Ток по любому выводу не должен быть более 1 мА.

Рекомендации по применению цифровых ИС даны в [4, 6, 22—24, 50, 51].

Глава восьмая

КОНСТРУИРОВАНИЕ РАДИОЭЛЕКТРОННЫХ УСТРОЙСТВ НА МИКРОСХЕМАХ

При создании микроэлектронных устройств широко применяют функционально-модульный метод построения. Микросхемы, микросборки, а иногда и отдельные радиоэлементы, реализующие схему устройства, объединяют в узлы, обычно представляющие собой коммутационную печатную плату с установленными на ней элементами. Один или несколько подобных узлов, смонтированных на базовой несущей конструкции, представляют собой функционально и конструктивно завершенную часть конструкции аппаратуры — электронный модуль первого уровня. Функциональная завершенность означает способность реализовать без дополнительных средств заданные радиотехнические или электронно-вычислительные функции. Конструктивная завершенность означает возможность механической фиксации и электрического подключения. Модуль первого уровня представляет собой кассету — вставную каркасную конструкцию для размещения печатных узлов. Кроме каркасной конструкции часто применяется и бескаркасная в виде печатных плат, снабженных элементами крепления и электрическими соединителями. Подобные печатные узлы называются ячейкой (рис. 8.1). Как правило, модули первого уровня легкосъемны. С точностью до этих модулей обычно определяется место неисправности и при ремонте они заменяются новыми. В этих случаях модули называют типовыми элементами замены (ТЭЗ).

Электронный модуль второго уровня представляет собой блок (рис. 8.1) — часть РЭА, выполняющую сложную функцию и содержащую несколько модулей первого уровня. Блок имеет обычно лицевую панель. Модули второго

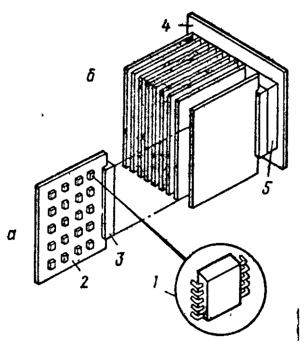


Рис. 8.1. Модульная конструкция аппаратуры:
а — электронный модуль первого уровня (1 — микросхема (микросборка), 2 — печатная плата, 3 — соединитель); б — электронный модуль второго уровня (4 — лицевая панель, 5 — соединитель)

уровня могут входить в состав радиоэлектронной аппаратуры в виде прибора, стойки, пульта, шкафа.

Конструирование аппаратуры как на аналоговых, так и на цифровых микросхемах включает следующие основные этапы: разработку топологии печатных плат, размещение на них микросхем, конструирование ячеек, модулей и блоков, обеспечение связей между ними. Значение этапа конструирования при построении аппаратуры на микросхемах очень велико, потому что именно такие элементы конструкции как коммутационные платы, элементы крепления и теплоотвода, штепсельные разъемы, кабели и т. д., в значительной мере определяют объем, массу и надежность аппаратуры. Рассмотрим характерные особенности конструирования простейших устройств, входящих в состав современной микроэлектронной аппаратуры — ячеек и электронных модулей первого уровня, с которыми радиолюбители чаще всего имеют дело.

8.1. Коммутационные платы для установки микросхем

Коммутационные платы служат основанием для монтажа микросхем, бескорпусных компонентов, радиодеталей и обеспечивают коммутацию всех элементов в соответствии с принципиальной схемой. В виде коммутационных плат используются: печатные платы из стеклотекстолита (однослойные, двуслойные, многослойные); многослойные керамические платы; многослойные платы на основе полиимидной пленки; металлические основания, покрытие специальными диэлектриками.

Однослойные и двуслойные печатные платы (рис. 8.2, а) состоят из основания, на которое с одной или с двух сторон наносятся печатные

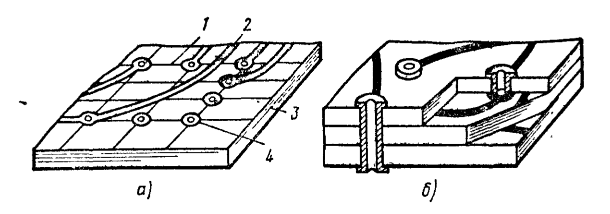


Рис. 8.2. Печатные платы:
а — однослойная плата (1 — координатная сетка, 2 — печатные проводники, 3 — основание, 4 — металлизированные отверстия), б — трехслойная плата

Таблица 8.1

Ширина проводника, зазор между проводниками, мм	Предельный ток, мА			Погонное сопротивление, мОм/мм			Предельное напряжение, В
	при толщине проводящего слоя, мкм						
	10	20	30	10	20	30	
0,5	80	160	260	4,0	2,0	1,1	100
0,25	40	80	130	8,0	4,0	2,3	30
0,15	25	50	80	13,2	6,6	3,8	20

проводники. Основания плат должны обладать достаточной механической прочностью, малыми диэлектрическими потерями, высокой нагревостойкостью и хорошей адгезией (сцепляемостью) материалов платы и печатных проводников. При изготовлении печатных плат широко используют стеклотекстолит, стеклоткань, пропитанную эпоксидной смолой или полиимидом, и некоторые другие диэлектрики. Толщина плат 2...5 мм, а их типовые габаритные размеры для РЭА массового применения составляют 170 × 75; 170 × 110; 170 × 150; 170 × 280 мм. Печатные проводники выполняют чаще всего из алюминия и меди толщиной 20...70 мкм. Для плат повышенной точности и плотности размещения элементов толщину проводников уменьшают до 5...9 мкм.

При выборе сечения, конфигурации и расстояния между проводниками исходят из допустимой плотности тока (менее 20 А/мм^2), рабочего напряжения, условий теплоотвода и прочности сцепления проводников с основанием. Ширина проводника печатных плат обычно составляет 1...1,5 мм, а расстояние между ними 0,3...1 мм. Для плат с повышенной плотностью монтажа ширину проводников и зазоры между ними уменьшают до 0,15...0,5 мм.

Электрические параметры печатных проводников для плат с повышенной плотностью монтажа даны в табл. 8.1.

Изображения проводников наносят на плату следующими способами: фотографическим, т. е. контактным копированием, при котором плата предварительно покрывается светочувствительной эмульсией; способом сеткографии, т. е. продавливанием через сетчатый трафарет кислотощелочноупорной краски; способом офсетной печати, при котором кислотощелочноупорная краска переносится с цинкографического клише на резиновый валик, а с него на плату. В бытовой аппаратуре (радиоприемники, телевизоры, магнитофоны и т. п.) обычно используют второй способ.

Наиболее распространенным методом нанесения металлических проводников является: химический, предусматривающий избирательное удаление металла с предварительно фольгированной платы.

В радиолюбительской практике при этом встречаются определенные трудности в создании контактных площадок для установки ИС планарного типа (см. рис. 8.4, г), где должны быть строго выдержаны расстояния между выводами. Для решения этой задачи может быть использовано приспособление, показанное на рис. 8.3. Оно состоит из стеклотекстолитовой рамки, на которую

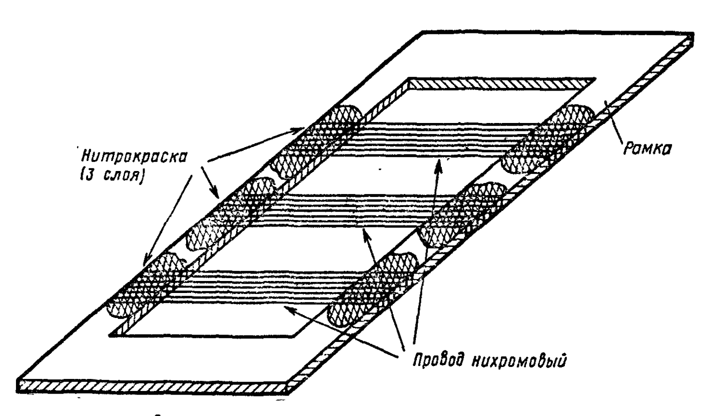


Рис. 8.3. Трафарет для нанесения контактных площадок на печатную плату

наматывается провод диаметром 0,15 мм. Шаг намотки равен шагу выводов. Места контакта провода с рамкой закрепляют несколькими слоями нитрокраски. С одной стороны окна рамки провод срезают. Полученный трафарет удобно использовать при нанесении защитной краски стеклянным рейсфедером на места будущих контактных площадок.

В аппаратуре, построенной на микросхемах малой и средней степени интеграции, наибольшее распространение получили односторонние и двусторонние платы. Эти платы являются наиболее надежными. Поэтому, когда недостаточны возможности разводки печатными проводниками, используют изолированные объемные проводники. Доля таких проводников иногда доходит до 50% всех соединений в плате. Таким способом топологические возможности двусторонней печатной платы доводят до уровня плат с тремя-четырьмя слоями. При невозможности обойтись двусторонними платами переходят к использованию многослойных плат.

Многослойные печатные платы (МПП) представляют собой единый монтажно-коммутационный узел, состоящий из чередующихся слоев токопроводящего и изоляционного материала. Пример трехслойной печатной платы показан на рис. 8.2, б. В пределах каждого слоя МПП подобны односторонним платам.

Многослойные керамические платы изготовляют путем соединения отдельных слоев с нанесенным рисунком соединений (на пастах, содержащих молибден) и их последующим спеканием. Эти МПП обеспечивают ширину линий и зазоров 0,4...0,125 мм, имеют максимальное число слоев до 33 и наибольшие размеры 100×120 мм. По сравнению с печатными платами из стеклотекстолита, керамические платы допускают большие рабочие температуры и плотность монтажа. Эти платы могут использоваться как основания ячеек или как промежуточные платы при использовании кристаллоносителей, микрокорпусов.

Многослойные коммутационные платы на полиимидной пленке формируются на базе двусторонних гибких плат, из которых набирается многослойный пакет. Пакет устанавливают на металлическое основание (анодированный алюминий). Проводники на пленке создаются методами тонкопленочной

технологии. Основные достоинства таких плат: высокая рабочая температура (до 400° С), малый температурный коэффициент линейного расширения (близкий к меди и алюминию), большая надежность. Минимальная ширина линий и зазоров 40...70 мкм, максимальные размеры 100×250 мм, число слоев до 20. На эти платы удобно размещать бескорпусные компоненты и ИС (включая БИС) с малым шагом выводов. Применение их подобно керамическим платам.

Металлические основания с эмалиевыми покрытиями используются как коммутационные платы с проводниками, выполненными по толстопленочной технологии. Они характеризуются очень высокой механической прочностью и теплопроводностью (на порядок лучше, чем у стеклотекстолита).

8.2. Размещение микросхем, компоновка узлов и модулей первого уровня

Микросхемы и микросборки на печатных платах, как правило, располагают рядами, хотя допускается их расположение в шахматном порядке. Микросхемы устанавливают и крепят на плате с учетом легкого доступа к любой из них и возможности замены.

Примеры крепления рассматриваемых элементов показаны на рис. 8.4.

Пример разметки посадочных мест для микросхем на печатной плате дан на рис. 8.4, г. При установке микросхемы первый ее вывод должен быть совмещен с ключом, нанесенным на плату.

Основным методом компоновки микросхем считается плоскостной, при котором элементы устанавливают на печатной плате в одной плоскости с одной или двух сторон. Микросхемы в прямоугольных корпусах обычно размещают с учетом направления воздушного потока, как показано на рис. 8.4, д. Это позволяет создавать наилучшие условия для их охлаждения.

Бескорпусные микросборки обычно устанавливают на теплоотводящее металлическое основание ячейки или индивидуальные металлические шины. Размеры плат микросборок составляют от 16×7,5 до 48×60 мм. На печатные платы (а также в микросборки и гибридные микросхемы) могут устанавливаться безвыводные керамические кристаллоносители или кристаллы бескорпусных микросхем. Такие кристаллы могут поставляться на ленточных носителях, представляющих собой основание, на котором установлен герметизированный кристалл и нанесен рисунок соединений, обеспечивающий коммутацию между печатной платой и кристаллом. Перед установкой часть ленты с кристаллом и соединениями вырезают и затем устанавливают на плату. Использование ленточного носителя кристаллов значительно облегчает автоматизацию монтажа, особенно, когда требуется соединение с большим числом выводов.

Навесные детали устанавливают на печатных платах с использованием посадочных мест микросхем. При одностороннем монтаже эти детали крепят со стороны расположения микросхем, а при двустороннем — со стороны размещения разъемов (рис. 8.4, е).

Конструктивно модули первого уровня могут быть выполнены в бескаркасных и каркасных вариантах. Роль несущего элемента в бескаркасном одноплатном варианте выполняет печатная плата. В каркасных конструкциях

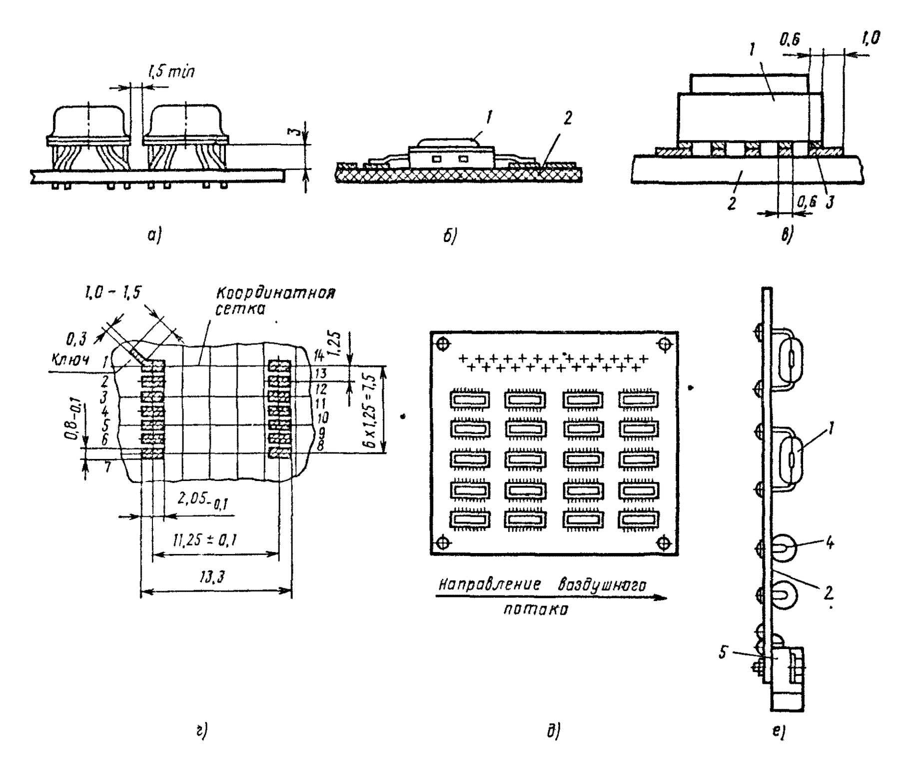


Рис. 8.4. Установка ИС на печатную плату:

а — микросхемы со штыревыми выводами; б — микросхема с планарными выводами; в — безвыводная микросхема (1 — микросхема, 2 — основание, 3 — контактные площадки); г — разметка посадочных мест для ИС с планарными выводами; д — установка ИС с учетом направления воздушного потока; е — установка ИС и радиоэлементов (4 — радиоэлемент, 5 — соединитель)

роль несущего элемента выполняет рамка или металлическое основание ячейки. Каркасные конструкции применяют в аппаратуре с высокими механическими требованиями, при двух- и многоплатных конструкциях ячеек, а также при использовании микросхем повышенной степени интеграции.

СПИСОК ЛИТЕРАТУРЫ

1. **Микросхемы** и их применение.— М.: Энергия, 1978.— 248 с.
2. **Микросхемы** и их применение. Изд. 2-е.— М.: Радио и связь, 1983.— 272 с.
3. **Интегральные** микросхемы/Справочник. Под ред. Б. В. Тарабрина.— М.: Энергоатомиздат, 1985.— 528 с.
4. **Применение** интегральных микросхем в электронной вычислительной технике/Справочник. Под ред. Б. Н. Файзулаева, Б. В. Тарабрина.— М.: Радио и связь, 1986.— 384 с.
5. **Шило В. Л.** Популярные цифровые микросхемы/Справочник.— М.: Радио и связь, 1987.— 352 с.
6. **Аналоговые** и цифровые интегральные микросхемы/Под ред. С. В. Якубовского.— М.: Радио и связь, 1984.— 432 с.
7. **Агаханян Т. М.** Интегральные микросхемы.— М.: Энергоатомиздат, 1984.— 464 с.
8. **Ланцов Л. П., Зворыкин Л. Н., Осипов И. Ф.** Цифровые устройства на комплементарных МДП интегральных микросхемах.— М.: Радио и связь, 1983.— 272 с.
9. **Бирюков С. А.** Цифровые устройства на интегральных микросхемах.— М.: Радио и связь, 1984.— 88 с.
10. **Зельдин Е. А.** Цифровые интегральные микросхемы в информационно-измерительной аппаратуре.— Л.: Энергоатомиздат, 1986.— 280 с.
11. **Функциональные** устройства на микросхемах/Под ред. В. З. Найдерова.— М.: Радио и связь, 1985.— 200 с.
12. **Полупроводниковые** БИС запоминающих устройств/Справочник. Под ред. А. Ю. Гордонова, Ю. Н. Дьякова.— М.: Радио и связь, 1986.— 360 с.
13. **Алексенко А. Г.** и др. Применение прецизионных аналоговых микросхем.— М.: Радио и связь, 1985.— 304 с.
14. **Азарх С. Х., Вениаминов В. Н., Евдокимов В. Н.** Аналоговые гибридные интегральные микросхемы для аппаратуры связи.— Л.: ЛВВИУС, 1978.— 84 с.
15. **Полонников Д. Е.** Операционные усилители: принципы построения, теория, схемотехника.— М.: Энергоатомиздат, 1983.— 216 с.
16. **Б. И. Плужников.** БИС записи яркости сигнала КР1005ХА4 //Электронная промышленность.— 1984.— Вып. 1.— С. 55—56.
17. **Ю. М. Григорьев.** БИС воспроизведения яркостного сигнала КР1005ХА5 // Электронная промышленность.— 1984.— Вып. 1.— С. 56—57.
18. **Р. В. Вартичев, Е. А. Коломбет, Т. Н. Кутузова** и др. Компаратор напряжения К521СА5 //Электронная промышленность.— 1982.— Вып. 2.— С. 44—46.
19. **С. Г. Иванов, В. Ф. Федючок, В. Ф. Цеплис.** Операционный усилитель К1409УД1 //Электронная промышленность.— 1983.— Вып. 9.— С. 50—51.
20. **И. Ю. Бороненков, В. О. Колмаков, П. П. Полятыкин.** Применение ИС ФАПЧ К174ХА12 в РЭА //Электронная техника. Сер. 10. Микроэлектронные устройства.— М.: ЦНИИ «Электроника», 1983.— Вып. 6.— С. 17—21.
21. **В. О. Колмаков, И. Ю. Бороненков, П. П. Полятыкин** и др. Универсальная ИС КР1005ХА8 в режиме ФАПЧ и «генератора функций» //Электронная техника. Сер. 10. Микроэлектронные устройства.— М.: ЦНИИ «Электроника», 1983.— Вып. 6.— С. 21—26.

22. **Алексеев С.** Применение микросхем серии К176 // Радио.— 1984.— № 4, 5, 6.
23. **Алексеев С.** Применение микросхем серии К155 // Радио.— 1986.— № 5, 6, 7.
24. **Алексеев С.** Применение микросхем серии К561 // Радио.— 1986.— № 11, 12; 1987, № 1.
25. **Ковалев В. Г., Лебедев О. Н.** Электронные часы на микросхемах.— М.. Радио и связь, 1985.— 72 с.
26. **Власенко В.** Прибор для налаживания цифровых устройств // Радио.— 1985.— № 12.— С. 36—38.
27. **Гудов С.** Электронные часы с календарем и будильником // В помощь радиолюбителю.— 1986.— Вып. 95.— С. 63—75.
28. **Георгиев К.** Часы-будильник из набора «Старт 7176» // Радио.— 1986.— № 6, 7.
29. **Бедрековский М. А., Кручинкин Н. С., Подолян В. А.** Микропроцессоры.— М.: Радио и связь, 1981.— 72 с.
30. **Зеленко Г., Панов В., Попов С.** Радиолюбителю о микропроцессорах и микро-ЭВМ // Радио.— 1982.— № 9.— 12.
31. **Шилейко А. В., Шилейко Т. И.** Микропроцессоры.— М.: Радио и связь, 1986.— 112 с.
32. **Ривкин Л. М., Юрик В. К.** Универсальный микроконтроллер бытового кассетного магнитофона // Электронная промышленность.— 1986.— № 9.— С. 16—17.
33. **Кобылинский А. В.** и др. Однокристальный высокопроизводительный 16-разрядный микропроцессор КМ1810ВМ86 // Микропроцессорные средства и системы.— 1986.— № 1.— С. 28—33.
34. **Калошкин Э. П., Васильев Л. В.** Микропроцессорный комплект БИС для конвейерных систем цифровой обработки сигналов // Микропроцессорные средства и системы.— 1986.— № 2.— С. 14—23.
35. **Сикарев А. А., Лебедев О. Н.** Микроэлектронные устройства формирования и обработки сложных сигналов.— М.: Радио и связь, 1983.— 214 с.
36. **Бутыльский Ю. Т.** Микропроцессоры в технике связи.— Л.: ЛЭИС им. проф. М. А. Бонч-Бруевича, 1984.— 64 с.
37. **Мирский Г. Я.** Микропроцессоры в измерительных приборах.— М.: Радио и связь, 1984.— 160 с.
38. **Дедюлин К. А.** и др. Цифровой матричный коммутатор КМ1509КП1 // Электронная промышленность.— 1984.— Вып. 6.
39. **Молчанов Д. В., Зайцев А. Н.** Делитель частоты с дробным коэффициентом деления // Схемы и конструкции радиоаппаратуры.— 1979.— Вып. 5.— С. 80.
40. **Коган А. Л.** и др. БИС регистрового ЗУ К1002ИР1 // Электронная промышленность.— 1982.— Вып. 1.— С. 18.
41. **Щелкунов Н. Н., Дианов А. П.** Процедуры программирования логических матриц // Микропроцессорные средства и системы.— 1986.— Вып. 2.— С. 71.
42. **Видиннекс П. О., Вентиньш Я. Я., Кривченков А. А.** Проблемно-ориентированные микропроцессорные системы в производстве РЭА.— М.: Радио и связь, 1987.— 296 с.
43. **Деревягин А. М.** и др. Микросхема управления индикатором К564ИК2 // Электронная промышленность.— 1984.— Вып. 6.— С. 32.
44. Крылов Е. И. Однокристальные микро-ЭВМ серий К1814, К1820, К1816 // Микропроцессорные средства и системы.— 1985.— Вып. 2.— С. 3—7.
45. **Федорков Б. Г., Телец В. А., Дегтяренко В. П.** Микроэлектронные цифро-аналоговые и аналого-цифровые преобразователи.— М.: Радио и связь, 1984.— 119 с.
46. **Агеев В. А.** и др. Цифро-аналоговый преобразователь К427ПА1 // Электронная промышленность.— 1985.— Вып. 9.— С. 14.
47. **Басин В. М.** и др. Сверхбыстродействующие шестиразрядные АЦП 1107ПВ3А, В // Электронная промышленность.— 1985.— Вып. 7.— С. 32.
48. **Гудзь А. А.** и др. Бескорпусная ИС Б572ПП1-4 для гибридных прецизионных преобразователей // Электронная промышленность.— 1987.— Вып. 2.— С. 10.

49. **Яблонский Ф. М., Троицкий Ю. В.** Средства отображения информации.— М.: Высшая школа, 1985.— 199 с.
50. **ОСТ 11 340.917—84.** Микросхемы интегральные серии 533, К555. Руководство по применению.
51. **ОСТ 11 340.907—80.** Микросхемы интегральные серии 564. Руководство по применению.
52. **Вуколов Н. И., Михайлов А. Н.** Знакосинтезирующие индикаторы/Под ред. В. П. Балашова.— М.: Радио и связь.— 1987.
53. **ОСТ 4.ГО.010.009—84.** Модули электронные первого и второго уровней радиоэлектронных средств. Конструирование.
54. **Гелль П. П., Иванов-Есипович Н. К.** Конструирование и микроминиатюризация радиоэлектронной аппаратуры.— Л.: Энергоатомиздат, 1984.— 536 с.
55. **Гуськов Г. Я.** и др. Монтаж микроэлектронной аппаратуры.— М.: Радио и связь, 1986.— 176 с.
56. **Блудов И. П., Новоченко И. В.** и др. Аналоговые интегральные схемы для бытовой радиоаппаратуры.— М.: Радио и связь, 1988.— 304 с.

ОГЛАВЛЕНИЕ

Научно-популярное издание

Массовая радиобиблиотека. Вып. 1143

ВЕНИАМИНОВ ВИКТОР НИКОЛАЕВИЧ,
ЛЕБЕДЕВ ОЛЕГ НИКОЛАЕВИЧ,
МИРОШНИЧЕНКО АНДРЕЙ ИВАНОВИЧ

МИКРОСХЕМЫ И ИХ ПРИМЕНЕНИЕ

Справочное пособие

Руководитель группы МРБ И. Н. Суслова
Редактор Т. В. Жукова
Художественный редактор Н. С. Шеин
Технический редактор Л. А. Горшкова
Корректор Т. В. Покатова

ИБ № 1718

Сдано в набор 31.01.89. Подписано в печать 25.05.89 Т-07817 Формат 60×90/16 Бумага тип. № 3 Гарнитура таймс Печать офсетная Усл. печ. л. 13,95 Усл. кр.-отт. 14,18 Уч.-изд. л. 18,59 Тираж 330000 экз. (1-й завод 1 100000 экз., изд. «Радио и связь»). Изд. № 22199 Зак. № 876 Цена 1 р. 40 к.

Издательство «Радио и связь». 101000 Москва, Почтамт, а/я 693

Набрано в ордена Октябрьской Революции и ордена Трудового Красного Знамени МПО «Первая Образцовая типография» Союзполиграфпрома при Государственном комитете СССР по делам издательств, полиграфии и книжной торговли. 113054, Москва, Валовая, 28.
Печать и изготовление тиража в типографии Прейскурантиздата. 125438, Москва, Пакгаузное шоссе, 1

Зак. 1028

1 р. 40 к.



Микросхемы
и их
применение

Издательство «Радио и связь»